

NGUYỄN ĐỨC HOÀ

NGUYỄN ĐỨC HOÀ

ĐIỆN TỬ HẠT NHÂN

ĐIỆN TỬ HẠT NHÂN



NHÀ XUẤT BẢN GIÁO DỤC VIỆT NAM

Lời nói đầu

Giáo trình Điện tử hạt nhân nhằm cung cấp các nguyên lý cơ bản của thiết bị ghi đo bức xạ được sử dụng cho nghiên cứu và ứng dụng trong lĩnh vực Vật lý hạt nhân, là cần thiết cho đội ngũ nghiên cứu, cho các sinh viên đại học, cao học và nghiên cứu sinh trong các trường đại học cũng như các ngành kỹ thuật có liên quan tới ghi đo bức xạ.

Với sự phát triển của ngành kỹ thuật hạt nhân đã cho thấy khả năng ứng dụng rộng rãi và hiệu quả vào các lĩnh vực khoa học cũng như đời sống. Hiện nay, Việt Nam đang sử dụng lò phản ứng hạt nhân, máy gia tốc năng lượng thấp và các thiết bị ứng dụng chất phóng xạ, đặc biệt chúng ta đang chuẩn bị xây dựng nhà máy điện hạt nhân dự kiến phát điện vào năm 2020. Do đó, việc đào tạo đội ngũ làm việc trong lĩnh vực hạt nhân đã trở thành một nhiệm vụ đối với các trường đại học trong giai đoạn mới. Giáo trình Điện tử hạt nhân được biên soạn trên cơ sở các bài giảng của tác giả cho bậc đại học và sau đại học trong nhiều năm qua, nhằm phục vụ công tác đào tạo nguồn nhân lực nguyên tử.

Tác giả bày tỏ lời cảm ơn đến PGS. TS. Lê Bá Dũng, TS. Lê Hồng Phong, ThS-NCS. Nguyễn An Sơn, Trường Đại học Đà Lạt; TS. Nguyễn Xuân Hải, ThS-NCS. Đặng Lành, Viện Nghiên cứu hạt nhân Đà Lạt; TS. GVC Phạm Đình Khang, Trung tâm đào tạo hạt nhân, Viện Năng lượng nguyên tử Việt Nam đã đóng góp và bổ sung nhiều ý kiến có giá trị cho giáo trình này. Tác giả mong muốn nhận được những ý kiến đóng góp từ các đồng nghiệp và bạn đọc để giáo trình được hoàn chỉnh hơn trong lần xuất bản sau.

Đà Lạt, ngày 10 tháng 3 năm 2012

Tác giả

MỤC LỤC

Lời nói đầu	2
MỤC LỤC	3
MỞ ĐẦU	10
BẢNG KÍ HIỆU VIẾT TẮT TIẾNG ANH	12
Chương I. TƯƠNG TÁC CỦA BỨC XẠ VỚI VẬT CHẤT	15
§1.1. NGUYÊN TỬ	15
1. Cấu tạo nguyên tử	15
2. Sự kích thích và ion hoá nguyên tử	16
§1.2. TƯƠNG TÁC CỦA TIA BETA VỚI VẬT CHẤT.....	17
1. Ion hoá (Ionization).....	17
2. Độ ion hoá riêng (Specific ionization).....	19
3. Hệ số truyền năng lượng tuyến tính (LET)	20
4. Bức xạ hãm (Bremsstrahlung)	20
5. Quãng chạy của hạt beta trong vật chất.....	21
§1.3. TƯƠNG TÁC CỦA HẠT ALPHA VỚI VẬT CHẤT	22
1. Truyền năng lượng của hạt alpha.....	22
2. Quãng chạy của hạt alpha trong vật chất.....	23
§1.4. TƯƠNG TÁC CỦA BỨC XẠ GAMMA VỚI VẬT CHẤT	24
1. Hiệu ứng quang điện	24
2. Hiệu ứng Compton.....	25
3. Sự tạo cặp electron-positron.....	26
4. Tổng hợp các hiệu ứng khi gamma tương tác với vật chất	28
5. Cấu trúc phổ gamma	29

Chương II. DETECTOR GHI ĐO BỨC XẠ VÀ SƠ ĐỒ LIÊN KẾT.....	32
§2.1. BUỒNG ION HOÁ	32
1. Nguyên tắc hoạt động.....	32
1.1. Quá trình vật lí	32
1.2. Hình thành xung	33
2. Sơ đồ nối với tiền khuếch đại	34
§2.2. ỐNG ĐẾM TỈ LỆ	36
1. Quá trình vật lí và tạo xung	36
2. Minh họa thống kê của quá trình nhân khí	37
3. Sơ đồ tiền khuếch đại	38
§2.3. DETECTOR NHẤP NHÁY	39
1. Nguyên lí hoạt động của detector nhấp nháy.....	39
2. Hình thành xung.....	42
3. Sơ đồ tiền khuếch đại ghép nối với detector nhấp nháy.....	43
§2.4. DETECTOR BÁN DẪN	44
1. Nguyên lí hoạt động của detector bán dẫn	44
2. Sơ đồ tiền khuếch đại	47
Chương III. CÁC KHỐI ĐIỆN TỬ TƯƠNG TỰ.....	51
§3.1. CÁC ĐẶC TRƯNG CHUNG CỦA BỘ KHUẾCH ĐẠI	51
§3.2. CÁC LOẠI TIỀN KHUẾCH ĐẠI.....	52
1. Chức năng của tiền khuếch đại	52
2. Phân loại tiền khuếch đại.....	52
3. Các cách ghép nối P.Amp với detector	55
3.1 Nối AC giữa P.Amp và detector	55
3.2. Nối DC giữa detector và P.Amp	56

§3.3. CÁC PHƯƠNG PHÁP HÌNH THÀNH XUNG.....	60
1. Mạch bù trừ điểm không	60
2. Mạch hình thành xung CR-RC và CR-RC-CR.....	63
3. Hình thành xung chuẩn Gauss	64
4. Mạch hình thành xung chuẩn tam giác.....	67
5. Hình thành xung bằng tích phân công.....	68
§3.4. MẠCH PHỤC HỒI ĐƯỜNG KHÔNG	72
1. Chức năng của mạch phục hồi đường không.....	72
2. Các sơ đồ hồi phục đường không.....	74
2.1. BLR loại đối xứng (Robinson).....	74
2.2. BLR loại không đối xứng	75
2.3. BLR không phụ thuộc thời gian.....	76
§3.5. CÔNG TUYẾN TÍNH.....	78
1. Loại hai diode (nối tiếp - song song)	80
2. Loại cầu diode (công tuyến tính lưỡng cực).....	80
§3.6. CÁC MẠCH MỞ RỘNG XUNG	82
§3.7. HỆ THỐNG KHUẾCH ĐẠI PHỔ.....	84
Chương IV. CÁC SƠ ĐỒ BIẾN ĐỔI TƯƠNG TỰ SỐ	86
§4.1. NGUYÊN LÝ CƠ BẢN CỦA ADC	86
1. Khái niệm chung	86
2. Một số phương pháp biến đổi A/D	87
2.1. Phương pháp điều khiển đếm.....	87
2.2. Phương pháp so sánh liên tục.....	88
2.3. Phương pháp dùng tín hiệu dốc lên.....	89
2.4. Phương pháp dùng tín hiệu hai độ dốc	90

3. Các đặc trưng chính của ADC	91
3.1. Độ chính xác	91
3.2. Độ phân giải	92
3.3. Độ tuyến tính.....	92
§4.2. ADC LOẠI SO SÁNH SONG SONG (ADC Flash)	92
1. Nguyên lí chung.....	93
2. Phương pháp hiệu chỉnh	93
§4.3. ADC LOẠI GẦN ĐÚNG LIÊN TIẾP	95
1. Nguyên lí	95
2. Sơ đồ khối ADC gần đúng liên tiếp	96
3. Phương pháp thang trượt.....	98
§4.4. ADC WILKINSON.....	100
1. Nguyên lí	100
2. Sơ đồ khối ADC Wilkinson.....	102
§4.5. PHÂN TÍCH ĐA KÊNH	102
1. Giới thiệu chung.....	102
2. Tổ chức bộ nhớ và bộ định thời gian	106
2.1. Bộ nhớ lưu trữ dữ liệu (RAM).....	106
2.2. Sơ đồ khối của RAM tĩnh (SRAM).....	106
2.3. Các thiết bị SRAM chuẩn	107
2.4. Khối hiển thị.....	110
2.5. Vùng diện tích quan tâm (ROI).....	111
2.6. Chức năng phát ký tự	112
Chương V. ỨNG DỤNG PSD VÀ FPGA TRONG	
THIẾT KẾ GHI ĐO BỨC XẠ	113

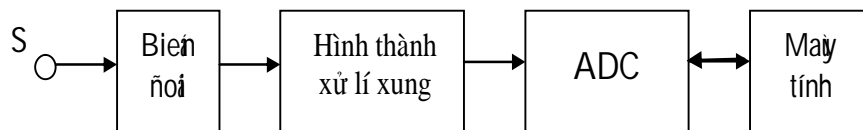
§5.1. VAI TRÒ CHỨC NĂNG CỦA DSP VÀ FPGA.....	113
1. Vai trò chức năng của DSP và FPGA	113
1.1. Xử lí tín hiệu số.....	113
1.2. Mảng các phần tử logic lập trình được	114
2. Ứng dụng của DSP và FPGA trong thiết bị điện tử.....	117
§5.2. PHƯƠNG PHÁP ĐIỆN TỬ SỐ	119
1. Phương pháp khử tích chập bằng kĩ thuật lấy mẫu qua của số động (MWD) trong phát triển thuật toán DSP.....	119
1.1. Giới thiệu	119
1.2. Tái cấu trúc điện tích của sự kiện	120
2. Phương pháp thiết kế bộ ghi-đo và xử lí tín hiệu bằng thuật toán DSP.....	126
2.1. Giới thiệu hệ phổ kế trên cơ sở DSP	126
2.2. Các khối chức năng chính.....	127
2.3. Bộ tiền lọc tương tự.....	129
2.4. Hệ số khuếch đại của hệ thống.....	131
2.5. Các Tiền khuếch đại phản hồi liên tục và có xoá.....	131
2.6. Hình thành xung	132
2.7. Hồi phục đường cơ bản.....	134
2.8. Chọn lựa xung	135
2.9. Quá trình xoá và phân biệt thời gian tăng.....	137
3. Phương pháp áp dụng vi mạch FPGA để thực hiện thuật toán DSP	140
3.1. Phương pháp tiết kiệm.....	140
3.2. Phương pháp chuyên nghiệp.....	141

3.3. Phương pháp lập trình cho FPGA sử dụng môi trường Max+Plus II	141
3.4. Phương pháp lập trình cho FPGA sử dụng môi trường ISE	143
§5.3. BỘ VI XỬ LÝ XUNG SỐ	143
1. Giới thiệu	143
2. Mối tương quan giữa các cấu hình MCA theo phương pháp tương tự truyền thống và phương pháp số	145
3. Sơ đồ cấu trúc của DSP-MCA	148
3.1. Bộ tạo dạng xung số hình thang	148
3.2. Nhận xét	151
4. Ưu và nhược điểm của điện tử truyền thống và điện tử số	151
§5.4. MẠCH ỨNG DỤNG DSP VÀ FPGA	153
1. Thiết kế khối MCA8K dùng FPGA	153
2. Bộ xử lý trung tâm và hoạt động của bản mạch FPGA-MCA8K	154
3. Đặc trưng chính MCA 8k đã chế tạo	155
Chương VI. BIẾN ĐỔI THỜI GIAN THÀNH BIÊN ĐỘ VÀ CÁC PHƯƠNG PHÁP XỬ LÝ THỜI GIAN	156
§6.1. BỘ BIẾN THỜI GIAN THÀNH BIÊN ĐỘ	156
§6.2. BỘ PHÂN BIỆT TÍCH PHÂN	163
§6.3. PHÂN BIỆT CẮT KHÔNG (ZERO-CROSSING)	165
§6.4. PHÂN BIỆT CẮT KHÔNG THEO PHƯƠNG PHÁP	

TỈ SỐ KHÔNG ĐỔI	167
§6.5. PHÂN BIỆT THEO PHƯƠNG PHÁP NGUỒN SUY BIẾN	171
Chương VII. CÁC HỆ THỐNG ĐO BỨC XẠ VÀ CÁC PHƯƠNG	
PHÁP ĐO TRONG VẬT LÝ HẠT NHÂN	174
§7.1. HỆ THỐNG PHỔ KẾ HẠT NHÂN	174
§7.2. PHƯƠNG PHÁP TRIỆT COMPTON	175
§7.3. PHƯƠNG PHÁP TRÙNG PHÙNG THỜI GIAN	177
§7.4. PHƯƠNG PHÁP XÁC ĐỊNH SỰ LIÊN QUAN	
KẾ TIẾP CỦA BỨC XẠ	181
§7.5. PHƯƠNG PHÁP TRÙNG PHÙNG TỔNG	
GHI “SỰ KIẾN - SỰ KIẾN”	183
§7.6. ỨNG DỤNG PHƯƠNG PHÁP TRÙNG PHÙNG CHẠM	188
§7.7. PHỔ KẾ THỜI GIAN BAY	191
§7.8. HỆ THỐNG ĐO TÁN XẠ CỘNG HƯỞNG PROTON	193
TÀI LIỆU THAM KHẢO	198

MỞ ĐẦU

Điện tử có một ý nghĩa to lớn trong đời sống, kĩ thuật và khoa học. Phương pháp điện tử được ứng dụng rộng rãi để giải quyết các bài toán khác nhau. Đối với các phép đo vật lí, cụ thể là đo các đại lượng vật lí (mà chủ yếu là đại lượng không điện), một hệ thống đo trước hết phải biến đổi các đại lượng không điện thành các đại lượng điện. Sơ đồ khối như sau:

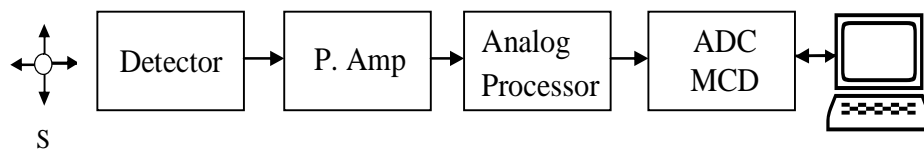


Đối với các bài toán khác nhau, hay nói cách khác là với các đại lượng vật lí cần đo khác nhau, với yêu cầu thực tiễn khác nhau thì lối vào và cơ cấu xử lí là khác nhau.

Các đại lượng đo trong Vật lí hạt nhân gắn liền với phép đo hạt nhân đều ở dạng không điện. Vì thế, các phương pháp ghi nhận bức xạ phát ra từ hạt nhân đều dựa vào các tương tác bức xạ đi qua vật chất. Dụng cụ làm nhiệm vụ biến đổi các bức xạ thành dạng tín hiệu điện có nhiều tên gọi là đầu dò, ống đếm, detector,...

Hệ thống điện tử để đo đếm, xác định giá trị các đại lượng liên quan tới bức xạ của hạt nhân được gọi là hệ thống điện tử hạt nhân.

Một hệ thống điện tử hạt nhân cơ bản có cấu trúc như sau:



- Detector làm nhiệm vụ biến đổi các bức xạ thành dạng tín hiệu điện,
- Tiền khuếch đại (P.Amp) là bộ khuếch đại có hệ số khuếch đại nhỏ làm nhiệm vụ khuếch đại các tín hiệu từ lối ra của detector. Tiền khuếch đại thường được đặt sát detector, cách xa trung tâm đo,
- Khuếch đại phổ kế hay còn gọi là bộ xử lí tương tự (Analog Processor) có nhiệm vụ khuếch đại tín hiệu lên vài trăm cho đến vài ngàn lần, đồng thời xử lí dạng xung điện để cho độ chính xác cao trong phép đo,

- ADC, MCD là các bộ biến đổi tín hiệu tương tự thành tín hiệu số (ADC), và tín hiệu được đưa vào máy tính để xử lý kết quả đo thông qua bộ giao diện MCD.

Giáo trình này nhằm cung cấp các kiến thức cơ bản nhất về các khối điện tử chức năng nêu trên, đồng thời từ các khối chức năng này, tùy vào mục đích đo mà hệ thống điện tử hạt nhân đi kèm có thể có cấu trúc khác nhau. Vì vậy, để nắm bắt được các kiến thức về Điện tử hạt nhân thì các kiến thức về Cơ sở kỹ thuật điện tử, Kỹ thuật xung, Kỹ thuật số, Vật lý hạt nhân và Phương pháp thực nghiệm Vật lý hạt nhân cũng rất quan trọng và cần thiết.

BẢNG KÍ HIỆU VIẾT TẮT TIẾNG ANH

(Theo thứ tự A, B, C)

Từ viết tắt	Tiếng Anh	Nghĩa
ADC	Analog to Digital Converter	Bộ biến đổi tương tự sang số
ADCL	ADC Latching	Chốt địa chỉ phía ADC
AMP	Amplifier	Khuếch đại
BLR	Base-Line Restorer	Phục hồi đường không
BUSY	Busy	Bận biến đổi
CI	Carry Input	Ngõ vào có nhớ
CLOCK GEN	Clock Generator	Máy phát xung nhịp
CO	Carry Output	Ngõ ra có nhớ
DAC	Digital to Analog Convertor	Bộ biến đổi số sang tương tự
DACC	Data Accepted	Nhận xong dữ liệu
DPP	Digital Pulse Processing	Xử lí xung số
DR	Data Ready	Dữ liệu sẵn sàng
DSP	Digital Signal Processing	Xử lí tín hiệu số
DSPs	Digital Signal Processor	Bộ xử lí tín hiệu số
DT	Dead Time	Thời gian chết
ECON	Enable Converting	Cho phép biến đổi

FFA	Fast Filter Amplifier	Khuếch đại nhanh
FPGA	Field Programmable Gate Array	Mảng các phần tử lập trình được
FWHM	Full Width Half Maximum	Độ rộng cực đại nửa chiều cao
GI	Gate Integrate	Tích phân cổng
I/V	Current to Voltage	(Đổi) dòng sang thế
LET	Linear Energy Transfer	Truyền năng lượng tuyến tính
LL	Low Level	Mức (ngưỡng) thấp
M	Memory	Bộ nhớ
MCA	Multi Chanel Analyser	Máy phân tích đa kênh
MCD	Multi Chanel Data Processing	Xử lí dữ liệu đa kênh
MIO	Memory Input-Output bus	Tuyến nhập-xuất bộ nhớ
MWD	Moving Window Deconvolution	Khử tích chập bằng kĩ thuật lấy mẫu qua cửa sổ động
OE	Output Enabling	Cho phép xuất
P.Amp	Preamplifier	Tiền khuếch đại
PMT	Photomultiplier Tube	Ống nhân quang điện
PSEL	Port Selection	Chọn cổng
ROI	Region of Interest	Vùng diện tích quan tâm
S/N	Signal per Noise	Tỉ số tín hiệu trên tạp âm

SCA	Single Chanel Analyser	Máy phân tích đơn kênh
SRAM	Static Random Access Memory	Bộ nhớ tĩnh tham nhập ngẫu nhiên
TRP	Transistor Reset Pre-Amp	Tiền khuếch đại xoá bằng transistor
UL	Upper Level	Mức (ngưỡng) trên
	Filter Amplifier	Khuếch đại lọc
	Gain Stage	Tầng khuếch đại
	Difference Amplifier	Khuếch đại vi sai
	Wrap-Around BLR	Mạch điều khiển BLR vòng sau
	Slow Pass Active Filter	Bộ lọc thấp qua
	Fast Gate BLR	Cổng phục hồi nhanh đường cơ bản
	Control Logic	Logic điều khiển

Chương I

TƯƠNG TÁC CỦA BỨC XẠ VỚI VẬT CHẤT

- Nguyên tử,
- Tương tác của tia beta với vật chất,
- Tương tác của hạt alpha với vật chất,
- Tương tác của bức xạ gamma với vật chất.

§1.1. NGUYÊN TỬ

1. Cấu tạo nguyên tử

Để xem xét sự tương tác của bức xạ với vật chất, phần này sẽ trình bày tóm tắt cấu tạo của nguyên tử - thành phần cơ bản của vật chất. Các nguyên tử có cấu trúc riêng của mình phụ thuộc vào loại nguyên tố. Nhưng đặc điểm chung của nó là cấu tạo từ hạt nhân nguyên tử (nucleus) có điện tích dương nằm giữa và các electron điện tích âm chuyển động trên các quỹ đạo xung quanh hạt nhân. Mô hình nguyên tử như trên tương tự mô hình hệ thống Mặt Trời, được gọi là mô hình nguyên tử Bohr. Bình thường nguyên tử trung hoà về điện. Điện tích dương của hạt nhân bằng tổng số điện tích âm của các electron. Số electron quỹ đạo càng lớn khi nguyên tử càng nặng. Ví dụ nguyên tử hydrogen có 1 electron quỹ đạo, còn uranium có 92 electron quỹ đạo.

Nguyên tử có đường kính khoảng 10^{-10} m còn hạt nhân có đường kính khoảng 10^{-15} m. Khối lượng hạt nhân chiếm phần lớn khối lượng nguyên tử, còn khối lượng các electron không đáng kể. Ví dụ, khối lượng nguyên tử hydrogen bằng $1,67343 \cdot 10^{-27}$ kg trong khi khối lượng electron chỉ bằng $9,1091 \cdot 10^{-31}$ kg.

Các electron chuyển động trên các quỹ đạo mà tại đó, electron tồn tại một cách độc lập và có năng lượng xác định. Bán kính quỹ đạo và năng lượng electron được xác định bởi số lượng tử chính của nguyên tử, số lượng tử quỹ đạo l và số lượng tử từ m . Số lượng tử chính của nguyên tử là số nguyên dương xác định lớp

quỹ đạo: Lớp K là lớp trong cùng ứng với $n = 1$, lớp L tiếp theo ứng với $n = 2$, lớp M ứng với $n = 3$, lớp N ứng với $n = 4$, ... Đối với nguyên tử hydrogen có số nguyên tử $Z = 1$, tại mỗi lớp quỹ đạo nguyên tử, năng lượng W_n của electron được xác định theo công thức sau:

$$W_n = -\frac{Rh}{n^2} \quad (1.1)$$

trong đó, $R = 3,27.10^{15} \text{ s}^{-1}$ là hằng số Rydberg, còn $h = 6,625.10^{-34} \text{ J.s}$ là hằng số Plank. Đối với các nguyên tử khác có $Z > 1$ thì hằng số Rydberg được nhân với Z^2 . Công thức (1.1) cho thấy, W_n có giá trị âm và đạt giá trị thấp nhất khi $n = 1$. Như vậy, các electron ở lớp K có năng lượng thấp nhất, sau đó các electron ở lớp L có năng lượng cao hơn, các lớp tiếp theo có năng lượng cao dần. Mỗi lớp lại gồm một số trạng thái con, được xác định bởi số lượng tử quỹ đạo l và số lượng tử từ m . Tại lớp thứ n , nguyên tử có $2n^2$ electron, tức là lớp K có 2 electron, lớp L có 8 electron, lớp M có 18 electron, ...

2. Sự kích thích và ion hoá nguyên tử

Các electron của nguyên tử chiếm đầy các trạng thái thấp nhất ở các quỹ đạo thấp nhất. Ví dụ nguyên tử Na có 11 electron, trong đó 2 electron nằm ở lớp K, 8 electron nằm ở lớp L và 1 electron còn lại nằm ở lớp M, đó là trạng thái cơ bản (ground state) của nguyên tử. Các electron nằm ở lớp càng thấp thì càng bị lực tác dụng hút mạnh vào hạt nhân. Để chuyển nó lên lớp cao hơn phải có năng lượng cung cấp từ bên ngoài. Khi một electron nào đó được cung cấp năng lượng chuyển từ lớp dưới lên lớp trên thì để lại một lỗ trống (empty slot) ở lớp mà nó vừa bỏ đi và nguyên tử lúc này ở trạng thái kích thích (excited state). Nếu được cung cấp năng lượng rất lớn, electron có thể thoát ra ngoài nguyên tử trở thành electron tự do và để lại một lỗ trống tại lớp nó vừa bỏ đi. Khi đó ta nói nguyên tử bị ion hoá, tức là nguyên tử với điện tích dương có giá trị bằng điện tích các electron bay ra ngoài.

Khi nguyên tử bị kích thích hay bị ion hoá, vị trí cũ của electron trở thành lỗ trống. Nếu một electron nào đó ở lớp cao n_2 chuyển xuống chiếm vị trí của lỗ trống ở lớp thấp n_1 thì nguyên tử giải phóng một năng lượng bằng hiệu số giữa hai mức năng lượng tương ứng của hai lớp này:

$$E = W_{n_2} - W_{n_1} = Rh \left(\frac{1}{n_1^2} - \frac{1}{n_2^2} \right) \text{ với } n_2 > n_1 \quad (1.2)$$

Năng lượng E được giải phóng ra khỏi nguyên tử dưới dạng một bức xạ điện từ, chẳng hạn là ánh sáng đối với nguyên tử hydro. Đối với các nguyên tử nặng, tức là có số nguyên tử Z lớn, năng lượng bức xạ có giá trị lớn. Trong trường hợp này, khi các electron chuyển xuống các mức thấp, bức xạ phát ra có năng lượng khá lớn, gọi là tia X. Còn đối với các lớp cao hơn năng lượng bức xạ bé, khi đó nguyên tử phát ra các tia ánh sáng tử ngoại, ánh sáng nhìn thấy hoặc ánh sáng hồng ngoại. Tia X và các bức xạ ánh sáng đều là sóng điện từ, chúng chỉ khác nhau về tần số sóng. Chúng cũng có tính chất hạt nên còn gọi là photon hay lượng tử ánh sáng.

Các bức xạ được khảo sát bao gồm các hạt tích điện như alpha và beta, các tia gamma và tia X cũng như hạt neutron. Trong quá trình tương tác của bức xạ với vật chất, năng lượng của các tia bức xạ được truyền cho các electron quỹ đạo hoặc cho hạt nhân nguyên tử, tùy thuộc vào loại và năng lượng của bức xạ cũng như bản chất của môi trường hấp thụ. Các hiệu ứng chung khi tương tác của bức xạ với vật chất là kích thích và ion hoá nguyên tử môi trường.

§1.2. TƯƠNG TÁC CỦA TIA BETA VỚI VẬT CHẤT

1. Ion hoá (Ionization)

Do hạt beta mang điện tích nên cơ chế tương tác của nó với vật chất là tương tác điện với các electron quỹ đạo. Điều đó dẫn tới sự kích thích và ion hoá các nguyên tử môi trường. Trong trường hợp môi trường bị ion hoá, tia beta mất một phần năng lượng E_t để đánh bật một electron quỹ đạo ra ngoài. Động năng E_k của electron bị bắn ra liên hệ với thế năng ion hoá của nguyên tử E và độ mất năng lượng E_t như sau:

$$E_k = E_t - E \quad (1.3)$$

Trong đó thế năng ion hoá E là năng lượng cần thiết để một electron chuyển từ mức cơ bản K ($n_1 = 1$) trở thành electron tự do ở mức với $n_2 = \infty$:

$$E = W_{n_2} - W_{n_1} = 0 - W_{n_1} = Rh \quad (1.4)$$

Trong nhiều trường hợp, electron bắn ra có động năng đủ lớn để có thể ion hoá nguyên tử tiếp theo, đó là electron thứ cấp và được gọi là electron delta. Electron delta ban đầu với động năng cỡ 1000 eV có thể tạo nên một chuỗi các electron delta thứ cấp và do đó tạo nên một chuỗi các cặp ion.

Bảng 1.1. Thế ion hoá E và độ mất năng lượng trung bình sinh cặp ion đối với một số chất khí.

Khí	Thế ion hoá E (eV)	Độ mất năng lượng trung bình sinh cặp ion W (eV)
H ₂	13,6	36,6
He	24,5	41,5
N ₂	14,5	34,6
O ₂	13,6	30,8
Ne	21,5	36,2
Ar	15,7	36,2
Kr	14,0	24,3
Xe	12,1	21,9
Không khí		33,7
CO ₂	14,4	32,9
CH ₄	14,5	27,3
C ₂ H ₂	11,6	25,7
C ₂ H ₄	12,2	26,3
C ₂ H ₆	12,8	24,6

Do hạt beta chỉ mất phần năng lượng E_t để ion hoá nguyên tử, nên dọc theo đường đi của mình, nó có thể gây ra một số lớn cặp ion. Năng lượng trung bình để sinh một cặp ion thường gấp 2 đến 3 lần thế năng ion hoá. Đó là do ngoài quá trình ion hoá, hạt beta còn mất năng lượng do kích thích nguyên tử. Chẳng hạn, đối với oxygen và nitrogen, thế ion hoá tương ứng là 13,6 eV và 14,5 eV, trong lúc độ mất năng lượng trung bình để sinh một cặp ion là 30,8 eV và 34,6 eV. Bảng 1.1 trình bày thế ion hoá E và độ mất năng lượng trung bình khi sinh ra cặp ion W đối với một số chất khí.

Do hạt beta có khối lượng bằng khối lượng electron quỹ đạo nên va chạm giữa chúng làm hạt beta chuyển động khỏi hướng ban đầu và như vậy, hạt beta chuyển động theo hướng đường cong gấp khúc sau nhiều va chạm trong môi trường hấp thụ, cuối cùng sẽ dừng lại khi hết năng lượng để ion hoá. Dọc theo đường đi này có rất nhiều cặp ion tạo nên do quá trình ion hoá sơ cấp của hạt beta ban đầu lẫn quá trình ion hoá thứ cấp do các hạt electron delta. Quỹ đạo chuyển động đó có thể ghi nhận bằng phương pháp nhũ tương ảnh hay buồng bọt.

2. Độ ion hoá riêng (Specific ionization)

Độ ion hoá riêng là số cặp ion tạo ra trên một đơn vị đường đi của hạt beta. Độ ion hoá riêng khá cao đối với các hạt beta có năng lượng thấp, giảm dần khi tăng năng lượng của hạt beta, đạt cực tiểu ở năng lượng khoảng 1 MeV, rồi sau đó tăng chậm.

Độ ion hoá riêng được xác định qua tốc độ mất năng lượng tuyến tính của hạt beta do ion hoá và kích thích, một thông số quan trọng dùng để thiết kế thiết bị đo liều bức xạ và tính toán hiệu ứng sinh học của bức xạ. Tốc độ mất năng lượng tuyến tính của hạt beta tuân theo công thức sau:

$$\frac{dE}{dx} = \frac{2\pi q^4 N Z (3 \cdot 10^9)^4}{E_m \beta^2 (1,6 \cdot 10^{-6})^2} \left\{ \ln \left[\frac{E_m E_k \beta^2}{I^2 (1 - \beta^2)} \right] - \beta^2 \right\} \frac{\text{MeV}}{\text{cm}} \quad (1.5)$$

trong đó:

N là số nguyên tử của chất hấp thụ trong 1 cm³,

Z là số nguyên tử của chất hấp thụ,

$NZ = 3,88.10^{20} e^-/cm^3$ là số electron của $1 cm^3$ không khí ở nhiệt độ 0^0C và áp suất 760 mmHg,

$E_m = 0,51 MeV$ là năng lượng tĩnh của electron,

E_k là động năng của hạt beta,

$\beta = v/c$, trong đó v là vận tốc của hạt beta, $c = 3.10^{10} cm/s$,

I (có giá trị $8,6.10^{-5} MeV$ đối với không khí và $1,35.10^{-5} Z MeV$ đối với các chất hấp thụ khác) là thế ion hoá và kích thích của nguyên tử chất hấp thụ.

Nếu biết trước đại lượng W , là độ mất năng lượng trung bình sinh cặp ion, thì độ ion hoá riêng s (Specific ionization) được tính theo công thức sau:

$$s = \frac{dE/dx}{W} \frac{(eV/cm)}{(eV/c.i)} \quad (1.6)$$

trong đó $c.i$ là số cặp ion.

3. Hệ số truyền năng lượng tuyến tính (LET)

Độ ion hoá riêng được dùng khi xem xét độ mất năng lượng do ion hoá. Khi quan tâm đến môi trường hấp thụ, thường sử dụng tốc độ hấp thụ năng lượng tuyến tính của môi trường khi hạt beta đi qua nó. Đại lượng xác định tốc độ hấp thụ năng lượng nói trên là hệ số truyền năng lượng tuyến tính.

Hệ số truyền năng lượng tuyến tính LET được định nghĩa theo công thức sau:

$$LET = \frac{dE_L}{dl} \quad (1.7)$$

trong đó dE_L là năng lượng trung bình mà hạt beta truyền cho môi trường hấp thụ khi đi qua quãng đường dài dl . Đơn vị đo thường dùng đối với LET là $keV/\mu m$.

4. Bức xạ hãm (Bremsstrahlung)

Khi hạt beta đi đến gần hạt nhân, lực hút Coulomb mạnh làm nó thay đổi đột ngột hướng bay ban đầu và phát năng lượng dưới dạng bức xạ điện từ, gọi là bức xạ hãm. Năng lượng các bức xạ hãm phân bố liên tục từ 0 đến giá trị cực đại bằng

động năng của hạt beta. Rất khó tính toán dạng phân bố năng lượng của các bức xạ hãm nên người ta thường sử dụng các đường cong đo đạc thực nghiệm.

Để đánh giá mức độ nguy hiểm của bức xạ hãm, người ta thường dùng công thức gần đúng sau đây:

$$f = 3,5 \cdot 10^{-4} Z E_{\max} \quad (1.8)$$

trong đó f là phần năng lượng tia beta chuyển thành photon; Z là số nguyên tử của chất hấp thụ và E_{\max} (MeV) là năng lượng cực đại của hạt beta.

Công thức (1.8) cho thấy khả năng sinh bức xạ hãm tỉ lệ thuận với số nguyên tử của chất hấp thụ. Do đó, vật liệu dùng che chắn tia beta thường được làm từ các vật liệu nhẹ. Nhôm với $Z = 13$ là vật liệu che chắn tia beta nặng nhất và cũng ít khi được sử dụng.

5. Quãng chạy của hạt beta trong vật chất

Do hạt beta mất năng lượng dọc theo đường đi của mình nên nó chỉ đi được một quãng đường hữu hạn. Như vậy, nếu cho một chùm tia beta đi qua bản vật chất, chùm tia này bị dừng lại sau một khoảng đường đi nào đó. Khoảng đường đi này gọi là quãng chạy (range) của hạt beta, nó phụ thuộc vào năng lượng tia beta và mật độ vật chất của môi trường hấp thụ. Biết được quãng chạy của tia beta với năng lượng cho trước có thể tính được độ dày của vật che chắn làm từ vật liệu xác định. Một đại lượng thường dùng khi tính toán thiết kế che chắn là độ dày hấp thụ một nửa (absorber half-thickness), là độ dày của chất hấp thụ làm giảm số hạt beta ban đầu đi một nửa sau khi đi qua bản hấp thụ. Đo đạc thực nghiệm cho thấy độ dày hấp thụ một nửa vào khoảng 1/8 quãng chạy.

Ngoài quãng chạy tuyến tính d_u tính theo cm, người ta còn dùng quãng chạy tính theo mật độ diện tích d_{dt} có đơn vị g/cm^2 và được xác định như sau:

$$d_{dt} (g/cm^2) = \rho (g/cm^3) \times d_u (cm) \quad (1.9)$$

trong đó ρ là mật độ khối của chất hấp thụ, tính theo g/cm^3 . Trong tính toán thiết kế độ dày, vật liệu che chắn, ngoài bề dày tuyến tính (linear thickness) tính theo cm, người ta còn dùng bề dày mật độ (density thickness) tính theo đơn vị g/cm^2 hay mg/cm^2 . Việc sử dụng đại lượng bề dày mật độ làm đơn giản phép tính vì khi đó

bề dày không phụ thuộc vào vật liệu cụ thể. Ví dụ, mật độ nhôm bằng $2,7 \text{ g/cm}^3$, do đó một bản nhôm dày 1 cm có bề dày vật liệu là:

$$d_{dt} = 2,7 \text{ g/cm}^3 \times 1 \text{ cm} = 2,7 \text{ g/cm}^2$$

Một bản plexiglass với mật độ $1,18 \text{ g/cm}^3$ có khả năng hấp thụ tia beta tương đương với bản nhôm dày 1 cm khi bề dày mật độ của nó bằng $2,7 \text{ g/cm}^2$, khi đó bề dày tuyến tính của bản plexiglass bằng:

$$d_u = \frac{d_{dt}}{\rho} = \frac{2,7 \text{ g/cm}^2}{1,18 \text{ g/cm}^3} = 2,39 \text{ cm} \quad (1.10)$$

Đối với năng lượng beta trong vùng $0,01 \leq E \leq 2,5 \text{ MeV}$:

$$\ln E = 6,63 - 3,2376 \cdot (10,2146 - \ln R)^{1/2}. \quad (1.11)$$

§1.3. TƯƠNG TÁC CỦA HẠT ALPHA VỚI VẬT CHẤT

1. Truyền năng lượng của hạt alpha

Cơ chế mất năng lượng của hạt alpha là kích thích và ion hoá nguyên tử. Khi đi qua không khí, hạt alpha mất một lượng năng lượng trung bình khoảng 35 eV để tạo ra một cặp ion. Do hạt alpha có điện tích lớn hai lần so với điện tích của hạt beta và khối lượng rất lớn so với hạt beta nên vận tốc của nó tương đối thấp, độ ion hoá riêng của nó rất cao, vào khoảng hàng chục nghìn cặp ion trên 1 cm trong không khí.

Tốc độ mất năng lượng tuyến tính của tất cả các hạt tích điện nặng hơn hạt electron, trong đó có hạt alpha, tuân theo công thức:

$$\frac{dE}{dx} = \frac{4\pi z^2 q^4 N Z (3 \cdot 10^9)^4}{M v^2 \cdot 1,6 \cdot 10^{-6}} \left\{ \ln \frac{2Mv^2}{I} - \ln \left(1 - \frac{v^2}{c^2} \right) - \frac{v^2}{c^2} \right\} \frac{\text{MeV}}{\text{cm}} \quad (1.12)$$

trong đó: Z là số nguyên tử của hạt gây ion hoá, $Z = 2$ đối hạt alpha,

$q = 1,6 \cdot 10^{-19} \text{ C}$ là điện tích của electron,

zq là điện tích của hạt ion hoá,

M là khối lượng tĩnh của hạt gây ion hoá, $M = 6,6.10^{-24}$ g đối với hạt alpha,

v là vận tốc của hạt gây ion hoá,

N là số nguyên tử của chất hấp thụ trong 1 cm^3 ,

Z là số nguyên tử của chất hấp thụ,

NZ là số electron của chất hấp thụ trong 1 cm^3 ,

$c = 3.10^{10}$ cm/s là vận tốc ánh sáng,

I là thế ion hoá và kích thích trung bình của nguyên tử chất hấp thụ.

2. Quãng chạy của hạt alpha trong vật chất

Hạt alpha có khả năng đâm xuyên thấp nhất trong số các bức xạ ion hoá. Trong không khí, ngay cả hạt alpha có năng lượng cao nhất do các nguồn phóng xạ phát ra cũng chỉ đi được một vài cm, còn trong các mô sinh học quãng chạy của nó có kích thước cỡ micromet.

Đường cong hấp thụ của hạt alpha có dạng phẳng vì nó là hạt đơn năng. Ở cuối quãng chạy, số đếm của các hạt alpha giảm nhanh khi tăng bề dày chất hấp thụ. Quãng chạy trung bình được xác định ở nửa chiều cao của đường hấp thụ, còn quãng chạy ngoại suy được xác định khi ngoại suy đường hấp thụ đến giá trị 0.

Quãng chạy của hạt alpha trong không khí ở 0°C và áp suất 760 mmHg được biểu diễn một cách gần đúng với sai số tương đối 10% như sau:

$$R_{\text{cm}} = 0,56 E \text{ (MeV)} \quad \text{đối với } E < 4 \text{ MeV} \quad (1.13)$$

$$R_{\text{cm}} = 1,24 E \text{ (MeV)} - 2,62 \quad \text{đối với } 4 \text{ MeV} < E < 8 \text{ MeV} \quad (1.14)$$

Quãng chạy R_m của hạt alpha trong các môi trường khác nhau có thể tính qua quãng chạy đối với môi trường không khí R như sau:

$$R_m \text{ (mg/cm}^2\text{)} = 0,56A^{1/3}R \quad (1.15)$$

trong đó A là số khối của môi trường hấp thụ.

§1.4. TƯƠNG TÁC CỦA BỨC XẠ GAMMA VỚI VẬT CHẤT

Nếu không tính đến phản ứng hạt nhân, dưới tác dụng của bức xạ gamma thì tương tác của bức xạ gamma bao gồm: hiệu ứng quang điện, hiệu ứng Compton và hiệu ứng tạo cặp electron - positron.

1. Hiệu ứng quang điện

Hiệu ứng quang điện là quá trình tương tác của lượng tử gamma và điện tử liên kết với hạt nhân. Trong quá trình này, toàn bộ năng lượng của lượng tử gamma được truyền cho điện tử.

$$T_e = E_\gamma - I_i \quad (1.16)$$

trong đó: T_e là động năng của electron phát ra (photo electron),

E_γ là năng lượng của lượng tử gamma,

I_i là năng lượng liên kết của điện tử ở lớp thứ i trong hạt nhân.

Khi $E_\gamma < I_K$ thì hiệu ứng quang điện chỉ có thể xảy ra trên lớp L, M... và không thể xảy ra trên lớp vỏ K; khi $E_\gamma < I_L$ hiệu ứng quang điện chỉ có thể xảy ra trên lớp vỏ M, N... và không thể xảy ra trên lớp K, L, ...

Hiệu ứng quang điện không thể xảy ra với các điện tử tự do - các điện tử không liên kết với hạt nhân. Năng lượng liên kết của điện tử với nguyên tử càng nhỏ so với năng lượng của lượng tử gamma thì xác suất hiệu ứng quang điện càng nhỏ.

Tương tác xảy ra với xác suất lớn nhất khi năng lượng gamma vừa vượt quá năng lượng liên kết, đặc biệt là đối với các lớp vỏ trong cùng. Khi năng lượng tăng, xác suất tương tác giảm dần theo hàm $\frac{1}{E^3}$. Xác suất tổng cộng của hiệu ứng quang điện đối với tất cả các electron quỹ đạo khi $E \geq E_K$, E_K là năng lượng liên kết của electron trên lớp K, tuân theo quy luật $\frac{1}{E^{7/2}}$, còn khi $E \gg E_K$ thì tuân theo qui luật $\frac{1}{E}$.

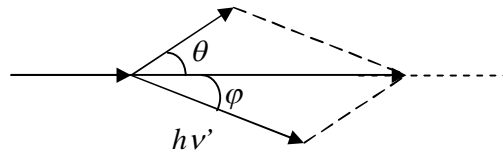
Do năng lượng liên kết thay đổi theo số nguyên tử Z nên tiết diện quang điện phụ thuộc vào Z theo qui luật Z^5 . Như vậy tiết diện quang điện:

$$\sigma_{photo} \sim \frac{Z^5}{E^{7/2}} \text{ khi } E \geq E_K \text{ và } \sigma_{photo} \sim \frac{Z^5}{E} \text{ khi } E \gg E_K.$$

Hiệu ứng quang điện có tiết diện lớn đối với các nguyên tử nặng ngay cả ở vùng năng lượng cao, còn đối với các nguyên tử nhẹ, hiệu ứng quang điện chủ yếu chỉ xảy ra ở vùng năng lượng thấp.

Khi hiệu ứng quang điện xảy ra, một electron bị bứt ra khỏi một lớp nào đó của nguyên tử sẽ để lại một lỗ trống. Lỗ trống này sẽ được một electron từ các lớp ngoài của nguyên tử chuyển xuống chiếm chỗ. Quá trình này dẫn tới làm phát các tia X đặc trưng hay các electron Auger.

2. Hiệu ứng Compton



Hình 1.1: Tán xạ Compton.

Trong hiệu ứng Compton, lượng tử gamma tán xạ đàn hồi lên một electron quỹ đạo ngoài của nguyên tử. Lượng tử gamma thay đổi phương bay và bị mất một phần năng lượng, còn electron được giải phóng ra khỏi nguyên tử. Quá trình tán xạ Compton có thể coi như quá trình tán xạ đàn hồi của gamma lên electron tự do.

Công thức tính năng lượng của lượng tử gamma bị tán xạ với góc θ như sau:

$$hv' = hv / \left[1 + \frac{hv}{m_e c^2} (1 - \cos \theta) \right] \quad (1.17)$$

Từ công thức (1.17), góc bay của gamma sau tán xạ càng lớn thì hv' càng bé, nghĩa là gamma càng mất nhiều năng lượng. Gamma chuyển năng lượng lớn nhất cho electron khi bay ra ở góc 180° , tương ứng với tán xạ ngược. Góc bay ra của

gamma tán xạ có thể thay đổi từ 0^0 đến 180^0 , trong lúc electron chủ yếu bay về phía trước, nghĩa là góc bay của nó thay đổi từ 0^0 đến 90^0 .

Tiết diện của quá trình tán xạ Compton tỉ lệ thuận với điện tích Z của nguyên tử và tỉ lệ nghịch với năng lượng của lượng tử gamma, như vậy:

$$\sigma_{compton} \sim \frac{Z}{E} \quad (1.18)$$

Trong tán xạ thì electron sau tán xạ tiêu tán động năng của nó theo cơ chế kích thích, ion hoá môi trường một cách trực tiếp như hạt beta.

3. Sự tạo cặp electron-positron

Khi tia gamma có năng lượng rất cao ($E_\gamma > E_0$) cùng với hiệu ứng quang điện và hiệu ứng Compton, trong quá trình tương tác của gamma với vật chất còn xảy ra hiện tượng tạo cặp electron-positron.

Quá trình tạo cặp không thể xảy ra trong chân không, mà đòi hỏi phải ở lân cận hạt nhân hoặc điện tử. Thực vậy, nếu hiện tượng tạo cặp xảy ra trong chân không, thì theo định luật bảo toàn năng lượng và động lượng cần thoả mãn hai biểu thức:

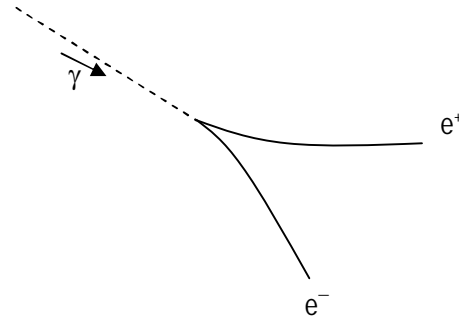
$$E_\gamma = \frac{m_{e^-}c^2}{\sqrt{1-\beta_{e^-}^2}} + \frac{m_{e^+}c^2}{\sqrt{1-\beta_{e^+}^2}} \quad (1.19)$$

$$\vec{P}_\gamma = \vec{P}_{e^-} + \vec{P}_{e^+} \quad (1.20)$$

Từ công thức (1.19) ta có:

$$\vec{P}_\gamma = \frac{E_\gamma}{c} = \frac{m_{e^-}c}{\sqrt{1-\beta_{e^-}^2}} + \frac{m_{e^+}c}{\sqrt{1-\beta_{e^+}^2}} > \frac{m_{e^-}\beta_{e^-}c}{\sqrt{1-\beta_{e^-}^2}} + \frac{m_{e^+}\beta_{e^+}c}{\sqrt{1-\beta_{e^+}^2}} = \vec{P}_{e^-} + \vec{P}_{e^+}$$

nghĩa là $|\vec{P}_\gamma| > |\vec{P}_{e^-}| + |\vec{P}_{e^+}|$, điều này trái với (1.20), tức định luật bảo toàn động lượng không được thoả mãn. Như vậy, khi không có mặt của hạt nhân hoặc electron, quá trình tạo cặp của lượng tử gamma không thể xảy ra.



Hình 1.2: Hiện tượng tạo cặp.

Khi hiện tượng tạo cặp xảy ra trong trường Coulomb của hạt nhân hoặc proton, động năng giật lùi của hạt nhân là nhỏ. Như vậy, năng lượng ngưỡng E_0 để xảy ra hiện tượng tạo cặp của lượng tử gamma cần lớn hơn hai lần khối lượng nghỉ của electron.

$$E_0 \approx 2m_e c^2 = 1,022 \text{ MeV},$$

$$h\nu = T_{e^-} + T_{e^+} + 2m_e c^2.$$

Ở đây cần lưu ý rằng e^+ và e^- được sinh ra trong điện trường của hạt nhân, vì thế e^+ bị đẩy ra xa và được tăng tốc, còn e^- bị làm chậm. Do đó, phổ năng lượng đo được sẽ khác nhau đối với 2 loại hạt này.

Khi hiện tượng tạo cặp xảy ra trong trường Coulomb của electron, năng lượng ngưỡng của lượng tử gamma là $E_0 \approx 4m_e c^2 = 2,04 \text{ MeV}$.

Tiết diện tạo cặp electron - positron trong trường Coulomb của điện tử bé hơn tiết diện hình thành cặp trong trường của hạt nhân cỡ 10^3 lần. Biểu thức cho tiết diện tạo cặp trong trường hạt nhân khá phức tạp. Trong miền năng lượng $5m_e c^2 < E < 50m_e c^2$, tiết diện tạo cặp có dạng:

$$\sigma_{pair} \sim Z^2 \ln E \quad (1.21)$$

Theo công thức (1.21), tiết diện tạo cặp electron - positron gần như tỉ lệ với Z^2 nên có giá trị lớn đối với chất hấp thụ có số nguyên tử lớn.

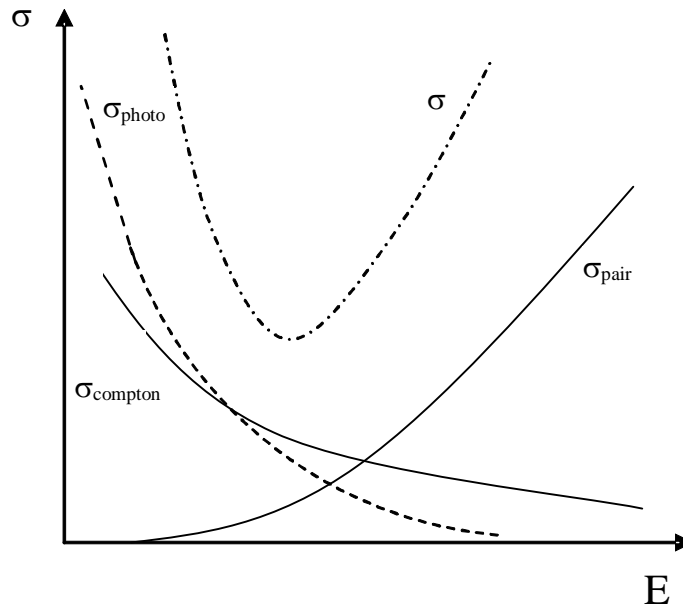
4. Tổng hợp các hiệu ứng khi gamma tương tác với vật chất

Như đã trình bày trên, khi gamma tương tác với vật chất có 3 hiệu ứng chính xảy ra, đó là hiệu ứng quang điện, hiệu ứng Compton và hiệu ứng tạo cặp electron - positron. Tiết diện vi phân tương tác tổng cộng của các quá trình này bằng:

$$\sigma = \sigma_{photo} + \sigma_{compton} + \sigma_{pair} \quad (1.22)$$

trong đó tiết diện quá trình quang điện là $\sigma_{photo} \sim \frac{Z^5}{E^{7/2}}$, tiết diện quá trình tán xạ

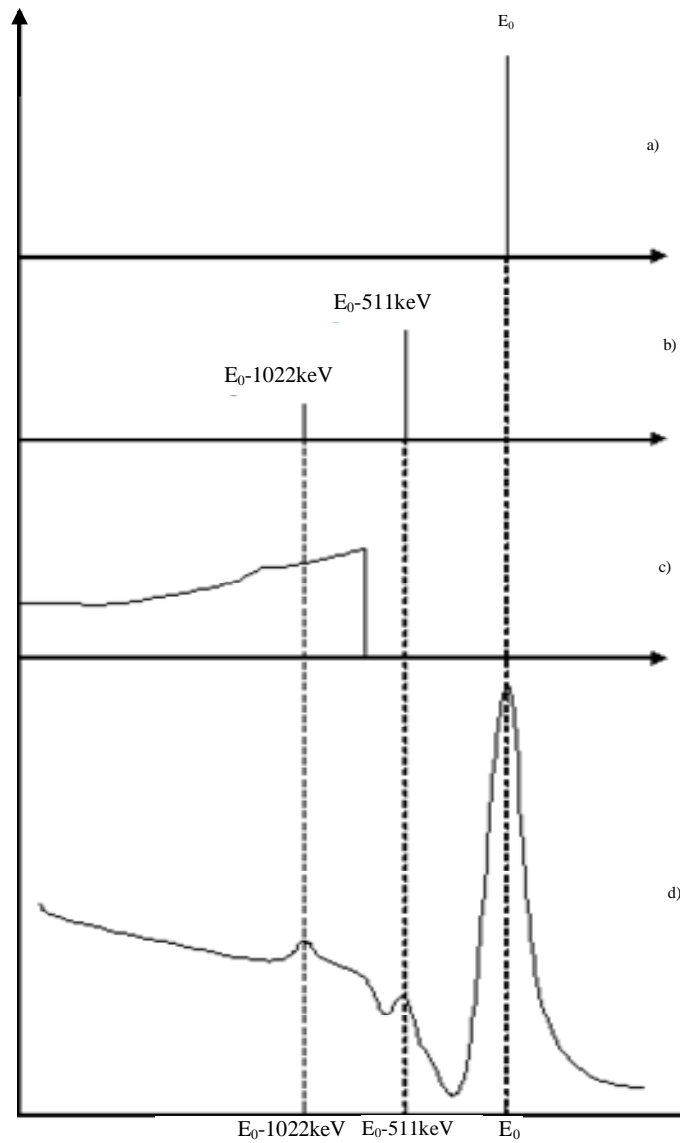
Compton là $\sigma_{compton} \sim \frac{Z}{E}$ và tiết diện quá trình tạo cặp là $\sigma_{pair} \sim Z^2 \ln E$.



Hình 1.3: Sự phụ thuộc của tiết diện vào năng lượng.

Từ sự phụ thuộc các tiết diện vào năng lượng E của tia gamma và điện tích Z của vật chất như trên, suy ra rằng trong miền năng lượng bé hơn E_1 , cơ chế cơ bản trong tương tác gamma với vật chất là quá trình quang điện, trong miền năng lượng trung gian $E_1 < E < E_2$ là quá trình tán xạ Compton và trong miền năng lượng cao $E > E_2$ là quá trình tạo cặp electron - positron. Các giá trị năng lượng phân giới E_1, E_2 phụ thuộc vào từng môi trường vật chất.

5. Cấu trúc phổ gamma



Hình 1.4: Cấu trúc phổ lý tưởng của phổ tia gamma theo các hiệu ứng:
a) quang điện; b) tạo cặp; c) Compton; d) phổ thực.

Để đơn giản, ta xét trường hợp tia gamma đi đến detector có giá trị năng lượng E_0 . Theo hiệu ứng quang điện, năng lượng này biến thành động năng của

photo - electron hoặc các electron Auger và bị hấp thụ ngay trong detector. Kết quả là tất cả năng lượng E_0 của photon bị hấp thụ trong detector tạo nên xung điện, mà xung này có biên độ tỉ lệ với năng lượng E_0 và tạo nên một đỉnh trong phổ gamma. Đỉnh này được gọi là đỉnh quang điện hay đỉnh hấp thụ toàn phần. Với phổ kế lí tưởng, phổ năng lượng tương ứng với đỉnh quang điện được biểu diễn bằng một vạch thẳng đứng như hình 1.4. Khi các tia gamma đơn năng E_0 gây nên tán xạ Compton với vật chất, thì các electron tán xạ có động năng E_c phân bố liên tục từ giá trị 0 đến giá trị cực đại: $E_{\max} = \frac{2\alpha E_0}{1+2\alpha}$, trong đó $\alpha = \frac{E_0}{m_e c^2}$. Trên hình 1.4c biểu diễn phổ lí tưởng liên tục của hiệu ứng Compton.

Giới hạn cực đại của phổ năng lượng liên tục gọi là mép Compton. Phần năng lượng $E_0 - E_c$ của các electron tán xạ có thể bị hấp thụ do các quá trình khác nhau và đóng góp vào sự hình thành xung điện. Ngoài ra trên hình còn có thể xuất hiện một đỉnh rất nhỏ nằm ở vùng năng lượng thấp, do tán xạ ngược của các lượng tử gamma với lớp bảo vệ hay môi trường xung quanh detector. Năng lượng E_{ng} của tán xạ ngược liên quan với năng lượng E_0 của photon tới và góc tán xạ θ theo công thức:

$$\text{Khi } \theta = \pi \text{ thì } E_{ng} = \frac{E_0}{1+2\alpha}.$$

Nếu năng lượng gamma lớn hơn năng lượng $E_0 = 2m_e c^2 = 1,022 \text{ MeV}$, thì khi đi qua điện trường của hạt nhân nó sinh ra một cặp electron - positron (positron có khối lượng bằng khối lượng electron nhưng mang điện tích dương $+1e$). Positron khi dừng lại có thể kết hợp với 1 electron nào đó để tự hủy và sinh ra hai photon với năng lượng $0,511 \text{ MeV}$. Các photon này có thể bị hấp thụ trong detector bởi các quá trình đã biết. Do đó, trên phổ ứng với quá trình tạo cặp (hình 1.4b) cũng xuất hiện một đỉnh hấp thụ toàn phần. Ngoài ra có khả năng một hoặc hai photon thứ cấp bay khỏi detector. Vì thế trên phổ hình 1.4b hình thành thêm hai đỉnh tương ứng với thoát đơn và thoát đôi ứng với năng lượng $E_0 - 0,511 \text{ MeV}$ và $E_0 - 1,022 \text{ MeV}$.

Ở trên ta đã xét riêng lẻ từng hiệu ứng của tia gamma khi đi vào detector tương ứng với các đường phổ hình thành, nhưng trong thực tế cả ba hiệu ứng nêu trên xảy ra một cách đồng thời, vì thế phổ năng lượng của gamma thu được có dạng phức tạp hơn, là sự chồng chất của cả ba hiệu ứng. Ngoài ra trong thực tế chùm gamma là

không đơn năng và hệ thống không phải là lí tưởng, do đó phổ năng lượng gamma thực tế có phân bố như hình 1.4d. Độ rộng của đỉnh hấp thụ toàn phần ứng với độ rộng nửa chiều cao của đỉnh (FWHM) gọi là độ phân giải của detector.

Chương II

DETECTOR GHI ĐO BỨC XẠ VÀ SƠ ĐỒ LIÊN KẾT

- *Buồng ion hoá,*
- *Ống đếm tỉ lệ,*
- *Detector nhấp nháy,*
- *Detector bán dẫn.*

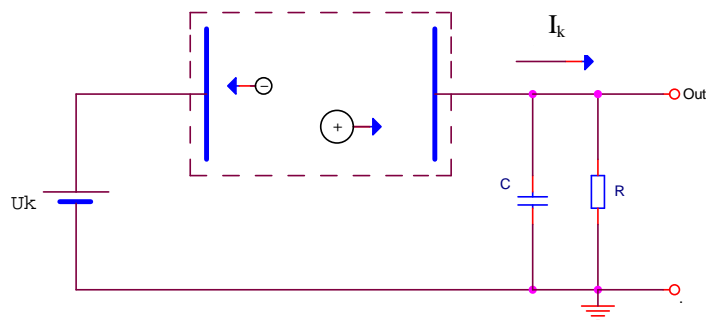
§2.1. BUỒNG ION HOÁ

1. Nguyên tắc hoạt động

1.1. Quá trình vật lí

Như ta đã biết, sự tương tác của tia bức xạ với vật chất làm ion hoá các nguyên tử, phân tử hoặc dẫn tới kích thích chúng. Nguyên lí hoạt động của hầu hết các detector đo bức xạ dựa trên cơ sở của sự ghi điện tử hoặc ion (như buồng ion hoá, ống đếm tỉ lệ, ống đếm Geiger-Muller, detector bán dẫn) hay ghi các photon ánh sáng được phát ra bởi các nguyên tử hay phân tử bị kích thích (như detector nhấp nháy).

Nguyên lí hoạt động của buồng ion hoá được chỉ ra trên hình 2.1.



Hình 2.1: Cấu tạo của buồng ion hóa.

Nguyên tắc ghi bức xạ của các detector chứa khí đều dựa vào hiện tượng ion hoá xảy ra trong môi trường chất khí khi bức xạ đi vào detector. Hạt tích điện sẽ mất một phần năng lượng ΔW của mình ở trong chất khí giữa các điện cực của buồng và tạo ra N cặp điện tích với điện tích toàn phần $Q = \pm Ne$. Do có điện trường giữa hai điện cực, các hạt tích điện sẽ chuyển động về các điện cực tương ứng tạo nên dòng I_k trên mạch ngoài, ở đây là mạch RC. Điện trường trong buồng ion hoá tỉ lệ với hiệu điện thế ngoài U_k và điện trường đó cần phải đủ lớn để loại bỏ được sự tái hợp của các hạt điện tích và đủ nhỏ để triệt được các hiệu ứng, dẫn tới sự gia tăng số lượng hạt mang điện do sự tự phát hoặc ion hoá do va chạm.

Năng lượng cần thiết để tạo nên một cặp hạt điện tích là ω (năng lượng này là không đổi và không phụ thuộc vào loại hạt ion hoá cũng như năng lượng của nó, hoặc là điều kiện hoạt động của detector) nên ta có:

$$\bar{N} = \Delta \frac{\Delta W}{\omega} ; \quad \bar{Q} = \pm \frac{\Delta W}{\omega} e \quad (2.1)$$

Từ biểu thức (2.1), ta thấy rằng:

- Nếu ΔW chỉ là 1 phần của năng lượng toàn phần của các hạt ion hoá, nghĩa là nếu kích thước hay thể tích hoạt động của buồng ion hoá bé hơn quãng chạy của các hạt bức xạ, thì phân bố thống kê N tuân theo lí thuyết Landau, nghĩa là đường phân bố rộng hơn phân bố Poisson $\delta_N = \sqrt{N}$,
- Nếu năng lượng của các hạt ion hoá hoàn toàn truyền cho chất khí của buồng, thì quy luật thống kê cũng lệch khỏi phân bố Poisson, mặc dù độ lệch bình phương trung bình δ_N ở đây là bé hơn.

Nghĩa là $\delta_N = \sqrt{fN}$, trong đó $f < 1$ gọi là hệ số Fano (thể Poisson $f \approx 1$).

1.2. Hình thành xung

Để đơn giản, chúng ta giả thiết rằng sự ion hoá hình thành N ion dương và N electron với điện tích toàn phần $Q = \pm Ne$ xuất hiện trong buồng và tại điểm x_0 . Quá trình phân bố điện tích dọc theo trục x đối với ba dạng buồng ion hoá được chỉ ra trên hình 2.1.

Dòng buồng I_k bao gồm dòng ion và electron: $I_k = I_i + I_e$

trong đó $I_i = Q \frac{E(x)v(i)}{U_k}$ và $I_e = -Q \frac{E(x)v(i)}{U_k}$

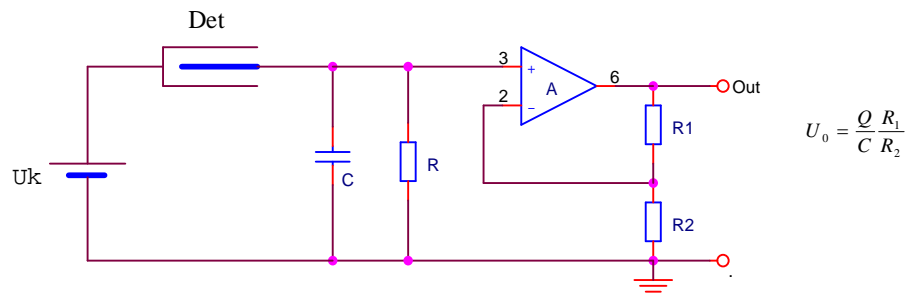
với $v(i) = \mu_i \frac{E}{P}$ và $v(e) = -\mu_e \frac{E}{P}$

Do độ linh động của $\mu_e \approx 10^3 \mu_i$, khối lượng của electron rất bé so với khối lượng ion, vì thế thời gian để chúng chuyển từ cực này đến cực kia đối với electron τ_e sẽ nhỏ hơn 10^3 lần so với ion τ_i . Giá trị này thường vào khoảng $\tau_e \approx 1\mu s$.

Biên độ cực đại của xung điện $U_{\max} = \frac{Q}{C}$ đạt được chỉ sau một khoảng thời gian lớn $t = 5\tau_i$. Thông thường hằng số vi phân thoả mãn theo điều kiện $\tau_e \leq RC \leq \tau_i$. Suy ra trong buồng ion hoá phẳng: $U_{\max} = \frac{Q}{C} = e \frac{\Delta w}{C} \omega$ với ω năng lượng trung bình.

2. Sơ đồ nối với tiền khuếch đại

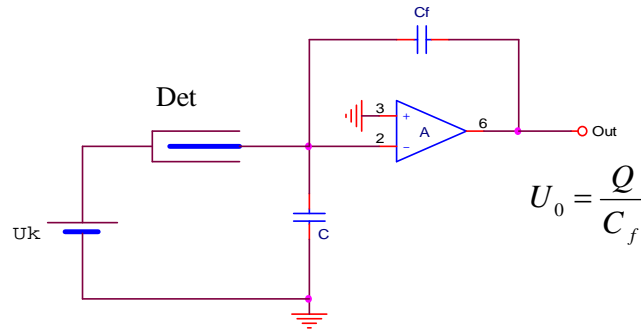
Tiền khuếch đại (P.Amp) thường được đặt cạnh detector, cách bố trí này nhằm giảm điện dung ký sinh lối vào của tiền khuếch đại. Đối với một tiền khuếch đại, phải đảm bảo không chỉ ở hệ số khuếch đại đủ lớn mà còn đảm bảo tối thiểu tỉ số tín hiệu trên tạp âm.



Hình 2.2: Sơ đồ P.Amp nhạy điện thế.

Trong buồng ion hoá, các hạt tải điện được tạo ra cỡ 3000 eV hoặc $5.10^{-15} C/1 \text{ MeV}$ năng lượng mất. Khi đó, điện dung của mạch tích phân

$C = 20 \text{ nF}$ cho ra một xung với biên độ $0,25 \text{ mV/MeV}$. Vì thế, xung này cần phải được khuếch đại lên. Tạp âm của các sơ đồ khuếch đại sẽ hạn chế độ phân giải năng lượng hoặc độ nhạy của hệ thống.



Hình 2.3: Sơ đồ P.Amp nhạy điện tích.

Thường thì sự khuếch đại được thực hiện bởi sơ đồ tiền khuếch đại có tạp âm thấp, sau đó là khuếch đại phổ cho các xung ra từ tiền khuếch đại.

Xung điện áp trên tụ C sẽ được khuếch đại. Điện dung C là điện dung toàn phần của mạch ra buồng ion hoá (bao gồm điện dung của buồng ion hóa, của cáp nối, điện dung ghép nối buồng ion với tiền khuếch đại và điện dung mạch vào của tiền khuếch đại). Sự khuếch đại được ổn định nhờ vào liên kết ngược (hình 2.2), mà sự liên kết bao gồm bộ chia áp R_1, R_2 . Hệ số khuếch đại bằng R_1/R_2 khi $R_2 \ll R_1$ và $A \cdot R_2 \gg R_1$. Thông thường lựa chọn $RC \gg \tau_e$ (hoặc $RC \gg \tau_i$ đối với buồng ion hoá có lưới). Khi đó tỉ số tín hiệu trên tạp âm (S/N) là tốt nhất. Nếu trong các bộ khuếch đại có hai mạch vi phân, thì mạch vi phân thứ nhất có thể chọn hằng số thời gian $RC \sim \tau_e$.

Biên độ xung ra của tiền khuếch đại nhạy điện áp là $U_0 = \frac{Q R_1}{C R_2}$, còn với tiền

khuếch đại nhạy điện tích, biên độ xung ra là $U_0 = \frac{Q}{C_f}$ khi $A \rightarrow \infty$, biên độ này

không phụ thuộc vào C cũng như các yếu tố khác được lắp trên mạch. Sự không phụ thuộc linh kiện chính là ưu điểm của bộ khuếch đại nhạy điện tích. Bộ tiền khuếch đại là thiết bị đặc biệt quan trọng đối với các detector bán dẫn.

§2.2. ỐNG ĐẾM TỈ LỆ

Các loại buồng ion có khuếch đại như trình bày ở trên đều có cấu tạo và nguyên tắc hoạt động cơ bản là giống nhau. Ở ống đếm tỉ lệ, điện cực dương (anot) làm bằng wolfram hay sắt nhọn có đường kính $0,05 \div 0,3$ mm. Cực âm là một tấm đồng hoặc nhôm dày cỡ $0,05$ mm được cuộn thành ống. Chất cách điện là thủy tinh, sứ hay chất dẻo. Áp suất trong ống đếm cỡ $50 \div 760$ mmHg hoặc có khi cao hơn.

1. Quá trình vật lí và tạo xung

Nếu điện trường trong phần thể tích nhạy của buồng ion hoá đạt đến giá trị đủ lớn, các electron trên quỹ đạo tự do được tích tụ năng lượng đủ lớn. Đối với sự va chạm ion hoá phân tử thì số hạt tải điện trong mỗi lần va chạm sẽ tăng lên hai lần, và dòng của buồng sẽ tăng lên $\bar{M} = 2^n$, với n là số va chạm trung bình của electron sơ cấp trên quỹ đạo đi tới anot. Với quá trình thác lũ, điện tích toàn phần:

$$Q = \bar{M} = \frac{\Delta W}{\omega} e$$

Theo công trình của Hanna G. Kirkwood trên Phys. Rev, V.75, p.985 (1949) thì tính tỉ lệ sẽ được đảm bảo, nếu Q không vượt quá điện tích tới hạn $Q_t = 10^6 \div 10^7$ electron. Bức xạ tới có năng lượng thấp chỉ tạo ra một lượng không lớn electron nhưng M có thể đạt giá trị 10^6 đến 10^7 .

Thường ống đếm tỉ lệ có dạng hình trụ, dạng này cho điện trường không đều. Sự khuếch đại khí sẽ diễn ra trong miền điện trường lớn gần trục (anot). Bởi vậy sau khi kết thúc quá trình cực nhanh của sự khuếch đại, điện tích toàn phần $\pm Q$ nằm ở gần anot. Các electron khi chuyển động tới anot chỉ chịu một hiệu điện thế rất nhỏ, vì thế thành phần điện có thể là 10% trong tổng của dòng tích phân và có thể bỏ qua toàn bộ dòng tín hiệu xuất hiện ở anot. Dạng xung điện áp $U(t)$ của tụ tích phân C được xác định bởi công thức:

$$U(t) = \frac{Q}{2C \lg(b/a)} \lg \left(1 + \frac{b^2 t}{a^2 T_i} \right) \text{ khi } b \gg a$$

Hiệu điện thế $U(t)$ đầu tiên tăng rất nhanh và đạt đến nửa giá trị cực đại Q/C khi $t_{1/2} = \tau_i(a/b)$, sau đó tăng chậm vì thường tỉ số a/b cỡ $1/10^3$ thì $t_{1/2} = 0,1 \div 1 \mu s$. Do đó tín hiệu $U(t)$ có thể khuếch đại với hằng số thời gian của mạch vi phân cỡ $1 \mu s$, trong đó chỉ nửa biên độ xung bị mất mát.

2. Minh họa thống kê của quá trình nhân khí

Như đã nêu ở trên, bình phương trung bình σ_N của số N hạt tải điện thứ cấp bằng $\sigma_N = \sqrt{fN}$. Trong ống đếm tỉ lệ, cần tính đến tính thống kê của quá trình nhân số hạt đó. Thoả mãn lí thuyết Shider, phân bố $P_1(m)$ của số toàn phần M electron thác lũ, mà thác lũ này được gây bởi một electron thứ cấp là $P_1(M) = \frac{1}{M} \exp\left(-\frac{M}{\bar{M}}\right)$, trong đó \bar{M} là giá trị trung bình của hệ số nhân. Như vậy độ lệch bình phương của nhân khí M bằng $\sigma_M^2 = \bar{M}^2$.

Theo lí thuyết thống kê thì độ lệch tương đối $\left(\frac{\sigma}{MN}\right)^2$ của $N \times M$ electron sẽ là:

$$\left(\frac{\sigma}{NM}\right)^2 = \left(\frac{\sigma}{N}\right)^2 + \frac{1}{N} \left(\frac{\sigma_M}{M}\right)^2.$$

Khi giá trị Fano $f = 1$ thì $\left(\frac{\sigma}{NM}\right)^2 = \frac{1}{N} + \frac{1}{N}$.

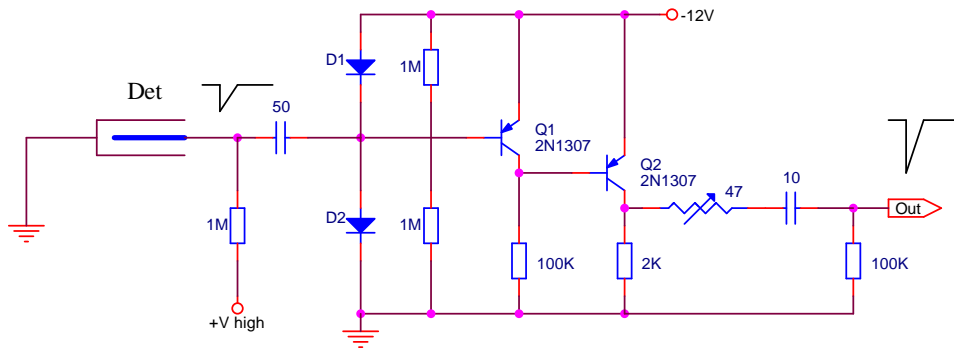
Theo kết quả thực nghiệm thì độ lệch tương đối có thể biểu diễn $\frac{\sigma}{NM} = \frac{0,6}{N^{0,4}}$.

3. Sơ đồ tiền khuếch đại

Để đảm bảo chế độ tỉ lệ, điện tích toàn phần của xung điện từ ống đếm phải nhỏ hơn giá trị điện tích tới hạn $Q_1 = 10^{-13}$ đến 10^{-12} C. Bởi vậy biên độ cực đại của xung điện khi điện dung cỡ 10 nF vào khoảng 10 mV \div 100 mV.

Biên độ này rất bé, vì vậy cần phải được khuếch đại lên. Cần lưu ý rằng, biên độ này có mức lớn hơn mức tạp âm của các mạch điện tử và thường thì không thể

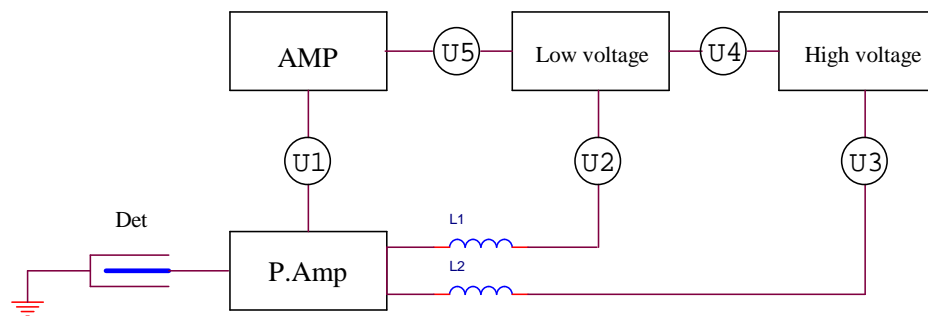
loại bỏ tạp âm đó. Vì lẽ đó đối với buồng ion hoá, điện dung vào C thường là ổn định nên cho phép sử dụng tiền khuếch đại nhạy với điện áp. Để có mức ổn định cao hơn, đặc biệt khi $\bar{M} \approx 100$ hoặc bé hơn thì phải sử dụng các bộ tiền khuếch đại với mức tạp âm bé và nhạy với điện tích.



Hình 2.4: Sơ đồ tiền khuếch đại ghép nối với ống đếm tỉ lệ.

Thông thường xung từ ống đếm tỉ lệ có biên độ đủ lớn, nên thường sử dụng tiền khuếch đại với cách mắc emitter chung trên vài transistor (phối hợp trở kháng). Trong tầng khuếch đại đầu tiên, tín hiệu được lấy vi phân bởi mạch vi phân có hằng số thời gian là $1 \mu\text{s}$, vì thế tất cả các hằng số thời gian sau đó của mạch vi phân trong tiền khuếch đại cần có giá trị lớn hơn. Đối với xung âm, tốt hơn hết là sử dụng loại transistor p-n-p. Các diode Ge D_1, D_2 giới hạn biên độ xung và bảo vệ tiền khuếch đại trong thời điểm đóng nguồn cao thế cho ống đếm tỉ lệ. Các tính toán chính xác của sơ đồ được áp dụng trong các trường hợp khi tiền khuếch đại làm việc trong hệ thống với điện trường cường độ cao, mà điện trường đó gây nên tạp âm của tín hiệu. Lúc này hệ thống cần bổ sung thêm các mắc lọc LC.

Hình 2.5 chỉ ra hệ thống tiền khuếch đại, khuếch đại cơ bản (AMP) và các đường cấp điện cho nó. Trường điện từ cường độ cao sẽ tạo nên các thế U_1 đến U_5 trên các dây dẫn ghép nối. Để các điện áp đó không ảnh hưởng tới lõi vào tiền khuếch đại, phải sử dụng các cảm kháng L_1 và L_2 . Với cáp ra tiền khuếch đại dài hơn 2 m thì phải bắt buộc xem xét đến vấn đề này. Để giảm ảnh hưởng của U_1 , bộ tiền khuếch đại phải có hệ số khuếch đại lớn, còn tầng vào bộ tiền khuếch đại phải được nối trực tiếp với cáp.



Hình 2.5: Hệ thống phổ kế trong điện từ trường cao.

§2.3. DETECTOR NHẤP NHÁY

1. Nguyên lí hoạt động của detector nhấp nháy

Tương tác của các bức xạ với vật chất ngoài gây ion hoá nguyên tử và phân tử còn dẫn tới sự kích thích chúng. Kết quả của sự kích thích làm phát sáng. Detector nhấp nháy hoạt động dựa trên cơ sở biến đổi các photon phát ra từ chất nhấp nháy do sự kích thích của bức xạ thành tín hiệu điện.

Chất nhấp nháy có thể là vô cơ hoặc hữu cơ. Dưới đây sẽ trình bày vắn tắt một số ưu, nhược điểm của một số chất nhấp nháy phổ biến được sử dụng trong chế tạo detector nhấp nháy.

Chất nhấp nháy vô cơ:

- NaI(Tl): Đặc điểm nổi bật nhất là khả năng phát sáng rất tốt. Ánh sáng phát ra rất tuyến tính theo năng lượng của các electron (và các tia gamma). Hạn chế là tinh thể dễ bị vỡ do va đập hoặc sốc nhiệt. Thời gian phân rã của xung nhấp nháy vào khoảng 230 ns nên không phù hợp với các ứng dụng cần thời gian phân giải hoặc tốc độ đếm cao,
- CsI(Tl) và CsI(Na): Cesium iodide có hệ số hấp thụ gamma lớn hơn so với Sodium iodide, được sử dụng trong các ứng dụng cần các detector có kích thước nhỏ, khối lượng trung bình nhưng hiệu suất ghi lớn,

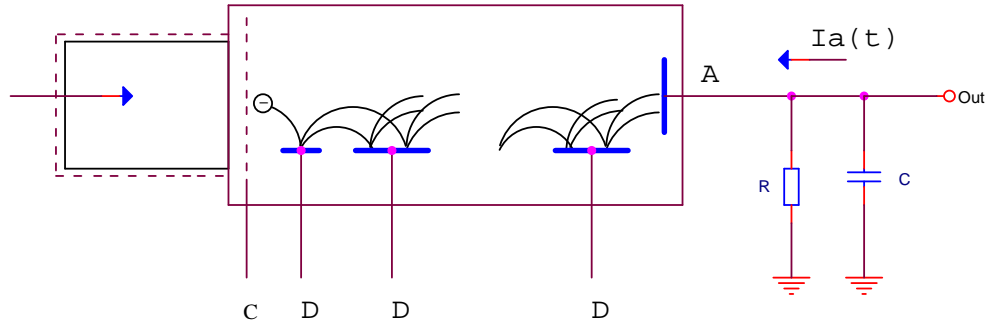
- LiI(Eu): Được chế tạo với độ giàu Li cao và thường sử dụng để xác định neutron dựa trên phản ứng ${}^6\text{Li}(n, \alpha)$,
- Bismuth Germanate (BGO): Ưu điểm chính của loại vật liệu này là có mật độ rất cao ($7,3 \text{ g/cm}^3$) và có số khối lớn (83) nên tiết diện của hiệu ứng quang điện rất lớn. Tuy nhiên cường độ ánh sáng phát ra chỉ bằng $10 \div 20\%$ so với NaI(Tl) còn độ phân giải thì kém hơn hai lần so với NaI (Tl),
- Barium Fluoride (BaF_2): Có Z cao, thời gian phân giải bé hơn 1 ns, thích hợp dùng cho các detector nhấp nháy có hiệu suất cao, thời gian phân giải nhanh.

Chất nhấp nháy hữu cơ:

- Dạng tinh thể tinh khiết: Anthracene cho hiệu suất phát sáng cao nhất, còn Stilbene cho dạng xung rõ ràng. Do đó, để làm tinh thể nhấp nháy hữu cơ, các vật liệu trên được sử dụng phổ biến. Cả hai vật liệu này đều dễ vỡ và khó chế tạo với kích thước lớn,
- Dạng dung dịch: Các chất nhấp nháy hữu cơ được sử dụng dưới dạng dung dịch hoà tan. Nhờ hiệu suất cao, các chất này được sử dụng phổ biến trong đo hoạt độ beta năng lượng thấp như C^{14} và Tritium. Hoặc sử dụng ở những nơi đòi hỏi thể tích detector lớn, trong trường hợp này, tỉ lệ ánh sáng phát ra phụ thuộc vào từng loại hạt (dù năng lượng như nhau). Các chất nhấp nháy này còn được sử dụng để đo neutron. Đôi khi sự dịch chuyển bước sóng xảy ra tạo thành phần đuôi trong phổ bức xạ thu được từ ống nhân quang,
- Chất nhấp nháy dẻo: là chất nhấp nháy hữu cơ được hoà tan trong dung môi, sau đó polymer hoá và tạo dạng cần thiết. Các detector này không đắt, được cung cấp sẵn và có thể chế tạo dưới nhiều kích thước khác nhau như hình trụ, tấm phẳng,... chúng khá thuận tiện để sử dụng cho nhiều ứng dụng khác nhau. Các chất nhấp nháy dẻo có thời gian phân rã ngắn (vài nano giây), do đó thuận lợi cho các thực nghiệm có tốc độ đếm cao hoặc trùng phùng nhanh,
- Chất nhấp nháy pha tạp: chất nhấp nháy hữu cơ thường thuận tiện cho việc xác định trực tiếp các hạt alpha hoặc beta. Chúng cũng có thể được sử dụng để xác định các neutron nhanh thông qua các proton giật lùi. Vì các chất nhấp nháy lỏng có Z thấp nên hầu như không xảy ra hiệu ứng quang điện với các tia gamma, do đó làm tăng phân bố liên tục trong phổ biên độ. Để cải thiện tiết diện tương tác

quang điện, một số vật liệu có số Z cao được pha thêm vào trong chất nhấp nháy (~ 10% trọng lượng chì hoặc thiếc). Tuy nhiên sự bổ sung này lại làm giảm cường độ sáng.

Do ánh sáng phát từ các chất nhấp nháy là rất yếu, nên phải dùng một dụng cụ đặc biệt gọi là bộ nhân quang điện (PMT).



Hình 2.6: Cấu tạo của bộ nhân quang điện.

Nguyên tắc hoạt động của detector nhấp nháy như sau: Khi một bức xạ đi vào bản nhấp nháy, chúng sẽ làm kích thích các nguyên tử hay phân tử. Khi dịch chuyển về trạng thái cơ bản thì sẽ phát ra một ánh sáng nhấp nháy, đó là các photon ánh sáng. Qua lớp dẫn sáng, các photon đi vào ống nhân quang điện, ở đó tín hiệu được nhân lên nhiều lần tạo ra một tín hiệu điện khá lớn ở lối ra của ống nhân quang điện.

Biên độ xung lối ra:

$$U_0 = \frac{\bar{A}}{C} e \alpha \Delta W P_{\max} \int_0^{\infty} \delta(\lambda) \Pi(\lambda) d\lambda = \frac{\bar{A}}{C} e \bar{N}$$

trong đó, e là điện tích electron, α là số photon/1 đơn vị năng lượng ΔW , $\delta(\lambda)$ là phổ phát xạ của tinh thể nhấp nháy, như vậy $\alpha \delta(\lambda)$ cho ta số photon phát ra trong một đơn vị chiều dài sóng.

$$\delta(\lambda) \text{ được chuẩn hoá bởi: } \int_0^{\infty} \delta(\lambda) d\lambda = 1$$

$P_{\max} \Pi(\lambda)$ xác định xác suất giải phóng của một photon electron từ catod. Như vậy $\Pi(\lambda_{\max}) = 1$; \bar{A} là hệ số nhân của nhân quang điện trên một photon electron.

C là điện dung của tải ở anod của ống nhân quang điện, \bar{N} là số e^- đạt được của bộ nhân. Như vậy năng lượng để tạo ra một photon electron là $\omega = \frac{\Delta W}{N}$, như vậy, đối với detector NaI(Tl), năng lượng này vào cỡ 300 eV đến 1000 eV đối với lượng tử gamma.

Hệ số khuếch đại A của bộ nhân quang bằng tích của các hệ số phát thứ cấp: $\bar{A} = \bar{\delta}^n$ với n là số dinod. Thông thường $\bar{A} = 10^6 \div 10^8$.

2. Hình thành xung

Các phân tử hoặc nguyên tử của chất nhấp nháy được kích thích ở thời điểm $t = 0$, chúng có một thời gian sống nhất định, bởi vậy cường độ của ánh sáng phát xạ L giảm theo quy luật hàm mũ:

$$L(t) = L_0 \exp\left(\frac{-t}{\tau_0}\right) H(t)^*$$

τ_0 là thời gian loé sáng của chất nhấp nháy, $H(t)^*$ là hàm Heaviside.

Như vậy giữa va chạm của photon và sự giải phóng các electron không có tính trễ, thì tốc độ phát electron từ photo catod theo quy luật:

$$\frac{d\bar{N}}{dt} = \frac{\bar{N}}{\tau_0} \exp\left(\frac{-t}{\tau_0}\right) H(t).$$

Sau bộ nhân quang điện sẽ hình thành một xung dòng:

$$i_a(t) = \frac{\bar{A}e}{t_{ig}\sqrt{\pi}} \exp\left(\frac{-t}{t_{ig}}\right)^2, \text{ với } t_{ig} \text{ là thăng giáng của thời gian bay.}$$

Theo điều kiện chuẩn hoá: $\int_{-\infty}^{+\infty} i_a(t) dt = \bar{A}e$, suy ra với \bar{N} photo electron:

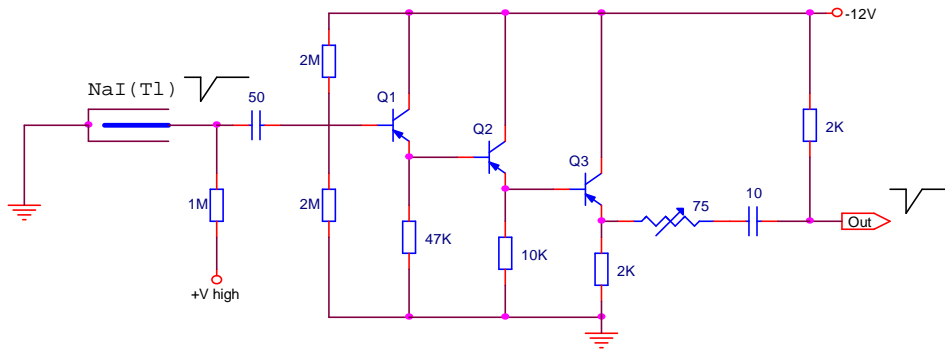
$$I_a(t) = \frac{\bar{A}e\bar{N}}{t_{ig}\tau_0\sqrt{\pi}} \int_{-\infty}^{+\infty} \exp\left[-\left(\frac{t-t'}{t_{ig}}\right)\right] \exp\left(\frac{-t'}{\tau_0}\right) H(t') dt'$$

$$U_0(t) = -U_0 \frac{\tau}{\tau_0 - \tau} \exp\left(\frac{-t}{\tau_0}\right) - \exp\left(\frac{-t}{\tau}\right) H(t) dt ;$$

$$\tau = RC \quad U_0 = \frac{\overline{AeN}}{C}.$$

3. Sơ đồ tiền khuếch đại ghép nối với detector nhấp nháy

Trong detector nhấp nháy, biên độ xung của tín hiệu thường có giá trị lớn hơn mức tạp âm của tiền khuếch đại. Bởi vậy các tiền khuếch đại thường mắc theo kiểu lặp lại emitter. Trên hình vẽ là sơ đồ nguyên lý mạch ra của một tiền khuếch đại dùng với tín hiệu ở lối ra của ống nhân quang điện.



Hình 2.7: Sơ đồ P.Amp ghép nối với detector nhấp nháy.

Nếu điện thế catod bằng thế đất thì tất cả điện áp ra cỡ 1 kV là điện áp ra trên anod. Vì vậy tiền khuếch đại cần nối qua tụ chia C_1 , còn C_a và C_b nối song song trên lối ra của bộ nhân quang điện. Một cách tương ứng trên lối vào của tiền khuếch đại: $C_s = C_a + C_b$ là điện dung toàn phần mắc song song. R_a là điện trở anod, và R_b là điện trở vào của tiền khuếch đại, thường $C_a \approx C_b \approx 10$ pF.

Khi $R_a \rightarrow \infty, R_b \rightarrow \infty$, ta có:

$$U_{out}(t) = \frac{1}{P(C_a + C_b)} I_a(p) \frac{C_1}{(C_1 + C_a \cdot C_b) / (C_a + C_b)} \approx \frac{1}{pC_s} \cdot \frac{C_1}{(C_1 + C_s) / 4}$$

Hằng số thời gian của mạch: $\tau = (R_a \parallel R_b)(C_a + C_b)$.

Khi thoả mãn điều kiện $\tau \gg \tau_a, \tau_a$ là thời gian loé sáng của bộ nhấp nháy thì:

$$U_0(t) = \frac{\overline{AeN}}{C_s} \exp\left\{\frac{-t}{\tau}\right\} H(t) = -U_0 \exp\left\{\frac{-t}{\tau}\right\} H(t)$$

Hàm Heaviside:

$$H(t) = 1 \text{ với } t > 0 \text{ và bằng } 0 \text{ với } t < 0.$$

Thực tế độ lệch căn bậc hai trung bình của điện áp ra khỏi đường cơ bản

$$(0 \text{ V}) \text{ được xác định: } \sqrt{\langle U_0^2 \rangle} = U_0 \sqrt{\frac{1}{2} R\tau}$$

trong đó R là giá trị trung bình của xung, $R = 20H(t)$,

$$\tau = 100 \mu s ; \Delta W = 1 \text{ MeV}; \quad \omega = 1000 \text{ eV / electron}$$

$$\overline{A} = 10^6; \quad C_s = 16 \text{ nF} \Rightarrow U_0 = 10 \text{ V}; \quad \sqrt{\langle U_0^2 \rangle} = 10 \text{ V}.$$

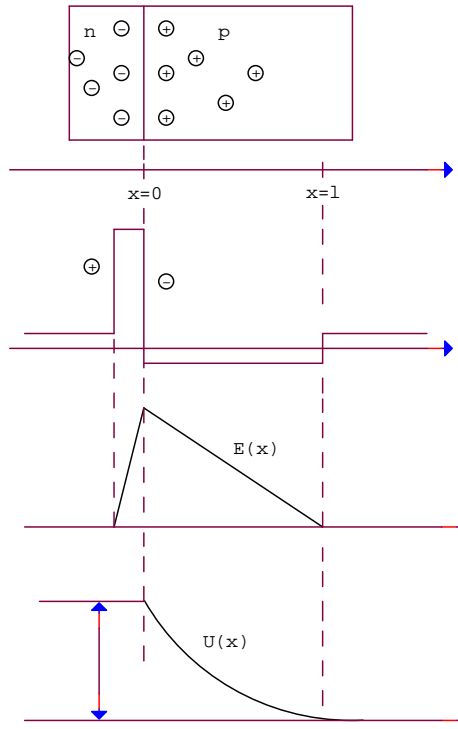
§2.4. DETECTOR BÁN DẪN

1. Nguyên lí hoạt động của detector bán dẫn

Tương tự như quá trình ion hoá chất khí trong buồng ion hoá, quá trình hình thành các hạt tải điện trong chất rắn cũng có thể sử dụng để ghi đo bức xạ. Thời gian tái hợp ở trong chất rắn lớn hơn do độ linh động của các hạt tải điện là lớn. Một tính chất quan trọng nữa là do năng lượng $\bar{\omega}$ bé nên biên độ tín hiệu lớn và độ phân giải tốt.

Giả sử ta sử dụng một lớp tiếp xúc p-n có độ dày khác nhau, lớp bán dẫn n là rất mỏng và có nồng độ pha tạp chất cho rất cao làm cửa sổ vào đối với bức xạ, miền với chất bán dẫn p có nồng độ tạp chất vừa đủ. Kết quả của sự khuếch tán các hạt tải điện trong vùng cấm làm xuất hiện điện tích không gian $\rho(x)$, điện trường $E(x)$ trong vùng này biến đổi theo quy luật tuyến tính, còn điện thế theo quy luật parabol. Điện áp ngược bên ngoài cùng với sự khuếch tán (tiếp xúc trong) ($U_k = 0,3 \text{ V}$ với Ge và $U_k = 0,6 \text{ V}$ với Si) tạo nên hiệu điện thế U_k giữa lớp

p-n. Các hạt tải điện được tạo ra bởi các bức xạ ion hoá trong vùng cấm sẽ tạo nên dòng tín hiệu tương tự như buồng ion hoá trong điện trường.



Hình 2.8: Phân bố điện tích, điện thế $U(x)$, điện trường $E(x)$ trong detector bán dẫn p-n.

Từ sự thay đổi dạng parabol của $U(x)$, độ rộng l của vùng cấm là:

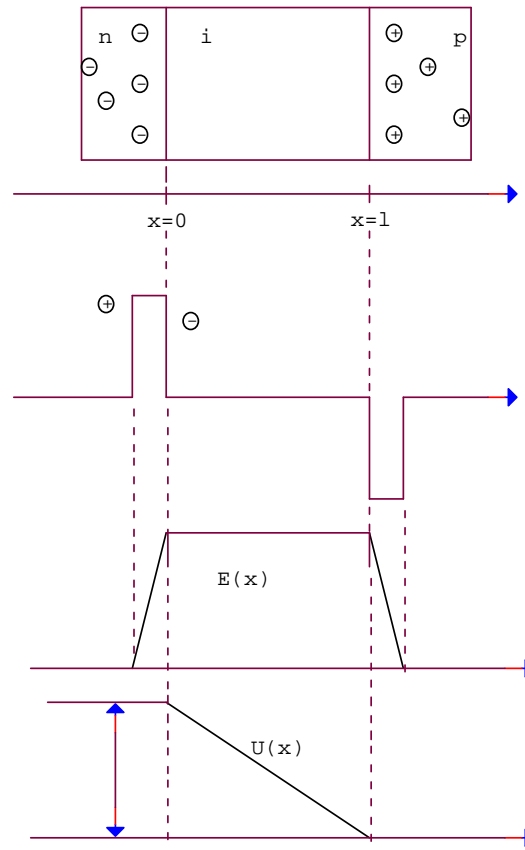
$$l = \frac{\epsilon}{2\pi e N_p} \sqrt{U_N + U_K}$$

trong đó ϵ là hằng số điện môi của chất bán dẫn và N_p là nồng độ tạp chất trong miền p, U_N là điện thế nguồn nuôi.

Điện dung của vùng cấm: $C_d = \frac{e N_p S}{2} \frac{1}{\sqrt{U_N + U_K}}$ với S là diện tích tiếp xúc.

Điện trường cực đại: $E_{\max} = 2 \frac{U_N + U_K}{l}$.

Cấu trúc detector bán dẫn như trình bày ở trên gọi là detector hàng rào mặt. Điện trở suất $\rho_{si} = 10^2 \div 10^4 \Omega$ và chịu thế ngược 200 V ÷ 300 V. Với chiều dày lớp nghèo (p) cỡ 0,5 đến 1 mm đủ để ghi nhận bức xạ beta với năng lượng 500 keV, hạt α của các đồng vị phóng xạ tự nhiên và hạt p được gia tốc ở năng lượng thấp. Một điện dung kí sinh cỡ 55 pF và tạp âm có thể làm tối khả năng phân giải đến 7 keV.



Hình 2.9: Phân bố điện tích, điện thế $U(x)$, điện trường $E(x)$ trong detector bán dẫn p-i-n.

Để mở rộng vùng cảm với điện trường không đổi, có thể thực hiện bằng cách đưa vào giữa lớp n-p một lớp không chứa tạp chất (miền i) tạo nên detector p-i-n.
Điện trường:

$$E(x) = \frac{U_N + U_K}{l}$$

Nhờ vào việc mở rộng thêm vùng không tạp chất i, điện dung C_{det} của detector giảm đáng kể, cỡ khoảng 10 pF với diện tích lớn cỡ 5 cm², còn trong detector p-n với diện tích cỡ 2 cm², C_{det} vào khoảng 50 đến 100 pF.

Dòng rò của detector bán dẫn (dòng ngược cân bằng khi không có sự ion hoá bên trong) bao gồm dòng mặt, dòng khối, dòng khuếch tán. Dòng này được gây nên bởi các hạt tải điện không cơ bản (trong chất bán dẫn, phần tử tải điện nào có mật độ lớn hơn gọi là phần tử tải điện cơ bản và phần tử còn lại gọi là không cơ bản. Như vậy trong bán dẫn n phần tử tải điện cơ bản là electron, còn trong bán dẫn p là lỗ trống). Các phần tử tải điện này phát sinh do dao động nhiệt trên một khoảng cách nhỏ hơn chiều dài khuếch tán từ cuối của lớp i. Khi chiều dài của lớp i là đủ lớn thì dòng khuếch tán có thể bỏ qua so với dòng khối I_0 . Khi đó dòng khối có dạng:

$$I_0 = Sl \frac{e \cdot n_i}{\tau}$$

n_i là mật độ của chất bán dẫn không pha tạp,

τ là thời gian sống của các hạt tải điện.

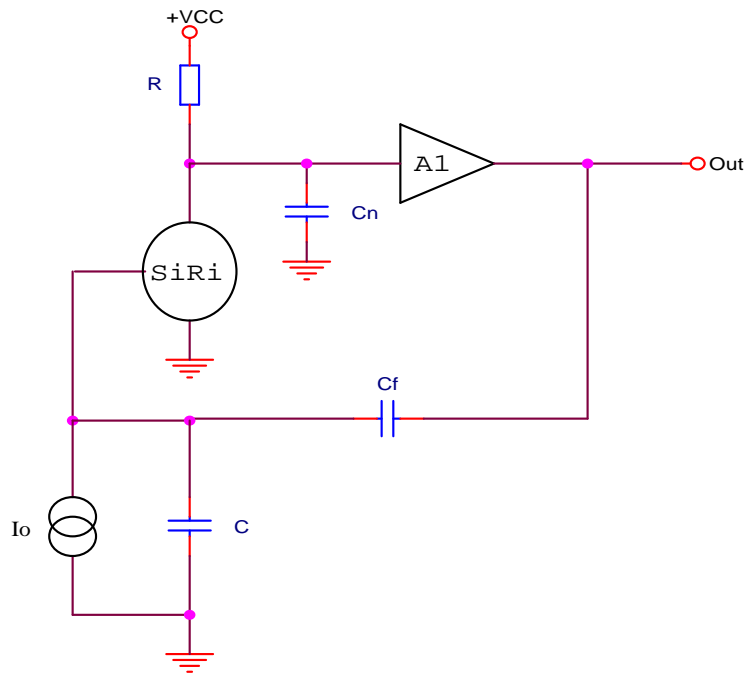
Trong Si với tạp chất nồng độ thấp (detector loại p-i-n), ở nhiệt độ $T = 300 \text{ K}$, $\tau = 1 \mu\text{s}$, $n_i = 1,5 \cdot 10^{10} \text{ cm}^{-3}$, thì $I_0 / Sl = 1 \mu\text{A} / \text{cm}^3$. Bởi vậy trong detector, với $S = 2 \text{ cm}^2$ và $l = 5 \text{ mm}$ thì $I_0 = 1 \mu\text{A}$.

2. Sơ đồ tiền khuếch đại

Trong detector bán dẫn, điện dung tiếp xúc C_{det} phụ thuộc vào cao thế làm việc U_H và không thể coi nó là hằng số, ngay cả khi U_H là ổn định. Bởi vậy để tích phân xung dòng cần phải sử dụng các bộ tiền khuếch đại nhạy điện tích. Hằng số thời gian mạch vào:

$$T_0 = (R \parallel r_i) C_n$$

$$\text{Hệ số khuếch đại: } A(p) = \frac{S_n (R \parallel r_i) A_1}{1 + p\tau_0}$$



Hình 2.10: Sơ đồ tiền khuếch đại ghép nối với detector bán dẫn.

Bộ chia điện dung C, C_f cho hệ số $b = \frac{C_f}{C + C_f}$, vì vậy hệ số khuếch đại với liên kết ngược bằng $A(p) / [1 + bA(p)]$, thì ảnh của lối ra có dạng:

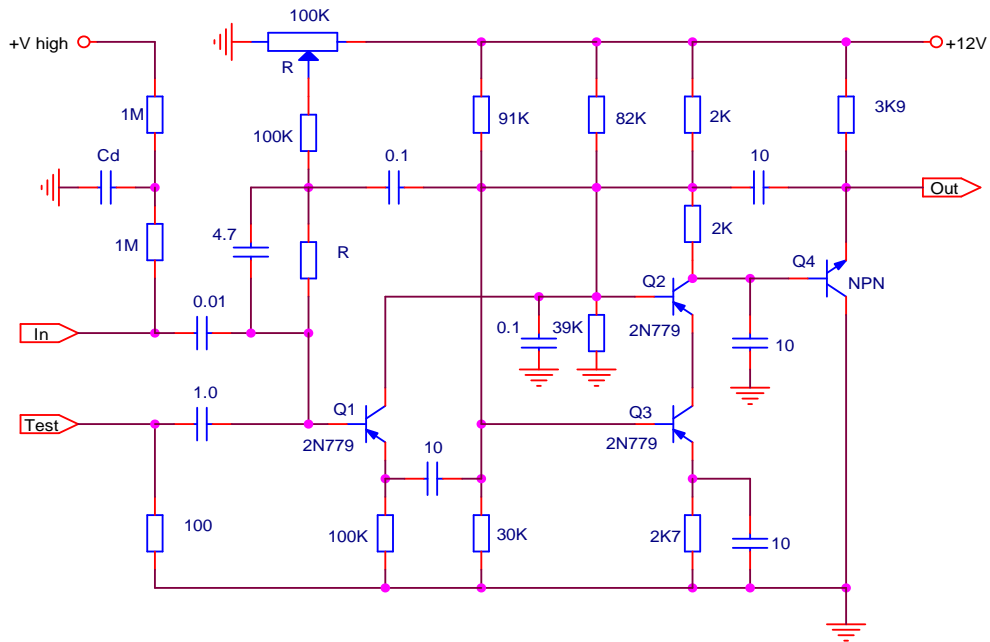
$$\begin{aligned}
 U_o(p) &= -I_i \frac{I'_i}{p(C + C_f)} \cdot \frac{A(p)}{1 + A(p)C_f / (C + C_f)} \\
 &= -I_i(p) \frac{1}{p \left[C_f + (C + C_f) / A_0 \right]} \cdot \frac{1}{1 + p\tau}
 \end{aligned}$$

Trong đó: $A_0 = S_n (R \parallel r_i) A_1$, S_n là hệ số biến đổi, hay độ dốc biến đổi của transistor trường (FET) hoặc transistor với điện trở nội là r_i . Khi $A_0 C_f \gg C + C_f$

thì: $\frac{dU_o}{u_o} = \frac{dC}{C} \frac{C}{A_0 C_f} \left(\frac{1}{1 + (C + C_f) / A_0 C_f} \right) \approx -\frac{dC}{C} \frac{1}{A_d}$, trong đó $A_d = A_0 (C_f / C)$ là hệ số khuếch đại dự trữ.

Hằng số thời gian:

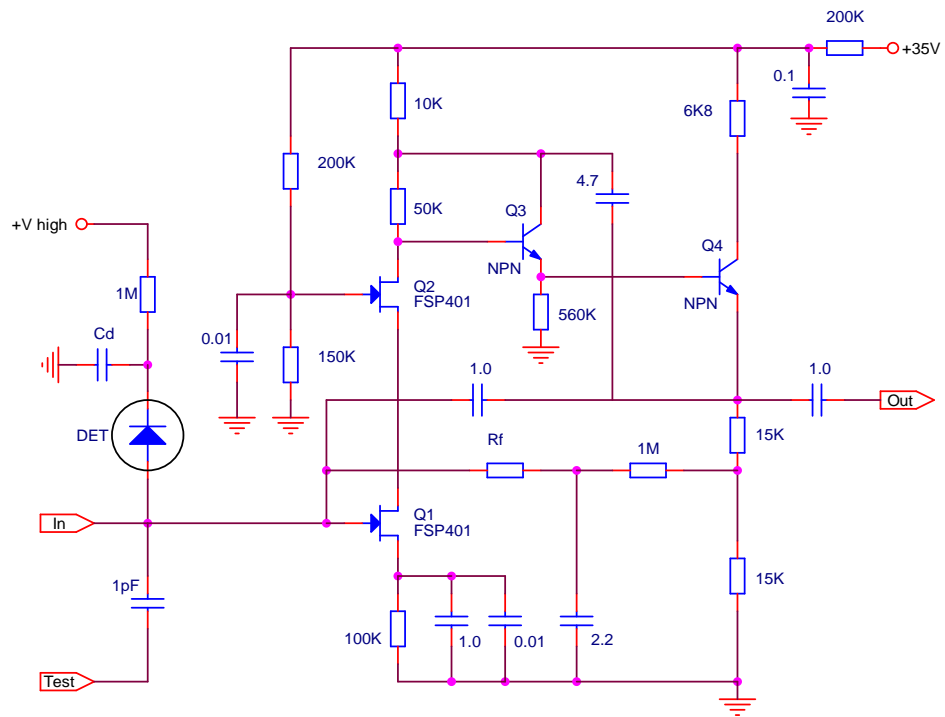
$$\tau = \tau_0 \frac{C + C_f}{C + C_f + A_0 C_f} \approx \frac{\tau}{A_d} \notin R \parallel r_i$$



Hình 2.11: Sơ đồ tiền khuếch đại sử dụng transistor.

Trên hình 2.11 là sơ đồ tiền khuếch đại sử dụng transistor. Để tín hiệu điện áp đạt được biên độ lớn thì tụ phản hồi C_f không được quá lớn (C_f có giá trị từ 0,5 đến 5 pF, nghĩa là $C_f \ll C$), bởi vậy $A_d \ll A_0$. Điểm hoạt động của transistor lõi vào được quy định bởi chiết áp R. Khi dòng vào cỡ 50 μ A thì hệ số khuếch đại cỡ 1500 lần, tạp âm vào với $C_{ngoài} = 0$ vào cỡ 25 keV và với $C_{ngoài} = 50$ pF vào cỡ 35 keV (đối với diode Si).

Trên hình 2.12 là sơ đồ tiền khuếch đại sử dụng FET, trong đó FET loại FSPR401 có độ dốc $S_n \approx 0,2$ mA/V khi tụ C vào cỡ 4 pF thì tạp âm vào khoảng 2 keV. Sự phụ thuộc tạp âm vào điện dung vào cỡ 0,5 keV/pF khi $\tau = 1$ μ s.



Hình 2.12: Sơ đồ tiền khuếch đại sử dụng FET.

Chương III

CÁC KHỐI ĐIỆN TỬ TƯƠNG TỰ

- Các đặc trưng chung của bộ khuếch đại,
- Các loại tiền khuếch đại,
- Các phương pháp hình thành xung,
- Mạch hồi phục đường không,
- Cổng tuyến tính,
- Các mạch mở rộng xung,
- Hệ thống khuếch đại phổ.

§3.1. CÁC ĐẶC TRƯNG CHUNG CỦA BỘ KHUẾCH ĐẠI

Để tiếp tục xử lí, xung điện được tạo dạng thích hợp và được khuếch đại lên trước khi đưa vào các bộ biến đổi tương tự - số (ADC). Yêu cầu cao nhất đối với bộ khuếch đại xung là đảm bảo được thông tin trong quá trình khuếch đại.

Yêu cầu đối với các bộ khuếch đại xung là: Bộ khuếch đại cần tương ứng với đặc trưng của các detector - nghĩa là không làm ảnh hưởng đến độ phân giải năng lượng đã được xác lập bởi detector. Ví dụ, độ phân giải năng lượng của detector bán dẫn vào cỡ một vài phần trăm thì tất cả những thay đổi độ rộng xung bởi các bộ khuếch đại không được vượt quá 1%.

Các đặc trưng của bộ khuếch đại:

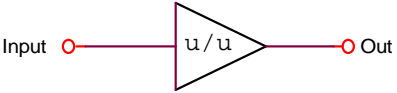
1. Biên độ xung ra phải tương ứng với năng lượng bức xạ. Nếu bài toán thực tế không yêu cầu các biến đổi khác như logarit thì thông thường các bộ khuếch đại là tuyến tính. Đặc trưng tuyến tính cho phép khả năng dễ kiểm soát độ tuyến tính vi phân và tích phân ảnh hưởng lên độ chính xác của các thang năng lượng,
2. Các tham số của bộ khuếch đại cần không bị thay đổi theo nhiệt độ trong quá trình làm việc với thời gian kéo dài,

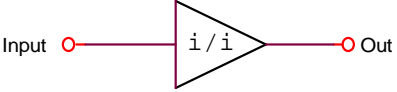
3. Tạp âm của bộ khuếch đại phải thấp, cũng như việc lựa chọn dạng xung sao cho tỉ số tín hiệu trên tạp âm S/N lớn,
4. Trong phân bố thống kê của các xung theo thời gian, các hiệu ứng tổng cộng như chongchập cần phải nhỏ khi tốc độ tới của xung vào lớn,
5. Bộ khuếch đại cần phải không méo tín hiệu khi khuếch đại xung biên độ bé,

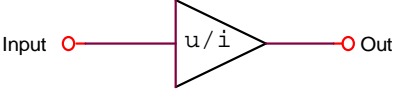
Đảm bảo thông tin thời gian của tín hiệu ở lối ra bộ khuếch đại trong các trường hợp cụ thể cần lưu tâm.

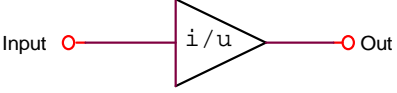
Theo tính chất khuếch đại, người ta thường chia các bộ khuếch đại thành 4 loại cơ bản như hình 3.1.

- Khuếch đại điện trở thành điện trở
 $R_i = \infty ; R_o = 0 ;$


- Khuếch đại dòng điện thành dòng điện:
 $R_i = 0 ; R_o = \infty ;$


- Khuếch đại điện trở thành dòng điện:
 $R_i = \infty ; R_o = \infty ;$


- Khuếch đại dòng điện thành điện trở
 $R_i = 0 ; R_o = 0 ;$



Hình 3.1: Kí hiệu của các bộ khuếch đại.

§3.2. CÁC LOẠI TIỀN KHUẾCH ĐẠI

1. Chức năng của tiền khuếch đại

Xét trên quan niệm khuếch đại xung điện, người ta thường chia bộ khuếch đại thành hai phần: khuếch đại sơ bộ hay tiền khuếch đại (P.Amp) và khuếch đại cơ bản (AMP).

Tiền khuếch đại thường đặt cạnh các detector với mục đích làm giảm điện dung ký sinh, mà các điện dung ký sinh này có thể làm tòi thời gian tăng cũng như làm suy giảm biên độ tín hiệu hiệu dụng. Đồng thời, cách ghép nối này cho phép nâng cao được tỉ số tín hiệu trên tạp âm (S/N). Tiền khuếch đại có nhiệm vụ khuếch đại và biến đổi các dạng tín hiệu điện ở lối ra detector thành điện áp. Do vậy, bộ khuếch đại cơ bản thường là các bộ khuếch đại điện thế. Đồng thời nó cũng là tầng phối hợp trở kháng giữa detector và cáp đồng trục ghép nối với khuếch đại cơ bản, vì khuếch đại cơ bản thường đặt xa với tiền khuếch đại. Thông thường thì trở kháng ra của detector là cao trong lúc dây nối lại có trở kháng thấp. Cáp đồng trục dùng trong ghép nối với P.Amp thường có trở kháng 50 Ω hoặc 90 Ω .

Ví dụ detector Ge có trở kháng cỡ 10 G Ω , điện dung khoảng 10 ÷ 50 pF, khi năng lượng hấp thụ khoảng 1 MeV ở detector thì tạo ra một điện tích $Q \approx 5,4 \cdot 10^{-14}$ C trong khoảng thời gian từ vài chục ns đến 1 μ s.

Với mục đích như đã nêu ở trên, tiền khuếch đại phải đảm bảo thực hiện được các chức năng sau:

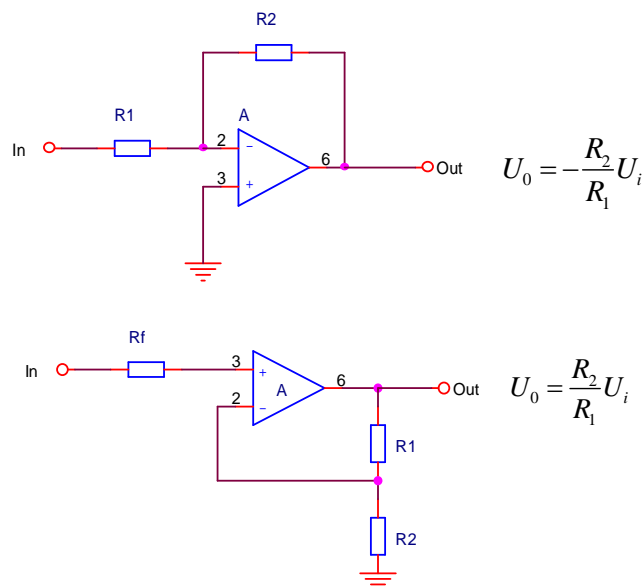
- Hình thành xung và biến đổi các dạng xung điện ở lối ra của detector thành xung điện thế,
- Khuếch đại xung,
- Đảm bảo tối ưu tỉ số tín hiệu trên tạp âm S/N,
- Đảm bảo tốt việc phối hợp trở kháng.

2. Phân loại tiền khuếch đại

Thường thì người ta dựa vào chức năng thứ nhất để phân loại tiền khuếch đại và có 3 loại cơ bản như sau:

- Nhạy điện thế,
- Nhạy điện tích,
- Nhạy dòng điện.

Trên thực tế, các bộ tiền khuếch đại nhạy dòng điện được sử dụng với các nguồn tín hiệu có trở kháng thấp, nó hoàn toàn không được sử dụng trong hệ thống ghi bức xạ, vì các detector thường có trở kháng cao (để đảm bảo độ phân giải năng lượng tốt). Do đó, ở đây ta không xem xét các tiền khuếch đại nhạy dòng điện.

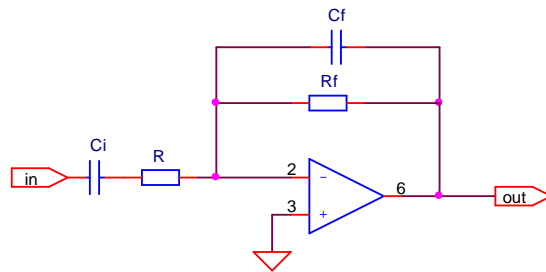


Hình 3.2: Sơ đồ P.Amp nhạy điện thế.

Trong các trường hợp đối với ống nhân quang điện, ống đếm tỉ lệ, ống đếm Geiger_Müller, xung ra có biên độ đủ lớn với điện áp lối ra $V_o = \frac{Q}{C_t}$, trong đó C_t là điện dung tổng cộng ở lối vào của tiền khuếch đại (hình 3.2), thì tiền khuếch đại được sử dụng là loại nhạy điện thế.

Điều đáng lưu ý là cần thiết ổn định điện dung của detector trong thời gian hoạt động. Đây chính là nhược điểm của loại tiền khuếch đại nhạy điện thế. Nhược điểm trên của tiền khuếch đại nhạy điện thế có thể được khắc phục khi sử dụng

dụng loại P.Amp nhạy điện tích. Với P.Amp nhạy điện tích, điện áp lối ra $V_o = -\frac{Q}{C_t}$. Cách mắc này cho thấy điện áp lối ra không còn phụ thuộc vào điện dung của detector. Trên thực tế, P.Amp nhạy điện tích được thiết kế với transistor hoặc FET lối vào. P.Amp với transistor lối vào có biên độ tạp âm cao, nhược điểm này sẽ được khắc phục khi sử dụng FET ở lối vào, đặc biệt với cách mắc Cascode. Ngoài ra, FET hoạt động trên cơ sở điều khiển thế, cho nên với các detector cho dòng ra bé thì P.Amp càng trở nên tối ưu hơn.



Hình 3.3: Sơ đồ P.Amp nhạy điện tích.

Mạch P.Amp trong thực tế luôn mắc thêm điện trở $R_f // C_f$ với mục đích:

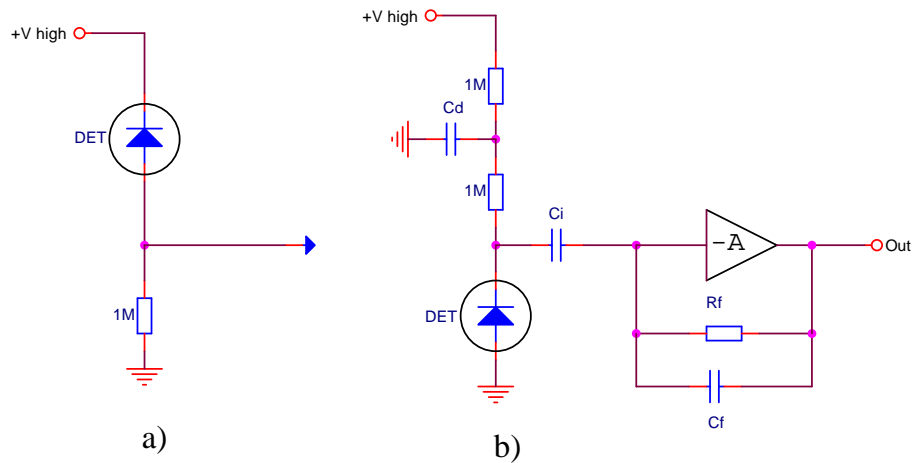
- Cấp đường DC đối với dòng thiên áp lối vào cho tiền khuếch đại,
- Tạo đường phóng cho tụ C_f trong quá trình tích phóng, để đảm bảo tránh sự bão hoà ở lối ra của P.Amp.

3. Các cách ghép nối P.Amp với detector

3.1. Nối AC giữa P.Amp và detector

Trên hình 3.4 trình bày sơ đồ cách ghép nối AC, đó là cách nối được đảm bảo nhờ vào tụ liên kết C_i giữa P.Amp và detector. Cách ghép nối này được sử dụng khi dòng ra của detector là lớn. Mạch bao gồm bộ biến đổi điện tích thành điện áp và tụ nối tầng C_i . Với cách mắc này thì C_i sẽ đóng góp làm tăng thêm nguồn tạp âm song song. Trong thực tế, với giá trị C_i xác định thì việc giảm tạp âm chỉ nhờ vào việc giảm phần tạp âm nối tiếp, với cấu hình đã nêu thì việc tăng R_f sẽ làm giảm tạp âm. Song việc tăng R_f là hữu hạn, vì khi R_f quá lớn sẽ làm mất khả năng chống bão hoà lối ra của bộ khuếch đại. FET đầu vào được đặt cách ly DC đối với

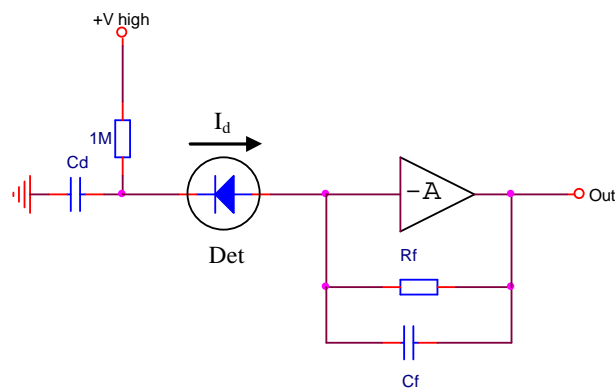
điều khiển phân cực của detector và như thế khi thay đổi detector thì không cần điều chỉnh P.Amp. Ngoài ra, mở rộng dải động của P.Amp để tăng tốc độ đếm và độ phân giải không bị ảnh hưởng bởi phân cực của detector. Cách ghép nối theo hình 3.4a tốt hơn do giá trị U_H lớn, còn cách ghép nối theo hình 3.4b sinh ra tạp âm cao vì cao thế ảnh hưởng của tụ ghép.



Hình 3.4: Ghép AC detector với P.Amp.

3.2. Nối DC giữa detector và P.Amp

Trên hình 3.5 đưa ra sơ đồ cách ghép nối DC.

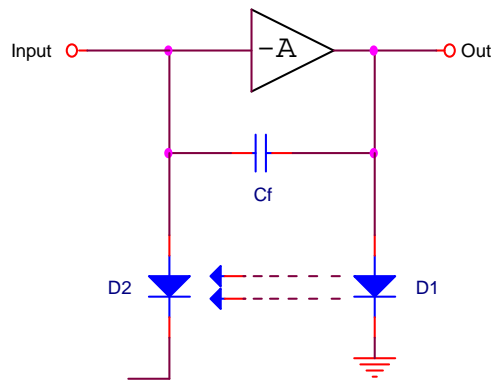


Hình 3.5: Ghép DC detector với P.Amp.

Cách ghép nối DC là cách nối trực tiếp giữa detector và P.Amp. Cách nối này được sử dụng khi dòng ra là rất nhỏ. Ví dụ detector bán dẫn Ge siêu tinh khiết dòng $I_d \approx 0,01$ nA. Khi ghép DC sẽ cho S/N cao, do đó thích hợp với các hệ thống đo cần độ phân giải cao.

Trong mạch đã loại bỏ được nguồn tạp âm do tụ C_i gây ra và một phần tạp âm nối tiếp gây bởi R_d (điện trở nội của detector). Như vậy, nguồn tạp âm còn lại ở đây có thể hạn chế được là do R_f . Để chống hiện tượng bão hoà lối ra và làm giảm tạp âm không sử dụng R_f , người ta dùng hai phương pháp sau:

- Phương pháp xoá điện tích cho tụ C_f bằng liên kết quang* Sơ đồ P.Amp với phương pháp phóng điện cho tụ C_f bằng liên kết quang được chỉ ra trên hình 3.6. Điện áp trên lối ra sẽ tăng dần mức DC do quá trình tích tụ điện tích trên tụ C_f sau mỗi lần xung truyền qua P.Amp. Khi điện áp lối ra tăng đến mức điện áp đủ để D1 dẫn, ánh sáng được truyền đến D2 làm D2 dẫn và cho phép tụ C_f phóng điện qua D2 để thiết lập lại trạng thái ban đầu.



Hình 3.6: P.Amp với liên kết quang.

Sơ đồ hình 3.6 có nhược điểm chính là quá trình phóng điện của tụ C_f không ổn định, vì nó phụ thuộc vào hoạt động của diode D1 và D2. Mức một chiều của tín hiệu không thể thay đổi và luôn bằng điện áp thuận của D1.

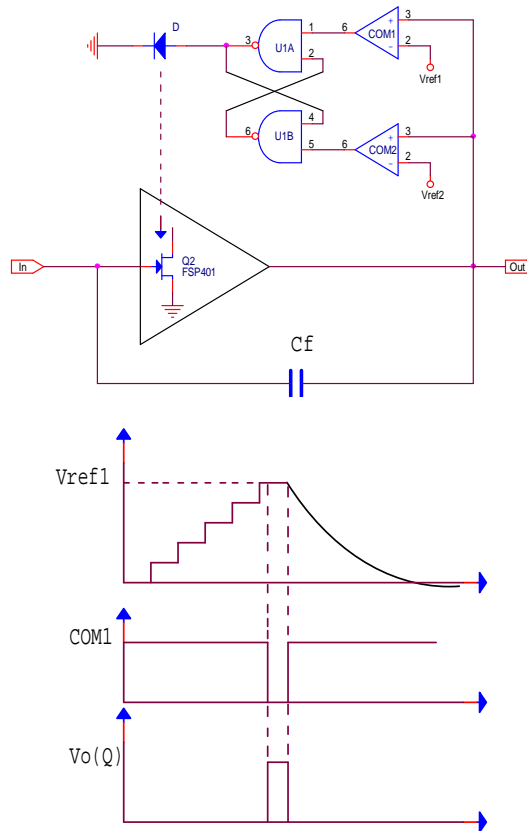
Để khắc phục hạn chế này, trên thực tế mạch xoá tụ C_f bằng liên kết quang có thể được sử dụng theo sơ đồ hình 3.7. Khi tín hiệu ra vượt ngưỡng V_{ref1} thì lối ra của bộ so sánh 1 sẽ chuyển từ mức "1" về "0" và lối ra trên bộ so sánh 2 sẽ chuyển mức từ "0" lên "1", lối ra trigger RS chuyển từ mức "0" lên "1", đèn LED loé

sáng, ánh sáng này được chuyển đến tiếp giáp G-D (Gate-Drain) của FET, cho phép nối tắt mỗi tiếp giáp và làm tụ C_f phóng điện qua tiếp giáp này.

Khi mức DC điện áp lỗi ra giảm đến ngưỡng V_{ref2} thì các bộ so sánh và trigger được chuyển về trạng thái ban đầu.

Với cách mắc này có các hạn chế sau:

- Cần sử dụng cáp quang do đèn LED có cường độ sáng không ổn định nên cường độ sáng sẽ kém ổn định,
- Tạo nên dòng trễ lớn,
- Led tiêu tốn dòng lớn,
- Sẽ tạo nên tính phức tạp của cấu hình.

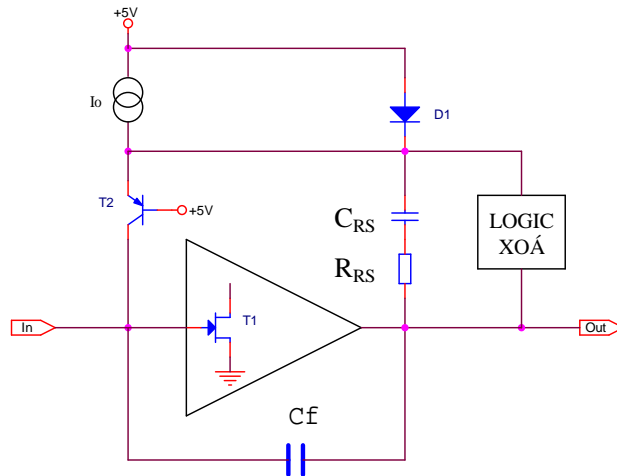


Hình 3.7: Xoá tụ C_f bằng phương pháp liên kết quang.

Với các hạn chế nêu trên nên trong thực tế, người ta thường chỉ sử dụng phương pháp này trong các ứng dụng đếm có tốc độ rất cao.

b) Phương pháp xoá điện tích cho tụ C_f bằng liên kết transistor

Xoá điện tích của tụ C_f bằng phương pháp liên kết transistor có sơ đồ nguyên lý được chỉ ra như hình 3.8.



Hình 3.8: Xoá điện tích của tụ C_f bằng transistor.

Khi sử dụng xoá bằng transistor loại p-n-p, detector được phân cực âm. Nếu phân cực detector là ngược lại thì phải dùng transistor loại n-p-n. Nguyên lý hoạt động của P.Amp xoá bằng transistor có thể chia làm pha đếm và pha xoá ngắn. Trong pha đếm tín hiệu, dòng ra của detector làm tăng điện áp lối ra của P.Amp. Khi đó bộ logic xoá tạo nên dòng I_1 ($I_1 > I_{RS}$ – dòng chảy qua điện trở R_{RS}) đủ làm cấm T_2 . Khi điện thế trên lối ra đạt đến mức xác định thì hệ thống chuyển sang giai đoạn xoá. Dòng I_1 bị cấm, dòng xoá I_{RS} nạp vào tụ C_{RS} làm tăng thế cực emitter T_2 cho đến khi đủ để T_2 dẫn. Khi đó tụ C_f phóng điện nhanh bởi dòng I_{RS}

trong thời gian:

$$T_{RS} = C_{RS} \frac{V_o}{I_{RS}}$$

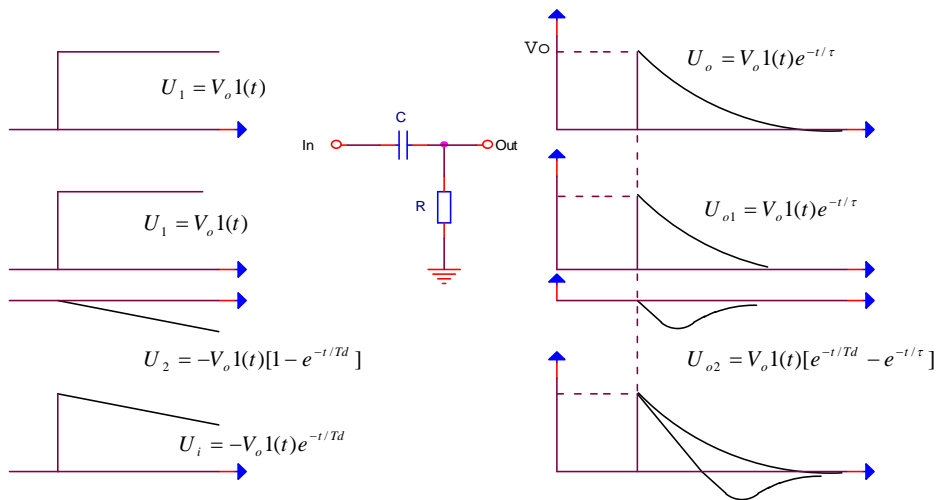
V_o là điện áp trên lối ra của P.Amp.

§3.3. CÁC PHƯƠNG PHÁP HÌNH THÀNH XUNG

1. Mạch bù trừ đường không

Yêu cầu cơ bản của các tầng hình thành xung là tránh sự chồng chập xung và nâng cao tỉ số tín hiệu trên tạp âm. Do tính chất xung từ lõi ra detector là ngẫu nhiên về mặt biên độ và thời gian, nên khi truyền qua các mạch khuếch đại, các xung này tạo nên hiệu ứng chồng chập xung khi hai xung xuất hiện quá gần nhau, dẫn đến làm tăng biên độ xung ở lõi ra. Vì vậy người ta thường dùng các mạch rút ngắn đuôi xung để giảm hiệu ứng này. Mặt khác, các bộ khuếch đại có nhiệm vụ nâng cao biên độ chứ không thể khử, hoặc làm suy giảm tạp âm sinh ra từ detector cũng như từ P.Amp (kể cả bộ khuếch đại cũng sinh ra tạp âm). Bộ khuếch đại sẽ khuếch đại toàn bộ tín hiệu có ở đầu vào của nó, nghĩa là cả tạp âm. Như vậy việc hình thành xung và lựa chọn dạng sẽ cho phép chúng ta lựa chọn tỉ số S/N một cách hợp lí theo yêu cầu bài toán đặt ra. Vấn đề này sẽ được trình bày ở cuối chương này.

Mạch vào của khuếch đại thể và các bộ xử lí tương tự là các mạch vi phân nhằm rút ngắn đuôi xung để chống hiệu ứng chồng chập. Vì thế, dạng xung ra của tầng vi phân có dạng hàm mũ thuận tuý, với hằng số vi phân T_d có liên quan với hằng số hình thành xung T_s ($T_d \approx 0,7T_s$).



Hình 3.9: Giải đồ xung của mạch RC.

Sau khi vi phân, xung ra luôn tồn tại một bước âm, mà phần bước này là tín hiệu không hữu ích cho phép đo, cụ thể là làm trôi đường cơ bản (mức không tín hiệu) đồng thời làm suy giảm hệ số S/N.

Với mạch vi phân ở trên hình 3.9 ta có dạng điện áp vào:

$$U_i = V_o \exp\left\{-\frac{t}{T_d}\right\} H(t)$$

Hàm ảnh laplace lối vào: $u_i = V_o \frac{1}{p + \frac{1}{RC}}$

trong đó RC là hằng số thời gian của mạch.

Hàm truyền của mạch: $F(p) = \frac{p}{p + \frac{1}{T_d}}$

Hàm ảnh lối ra: $u_o = u_i F(p) = V_o \frac{p}{(p + \frac{1}{T})(p + \frac{1}{T_d})}$

Với $T_d < T$ thì phép biểu diễn đó sẽ là hàm mũ không thuần túy bởi nó có một điểm cắt "0" và hai cực trị. Hay nói cách khác, hàm thế ra có điểm cắt với đường không, nghĩa là xuất hiện một bước âm kéo dài.

Nếu bây giờ sử dụng mạch vi phân sao cho hàm truyền có dạng:

$$F'(p) = \frac{(p + \frac{1}{T})}{p + \frac{1}{T_d}}$$

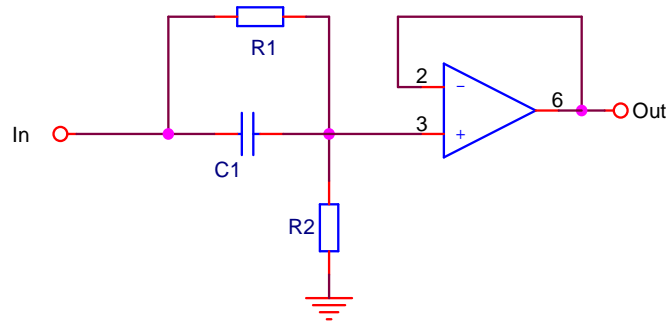
thì hàm ảnh laplace lối ra sẽ là:

$$u_o = u_i F'(p) = V_o \frac{p + \frac{1}{T}}{(p + \frac{1}{T})(p + \frac{1}{T_d})} = V_o \frac{1}{p + \frac{1}{T_d}}$$

Đây là một hàm mũ thuần túy không có điểm cắt "0", nghĩa là không tồn tại bước âm, hay nói cách khác, bước âm đã được loại trừ.

Từ kết quả trên cho phép ta đưa ra mạch bù trừ điểm 0 như hình 3.10. Với sự lựa chọn $R_1 C_1 = RC$, xung lối ra có mặt giảm được quy định bởi hằng số thời gian $(R_1 // R_2) C_1$.

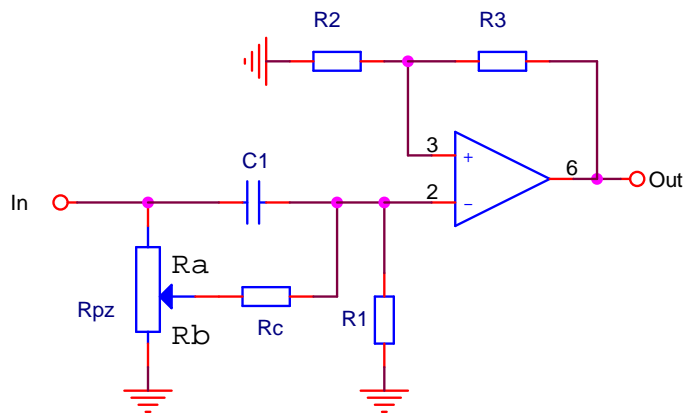
Hàm truyền của mạch:
$$F(p) = \frac{p + \frac{1}{R_1 C_1}}{p + \frac{1}{(R_1/R_2)C_1}}$$



Hình 3.10: Mạch rút ngắn đuôi xung.

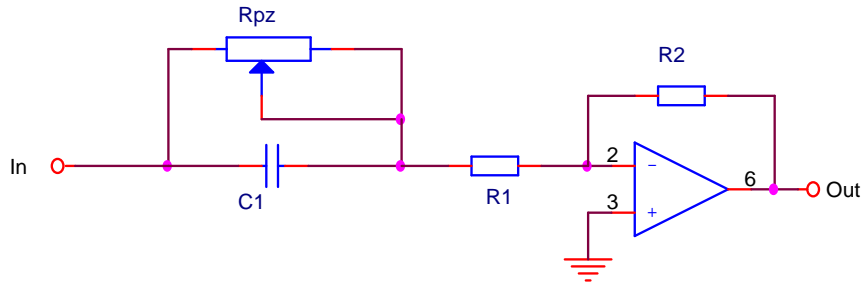
Để đảm bảo cho việc bù trừ điểm 0 đối với các xung có mặt giảm khác nhau, người ta sử dụng mạch bù trừ điểm 0 có hằng số thời gian thay đổi được như hình 3.11.

Hàm truyền của mạch:
$$F(p) = \frac{p + \frac{1}{\tau_{pz}}}{p + \frac{1}{\tau_d}}$$
 với
$$\begin{cases} \tau_{pz} = \frac{R_{pz} \cdot R_c}{R_b} \cdot C_1 \\ \tau_d = \frac{R_1 \cdot R_c}{R_1 + R_c} \cdot C_1 \end{cases}$$



Hình 3.11: Mạch Pole - zero.

Trên thực tế, khi mạch bù trừ đường không ghép nối với khuếch đại thì sơ đồ nguyên lí có dạng như hình 3.12.



Hình 3.12: Mạch Pole - zero thực tế.

Các ưu điểm của sơ đồ là:

- Vừa bù chính vừa khuếch đại,
- Phối hợp trở kháng đối với tầng sau.

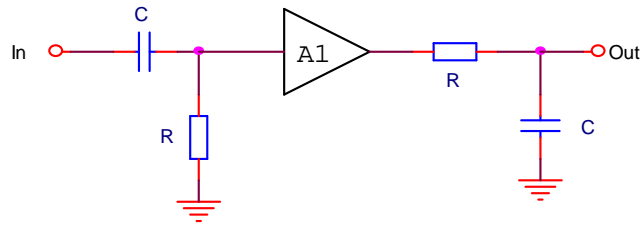
2. Mạch hình thành xung CR-RC và CR-RC-CR

Các sơ đồ hình thành xung có nhiệm vụ tạo dạng xung thích hợp cho các sơ đồ xử lí xung theo biên độ và thời gian tiếp sau. Sơ đồ hình thành xung phải đảm bảo các yêu cầu sau:

- Khả năng làm việc khi tốc độ xung vào lớn,
- Có độ chính xác cao,
- Tỉ số S/N cao,
- Trong một vài trường hợp cần thiết, phải đảm bảo các thông số của xung để phân tích thời gian chính xác.

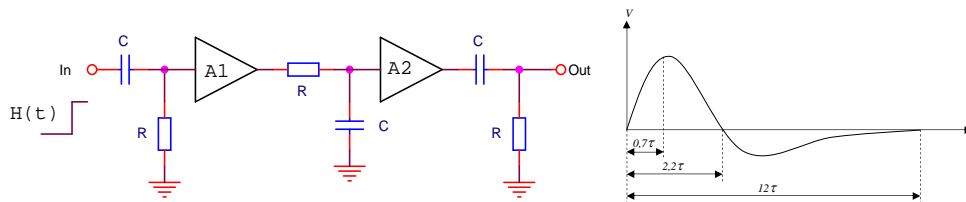
Khi truyền xung, mạch vi phân RC sẽ cho xung ra có dạng $V_o = \exp\left\{-\frac{t}{T_d}\right\}$,

đó là dạng xung không thuận lợi cho biến đổi ADC và không cho tỉ số S/N lớn nhất. Vì vậy sau mạch vi phân thường đặt vào mạch tích phân với hằng số thời gian T_i . Để có tỉ số S/N là cao thì thường chọn $T_i = T_d$.



Hình 3.13: Mạch hình thành xung CR-RC.

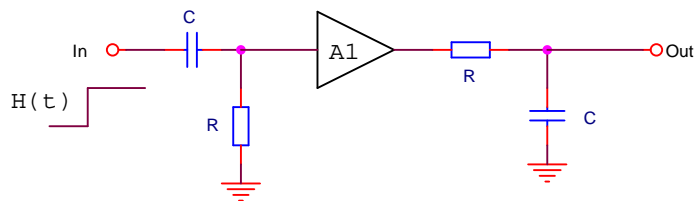
$$\text{Dạng xung ra: } U_o = V_o \frac{T_d}{T_d - T_i} \left\{ \exp(-t/T_d) - \exp(-t/T_i) \right\}$$



Hình 3.14: Mạch hình thành xung CR-RC-CR.

Với xung đơn cực này, sẽ thuận lợi khi sử dụng các ADC liên kết một chiều và hệ thống sẽ cho độ phân giải tốt. Nhưng trong những trường hợp cần phải liên kết xoay chiều với ADC, cũng như khi sử dụng phương pháp cắt đường không thì xung lưỡng cực lại trở nên hữu ích hơn. Để hình thành xung lưỡng cực, ta sử dụng mạch hình thành xung CR-RC-CR có cấu hình như hình 3.14.

3. Hình thành xung chuẩn Gauss



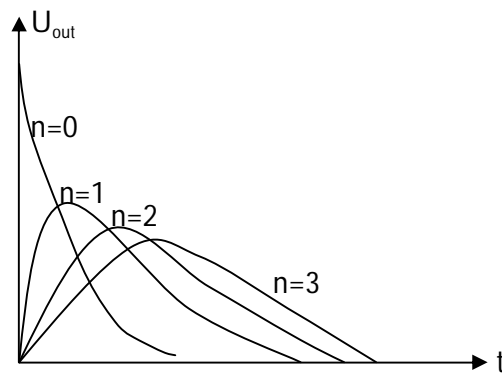
Hình 3.15: Mạch hình thành xung chuẩn Gauss.

Để nâng cao khả năng phân giải và tải tần của xung đơn cực cần phải có các sơ đồ tạo dạng xung là đơn cực và đối xứng càng gần với xung lí tưởng càng tốt.

Dạng xung chuẩn Gauss là một trong những xung đơn cực thoả mãn yêu cầu trên. Có thể tạo được xung Gauss khi sử dụng sơ đồ hình thành xung gồm một mạch vi phân CR và n mạch tích phân RC.

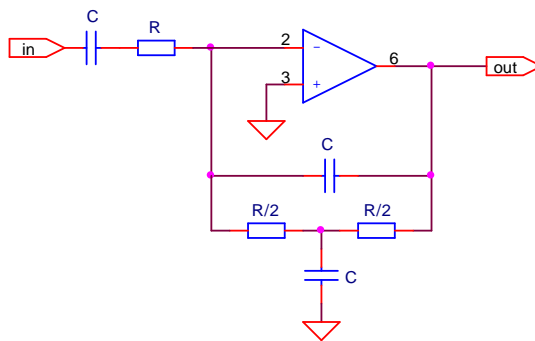
Hàm truyền:
$$F(p) = \frac{p/T^n}{(p + 1/T)^{n+1}}$$

Từ hình vẽ cho thấy, khi số mạch tích phân tăng thì dạng xung ra càng đối xứng, nhưng biên độ xung càng suy giảm. Xung ra có dạng Gauss lí tưởng khi $n \rightarrow \infty$.



Hình 3.16: Dạng xung với n khác nhau.

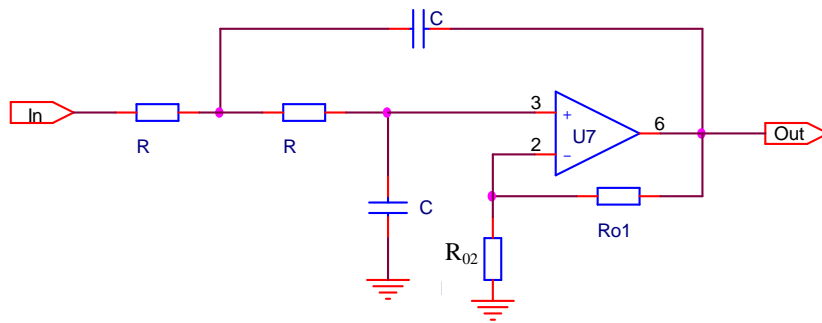
Để có dạng Gauss gần lí tưởng, chúng ta không thể tăng số n quá lớn vì sẽ làm suy giảm biên độ cũng như gây cồng kềnh cho thiết bị. Để khắc phục, ta sử dụng mạch tích phân hoạt động như hình 3.17.



Hình 3.17: Mạch tích phân hoạt.

$$\text{Hàm truyền: } F(p) = \frac{p(p + \frac{1}{T})}{(p + 2T)^2}$$

Mạch tích phân hoạt tương đương với 6 mạch tích phân RC thụ động. Mạch này có ưu điểm là cho hệ số khuếch đại lớn, tỉ số S/N lớn, khả năng tác động nhanh và độ ổn định cao. Để tăng hệ số tích phân, người ta thường kết hợp ở lối vào và lối ra thêm hai mạch tích phân. Lúc này số mắt tương ứng là 8 mạch tích phân RC.



Hình 3.18: Mạch tích phân Salenky.

Nhược điểm của mạch tích phân hoạt là sự thay đổi hằng số thời gian hình thành xung thường gây khó khăn trong lắp ráp, không cho phép bổ chính biên độ xung bị suy giảm phi tuyến. Vì thế hiện nay, các bộ hình thành xung Gauss thường sử dụng mạch tích phân Salenky, mạch có cấu hình như hình 3.18.

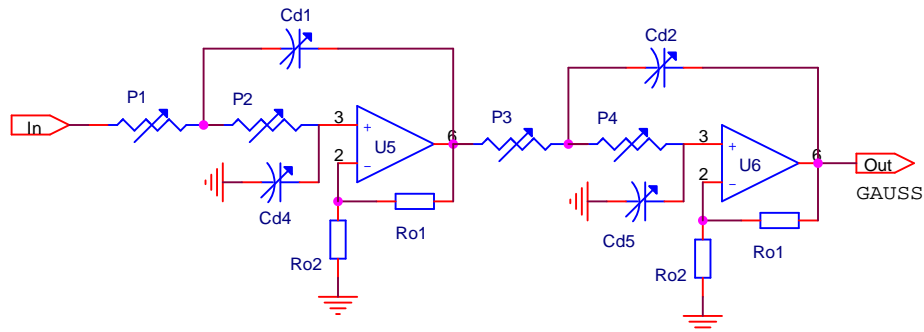
Hàm truyền của mạch:

$$F(p) = A_{v_0} \frac{1/T}{p^2 + \frac{3 - A_{v_0}}{T} p + \frac{1}{T}}$$

trong đó: $T = RC$, hệ số khuếch đại: $A_{v_0} = \frac{R_1 + R_2}{R_1}$.

Mạch này tương đương với mạch tích phân RC, nó cho phép truyền tốt thành phần tần số thấp. Hệ số khuếch đại có thể thay đổi dễ dàng. Để thay đổi biên độ xung ra theo yêu cầu bằng cách thay đổi R_1 , R_2 phù hợp.

Để hình thành xung Gauss có dạng gần lí tưởng hơn, người ta thường mắc nối tiếp một vài mạch Salenky, xung ra sẽ được lựa chọn theo yêu cầu hình thành xung T_S (thường là: 0,5; 1; 2; 4; 6; 12 μs). Thành phần hình thành đỉnh xung là $T_{PK} = 2,4T_S$ và nếu độ rộng được lấy ở mức 0,1% thì độ rộng xung được hình thành sau thời gian $T_X = 7T_S$. Theo tính toán, hệ số tối ưu tỉ số S/N có giá trị: $F = \frac{\eta_{\infty}}{\eta_{pt}}$



Hình 3.19: Mạch hình thành xung chuẩn Gauss bằng tích phân Salenky.

Nghĩa là tỉ số S/N tới η_{opt} (hệ số tối ưu tỉ số S/N) bằng khoảng 87% so với tỉ số lí tưởng η_{∞} .

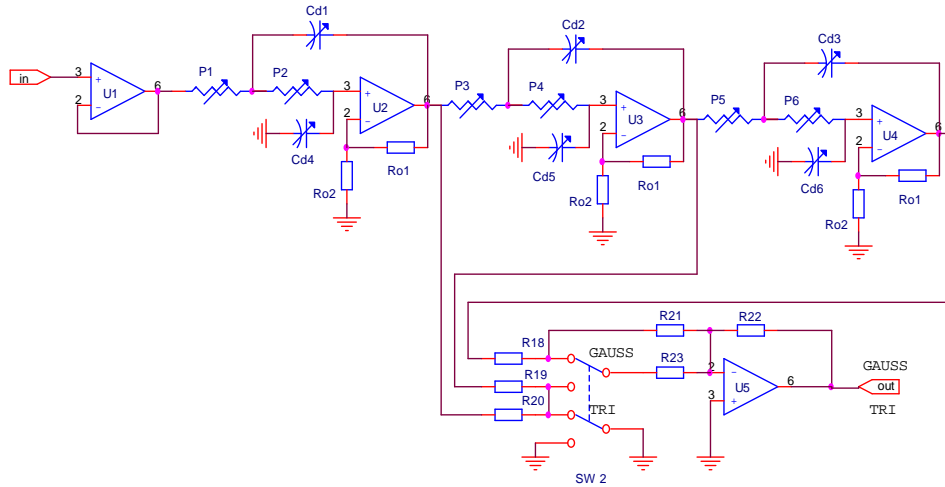
4. Mạch hình thành xung chuẩn tam giác

Để nâng cao khả năng phân giải cũng như giảm bớt sự đóng góp của tạp âm của thành phần nối tiếp và song song trong các bộ khuếch đại thì việc hình thành xung dạng chuẩn tam giác sẽ trở nên có ưu thế hơn so với xung Gauss. Tuy nhiên, với xung nhọn sẽ gặp trở ngại khi nó được ghép nối với ADC, nghĩa là độ chính xác của phép biến đổi sẽ trở nên kém hơn. Mạch hình thành xung chuẩn tam giác được thực hiện theo sơ đồ hình 3.20.

Xung chuẩn tam giác được hình thành bằng cách lấy tổng ba tín hiệu: $U_1 + U_2 + U_3 = U_{TRI}$ theo tỉ lệ 0,324: 0,168: 1 $\equiv U_1: U_2: U_3$, khi đó lồi ra sẽ có xung dạng tam giác đối xứng.

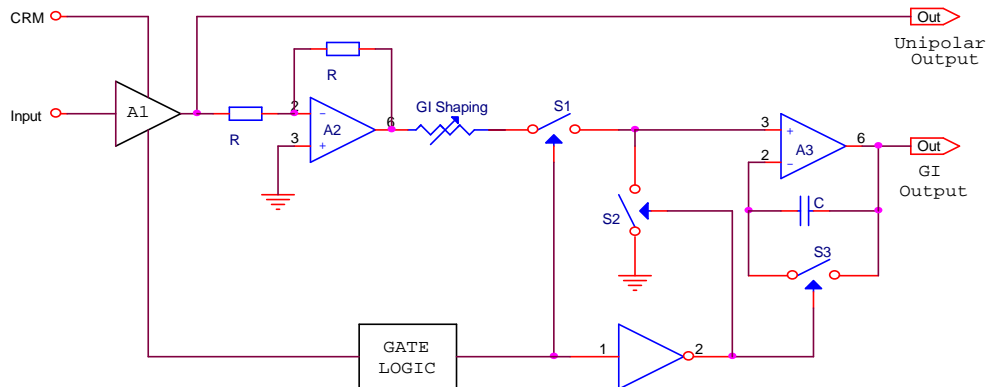
Với mạch thực tế, dạng xung ra có những đặc điểm sau:

- Đỉnh hơi tròn, điều này làm tăng một ít về tạp âm song song, nhưng cần thiết cho các hệ thống sau đó chẳng hạn như ADC làm việc tốt hơn,
- Đuôi xung hơi bị tròn sẽ làm tăng hiệu ứng chòong chập nhưng có thể khắc phục được.



Hình 3.20: Mạch hình thành xung chuẩn tam giác bằng tích phân Salenky.

5. Hình thành xung bằng tích phân cổng



Hình 3.21: Mạch hình thành xung bằng tích phân cổng.

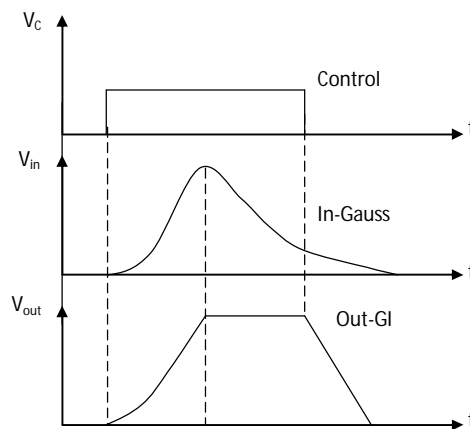
Trong hệ thống đo sử dụng các loại detector bán dẫn siêu tinh khiết thể tích lớn, phải luôn lưu ý tới hiệu ứng làm ảnh hưởng tới khả năng phân giải và khả năng

tải tần, đó là hiệu ứng thời gian thu góp điện tích ở detector. Hiệu ứng càng trở nên rõ rệt khi detector có thể tích càng lớn và chùm bức xạ không được chuẩn trực tốt.

Những xung dòng của detector bán dẫn có điện tích toàn phần tương ứng nhau nhưng có thời gian tăng khác nhau. Do đó, khi đi qua hệ thống P.Amp nhạy điện tích và khuếch đại hình thành xung Gauss sẽ tạo nên những đỉnh xung khác nhau. Những kết quả đó làm biến dạng phổ biên độ. Sự biến dạng này càng rõ rệt ở những hằng số thời gian hình thành xung nhỏ.

Để khắc phục hệ thống nói trên người ta sử dụng phương pháp hình thành xung bằng tích phân cổng (GI – Gate Integrate). Trên sơ đồ như hình 3.21, xung đơn cực được đưa vào bộ khuếch đại đệm A1 và tiếp tục được đưa vào A2. Khi có xung logic có cùng thời điểm bắt đầu với xung đơn cực, xung logic sẽ điều khiển việc đóng mở S_1 , S_2 , S_3 để thực hiện việc lấy tích phân tín hiệu vào. Trong đó S_1 đóng mở ngược pha với S_2 và S_3 .

Khi có xung này thì xung logic sẽ đóng S_1 , mở S_2 và S_3 . Tín hiệu được lấy tích phân bởi tụ C đến giá trị đỉnh, cho phép tạo nên mặt trước của xung GI. Khi chấm dứt xung điều khiển thì khoá S_1 mở, S_2 và S_3 đóng lại, tụ sẽ phóng điện nhanh qua S_2 và S_3 tạo sườn sau cho xung GI. Như vậy xung GI có cùng thời điểm bắt đầu với xung vào, còn độ rộng xung của nó bằng độ rộng xung logic điều khiển.



Hình 3.22: Giải đồ xung hình thành bằng tích phân cổng.

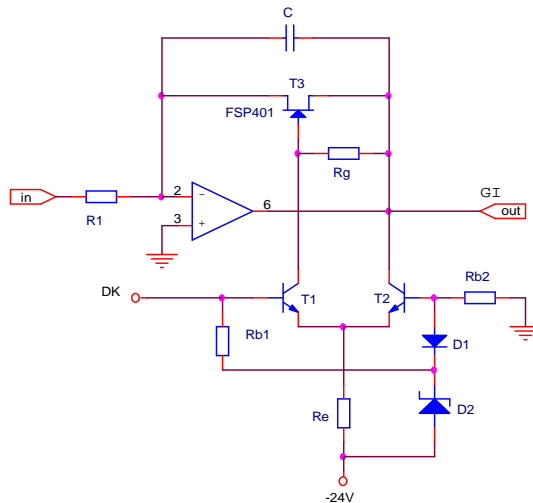
Đối với việc xử lý xung tín hiệu hiệu suất cao, phương pháp hình thành xung GI trở nên hữu hiệu hơn, vì hiệu ứng thiếu hụt đỉnh xung sinh ra do thời gian tích

tụ điện tích dài sẽ được khử đi. Mặt khác, khả năng phân giải tần số của phương pháp này là tốt hơn so với xung chuẩn Gauss, đồng thời khả năng phân giải cũng được nâng lên một cách tương ứng.

Kết quả đo đối với detector bán dẫn tinh khiết (HPGe) hiệu suất 10% với tiền khuếch đại lõi vào là transistor, đo với nguồn ^{60}Co có tần số xung vào 200 kHz được trình bày trên bảng 3.1 (Theo tài liệu hãng ORTEC-SPECTROSCOPY AMPLIFIER-MODEL 673).

Bảng 3.1: Các tham số khi kiểm tra độ phân giải với xung Gauss và xung GI.

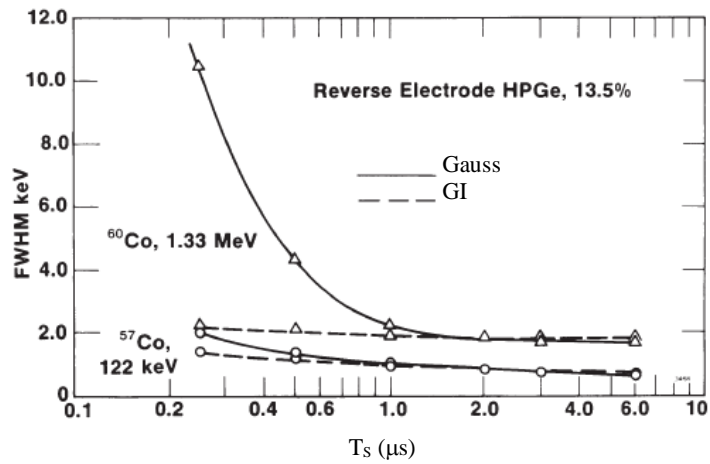
Lõi vào	Khả năng tải tần	Hằng số thời gian	Độ phân giải năng lượng	keV/Kênh
Gauss	74 xung/giây	0,5 μs	7,5 keV	0,18
GI	74 xung/giây	0,25 μs	2,3 keV	0,18



Hình 3.23: Mạch hình thành xung bằng tích phân cổng (GI).

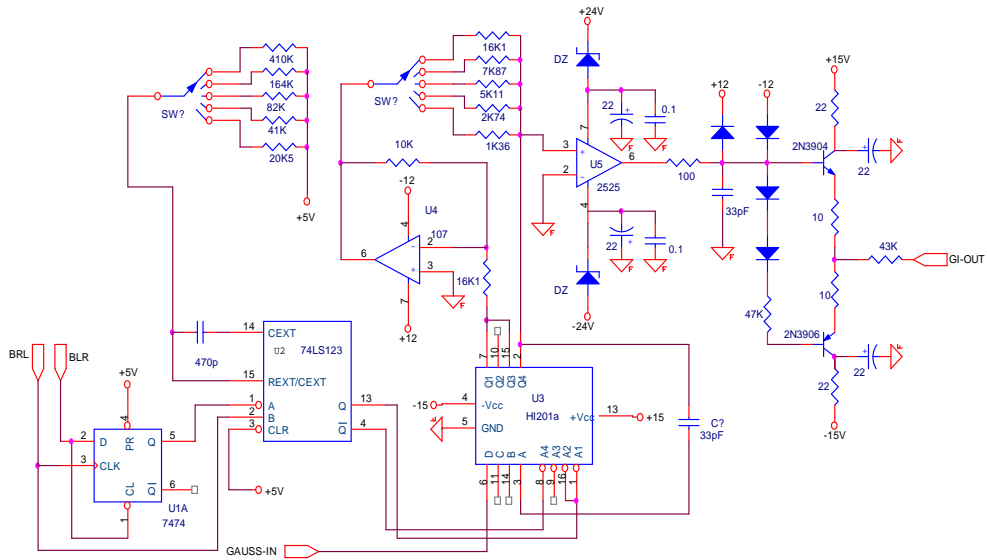
Ta đơn cử một mạch thực tế dùng phương pháp hình thành xung GI trên hình 3.23. Khi có xung điều khiển, T_1 dẫn và T_2 cấm. T_1 dẫn tạo một thiên áp cho cực cổng của FET $V_G < V_s$, cho nên FET ở trạng thái cấm, cho phép mạch lấy tích phân xung lõi vào. Khi kết thúc xung điều khiển T_1 cấm, T_2 dẫn tạo thiên áp đủ làm cho FET dẫn, tụ điện phóng điện nhanh qua mối tiếp giáp D-S (Drain-Source) với dòng phóng bằng giá trị nguồn dòng của cặp vi sai T_1, T_2 tạo nên đường phóng tuyến tính.

Độ rộng xung ra GI tùy thuộc vào xung điều khiển và trong các bộ khuếch đại khác nhau thì khác nhau.



Hình 3.24: Khả năng phân giải của xung chuẩn Gauss và xung GI.

Trên hình vẽ 3.25 là ví dụ về một sơ đồ chi tiết mạch hình thành xung bằng phương pháp tích phân công.



Hình 3.25: Sơ đồ chi tiết mạch hình thành xung bằng tích phân công GI.

§3.4. MẠCH PHỤC HỒI ĐƯỜNG KHÔNG

1. Chức năng của mạch phục hồi đường không

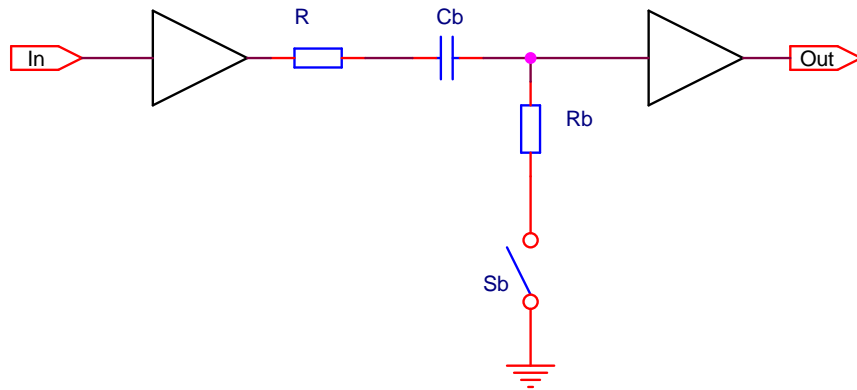
Như ta đã biết, tỉ số S/N được quy định bởi việc lựa chọn dạng xung hình thành, còn sự chồng chập xung được giải quyết trên cơ sở thu hẹp độ rộng xung (co ngắn đuôi xung) từ P.Amp. Nếu hằng số thời gian của mạch rút ngắn xung lớn thì các xung được hình thành sau mạch này sẽ chồng lên nhau và gây ra sự sai lệch trong phép đo biên độ. Nhưng khi rút ngắn đuôi xung bằng các mạch vi phân thì xung lồi ra sẽ xuất hiện một bước âm. Bước âm không thể loại trừ hết ngay khi dùng các mạch bù chính đường không như đã xét, thêm vào đó các hiệu ứng như chồng chập xung, đáp ứng chậm của sơ đồ, sự liên kết bằng tụ và độ ổn định nhiệt của khuếch đại... sẽ gây ra sự trôi đường cơ bản của tín hiệu. *Hiện tượng đó được gọi là hiệu ứng trôi đường cơ bản, hay còn gọi là trôi đường không (OV) của tín hiệu.* Rõ ràng hiệu ứng này sẽ ảnh hưởng đến độ chính xác của giá trị đo, cũng như độ phân giải năng lượng, do đỉnh phổ bị dịch khỏi vị trí thực của nó.

Để loại bỏ hiệu ứng này, người ta sử dụng đến các mạch hồi phục đường cơ bản (BLR). Mạch BLR ngoài chức năng hồi phục đường cơ bản, mạch còn có tác dụng làm giảm một phần tạp âm tần số thấp, các tín hiệu nhiễu khác và sự trôi mức một chiều.

Trên thực tế, người ta không thể dùng các mạch vi phân đơn giản (tương đương các mạch lọc cao qua CR) để thực hiện chức năng BLR, vì các mạch CR sẽ làm xấu đi dạng xung ra. Khi sử dụng các mạch CR sẽ có các hạn chế sau đây:

- Làm cho tỉ số S/N giảm, ngay cả khi tốc độ đếm thấp nhất,
- Sự mở rộng và dịch chuyển ở vị trí đỉnh phổ trong khi thu nhận phổ phụ thuộc vào sự mở rộng của mức tín hiệu ra do tín hiệu hữu ích bị cộng thêm phần đuôi âm của xung. Đây là kết quả tất yếu của sự chồng chập xung ngẫu nhiên, của tín hiệu có ích lên phần đuôi của xung trước đó.

Để loại bỏ hiệu ứng nói trên, người ta sử dụng mạch BLR theo sơ đồ nguyên lí như hình 3.26.



Hình 3.26: Sơ đồ nguyên lí mạch BLR.

Mạch BLR hoạt động như sau: xung điều khiển hoạt động của khoá S_b được lấy ra từ bộ phân biệt với ngưỡng hồi phục là V_{bt} . Khi các xung vào mạch phân biệt có biên độ nhỏ hơn V_{bt} thì xung lỗi ra bộ phân biệt cho phép khoá S_b đóng, mạch BLR với cấu trúc $C_b R_b$ sẽ nối tắt toàn bộ tín hiệu xuống đất với hệ số thời gian $T_b = C_b R_b$ (hoặc tương đương với vận tốc hồi phục $1/T_b$). Độ dốc làm cho bộ hồi phục đường không tạo ra mức đường không hữu hạn V_1 đối với đường chuẩn zero. Vì vậy xung điều khiển cần thiết lập cả hai ngưỡng V_{bt}^- và V_{bt}^+ để điều khiển khoá S_b .

Cần lưu ý rằng, trong thực nghiệm muốn nhận được độ chính xác của BLR thì phải lựa chọn các giá trị thích hợp cho các thông số của BLR:

Mức ngưỡng V_{bt} phải đủ thấp để đảm bảo các xung không bị lấy vi phân. Mặt khác, V_{bt} phải không quá thấp để tránh ở trạng thái không có tín hiệu vẫn tạo nên tạp âm. Thực tế cho thấy, mức V_{bt} thường lựa chọn bằng mức tương ứng với biên độ của phân bố biên độ tạp âm.

Tốc độ hồi phục $1/T_b$ có ý nghĩa rất quan trọng, bởi nó sẽ ảnh hưởng đến đặc tính của BLR ở hai điểm sau:

- Tác dụng lọc tạp âm, tỉ số S/N ở lối ra BLR sẽ thay đổi vì khi S_b mở, $T_b \rightarrow \infty$. Điện thế trên tụ C_b sẽ có mức một chiều và thế này sẽ được cộng vào tín hiệu truyền qua BLR,
- Giá trị tạp âm trên tụ C_b phụ thuộc vào giá trị tương đối T_b .

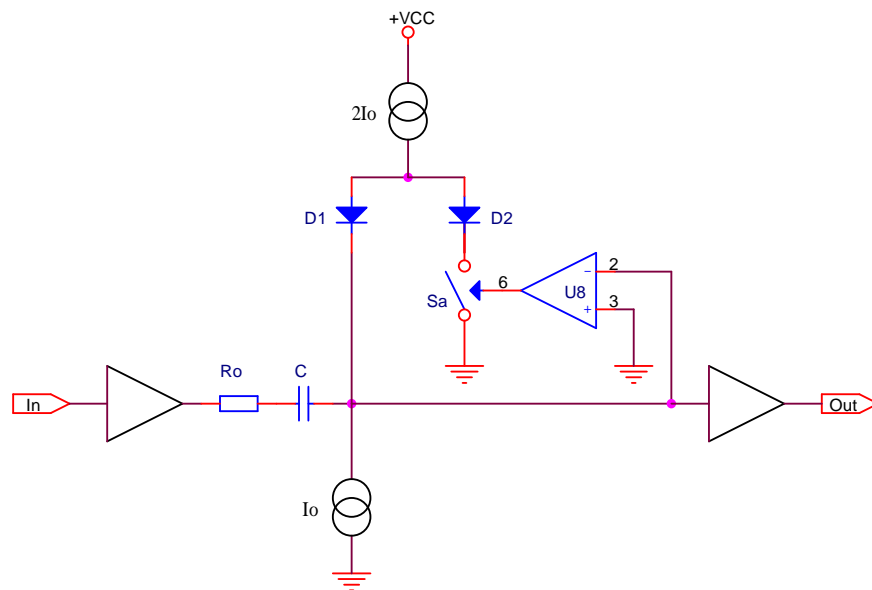
2. Các sơ đồ hồi phục đường không

2.1. BLR loại đối xứng (Robinson)

Loại hồi phục đường không Robinson, được chỉ ra trên hình 3.27, là loại đơn giản và được sử dụng khá phổ biến trong các sơ đồ khuếch đại phổ. Mạch BLR sẽ hoạt động như sau:

- Khi xung vào là một xung dương thì diode D_1 ngưng dẫn, vì thế tín hiệu được truyền thẳng đến lối ra,
- Khi không có tín hiệu, dòng chạy qua D_1 , D_2 là như nhau và điện áp ra có giá trị $V_o = 0 V$,
- Khi xuất hiện bước âm, tụ C_b sẽ nạp qua D_1 bởi nguồn dòng làm cho điện thế lối ra nhanh chóng trở lại mức cơ bản.

Để sơ đồ hoạt động tốt cần đảm bảo sao cho điện trở lối ra của tầng trước phải nhỏ hơn điện trở thuận của diode R_{th} , ngược lại điện trở của tầng sau phải lớn để dòng vào nhỏ và có thể bỏ qua so với I_0 .



Hình 3.27: Nguyên lí mạch BLR loại đối xứng Robinson.

Khi thoả mãn yêu cầu phối hợp tổng trở giữa các tầng với tầng BLR thì mức dịch chuẩn đường không V_0 của tín hiệu sẽ được tính theo phương trình sau:

$$I_0 = \frac{V_0}{2}(1-t_x), \quad \text{với } t_x \text{ là độ rộng xung.}$$

Điện trở thuận của diode có giá trị $R_{th} = \phi / I_0$ nên ta sẽ nhận được thể lỗi ra bằng:

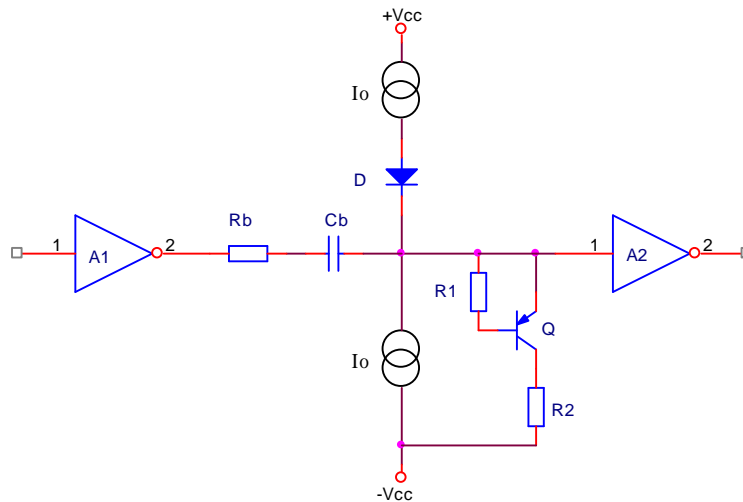
$$V_0 = k \frac{2\phi t_x}{1-t_x},$$

trong đó $k = 1 \div 2$ và $\phi = 20 \text{ mV} \div 25 \text{ mV}$ là công thoát.

Từ biểu thức cho thấy phải lựa chọn diode có thời gian xác lập điện trở thuận là nhỏ để loại bỏ bước âm.

Sơ đồ này phải sử dụng nguồn dòng $2I_0$ và I_0 , vì thế nó ảnh hưởng xấu, làm tăng giáng biên độ xung và làm giảm khả năng phân giải.

2.2. BLR loại không đối xứng

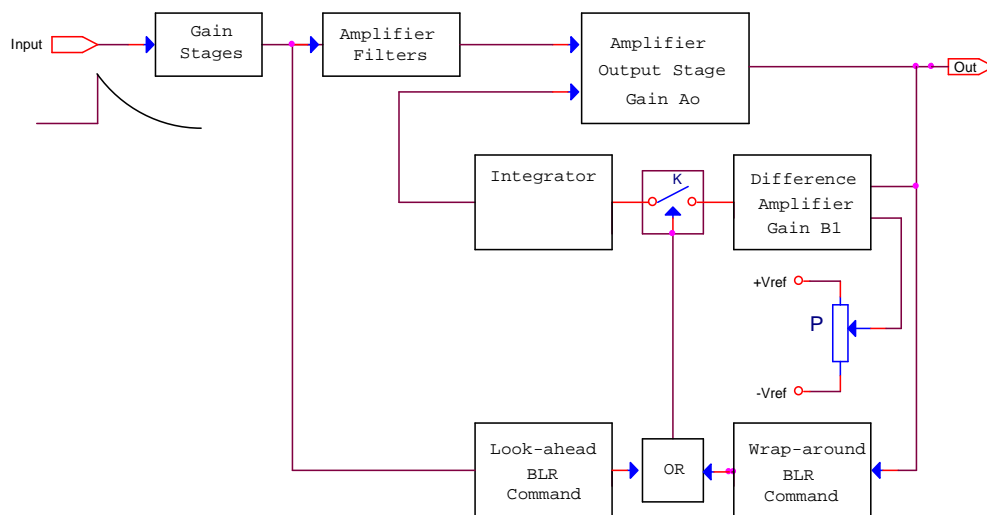


Hình 3.28: Nguyên lí mạch BLR loại không đối xứng

Trên hình 3.28 là sơ đồ nguyên lí mạch BLR loại không đối xứng, nguyên tắc hoạt động của sơ đồ như sau:

- Khi có tín hiệu dương, lối ra A1 là âm. Diode D dẫn mạnh, transistor Q cấm, cho phép tín hiệu truyền qua đưa đến lối ra,
- Khi không có tín hiệu, transistor Q dẫn bình thường, thế ra $V_{out} = 0$ V,
- Khi xuất hiện bước âm transistor Q_1 dẫn mạnh, tạo dòng nạp cho C_b lớn hơn 0,5 mA cho phép cộng vào làm mất phần âm, nghĩa là mạch đã phục hồi được đường không của tín hiệu.

2.3. BLR không phụ thuộc thời gian



Hình 3.29: Nguyên lí mạch BLR loại không phụ thuộc thời gian.

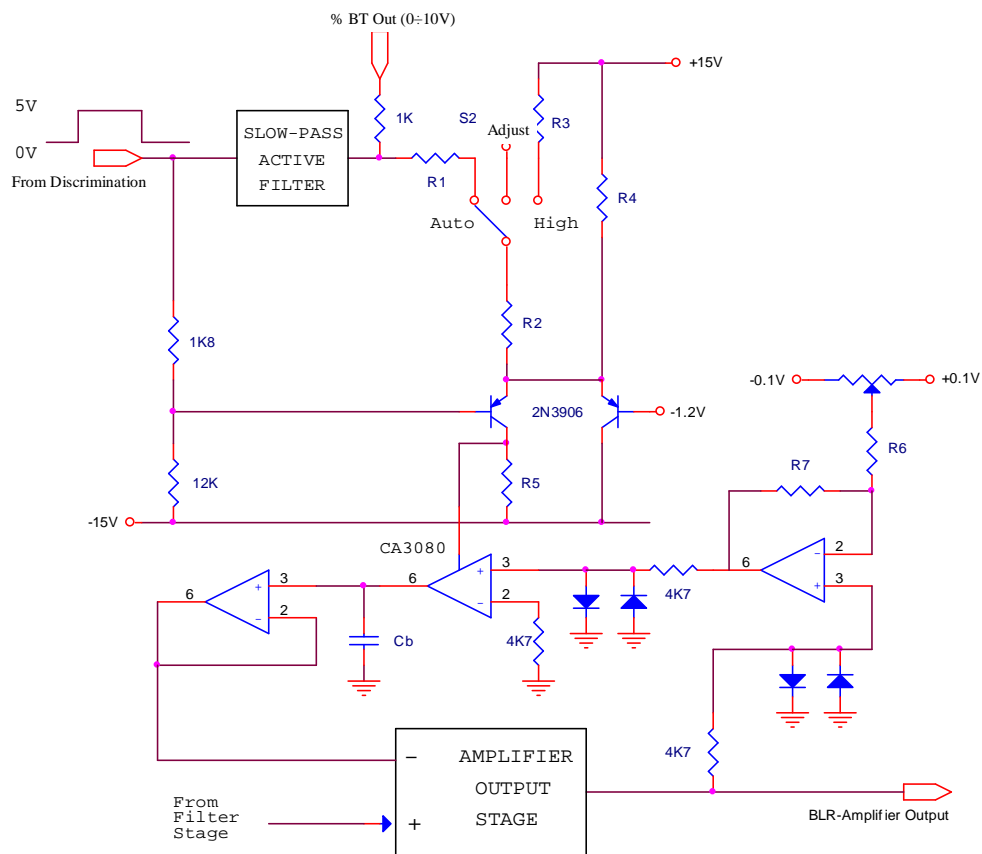
Để khắc phục những nhược điểm của các mạch BLR nêu trên và nâng cao tốc độ phục hồi đường không, cũng như khả năng đáp ứng hồi phục với xung nhanh, trong các khuếch đại phổ kế chất lượng cao thường sử dụng các mạch BLR không phụ thuộc thời gian có sơ đồ nguyên lí được biểu diễn trên hình 3.29.

Trong sơ đồ, mức không của tín hiệu được điều chỉnh nhờ vào chiết áp P. Sơ đồ bao gồm mạch điều khiển BLR trước (Look-Ahead BLR Command), là một mạch ngưỡng nhằm kiểm soát mức cơ bản lối vào, mạch điều khiển BLR sau (Wrap-Around BLR Command) là mạch ngưỡng để phân tích, kiểm soát mức cơ bản lối ra. Mạch BLR có tác dụng khi khoá K đóng lại (BLR On). Khi đó ta có:

$$\frac{V_{out}}{V_{in}} = A_0 \frac{\frac{SR_b C_b}{A_0 B_1 B_2}}{1 + \frac{SR_b C_b}{A_0 B_1 B_2}}$$

Nếu ta gọi τ_B là hằng số thời gian hồi phục, $\tau_B = R_B C_B$ là hằng số tích phân và hệ số phản hồi là $A_0 B_1 B_2$, thì hệ số thời gian của toàn mạch là:

$$\tau_B = \frac{R_B C_B}{A_0 B_1 B_2} = \frac{\tau_b}{A_0 B_1 B_2}$$



Hình 3.30: Mạch BLR loại không phụ thuộc thời gian.

Thời gian hồi phục $1/\tau_B$ sẽ phụ thuộc vào hằng số thời gian của mạch tích phân $\tau_B = R_B C_B$ ở lối phản hồi, cũng như phụ thuộc vào hệ số tăng mức một chiều toàn phần của mạch phản hồi.

Với lí do đó, ta có giới hạn của BLR ở tần số cao nhất, mà nó vẫn có khả năng loại bỏ được các xung chồng chập là:

$$\frac{\%BT}{100} = 1 - \exp\{-N_r T_w\} = 1 - \exp\{-N_r \cdot 7\tau_s\}$$

trong đó N_r là số đếm/giây, T_w là thời gian phân giải của xung vòng sau.

Đó chính là giới hạn của tốc độ đếm trong các bộ khuếch đại phổ và xử lí tương tự liên hệ tới số phần trăm thời gian mà mạch BLR làm việc để loại bỏ hiệu ứng chồng chập xung $\%BT$. Cụ thể đối với mạch đang xét sẽ cho giới hạn chống chồng chập là:

$$\%BT < 97\%$$

Theo điều kiện này, ta có tốc độ đếm của khuếch đại phổ kế sẽ bằng:

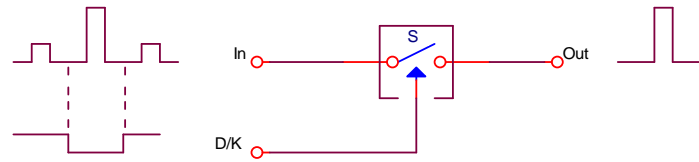
$$N_r < \frac{3,5}{T_w} \approx \frac{1}{2\tau_s}$$

Thực tế cho thấy với $\tau_s = 2 \mu s$ thì số đếm $N_r = 7200$ số đếm/giây. Trên hình 3.30 đưa ra mạch BLR không phụ thuộc thời gian của hãng Silena.

§3.5. CÔNG TUYẾN TÍNH

Các xung chồng chập được xử lí nhờ vào các mạch rút ngắn xung, nhưng do tính chất ngẫu nhiên về biên độ và thời gian của xung cho nên nhiều trường hợp không thể xử lí được, nghĩa là sau bộ xử lí chồng chập xung thì vẫn có thể có các xung bị chồng chập. Các xung này cần được loại bỏ, hay nói cách khác, không cho phép đưa vào các mạch tiếp theo. Mặt khác, cho dù các xung không chồng chập nhưng nó xuất hiện trong khoảng thời gian ADC đang biến đổi thì những xung này cũng không được phép đưa vào ADC. Để loại bỏ xung chồng chập và ngăn các xung không cho vào ADC khi đang biến đổi, người ta sử dụng một cổng, hay khoá tuyến tính để cho phép các xung tuyến tính truyền qua nó dưới sự điều

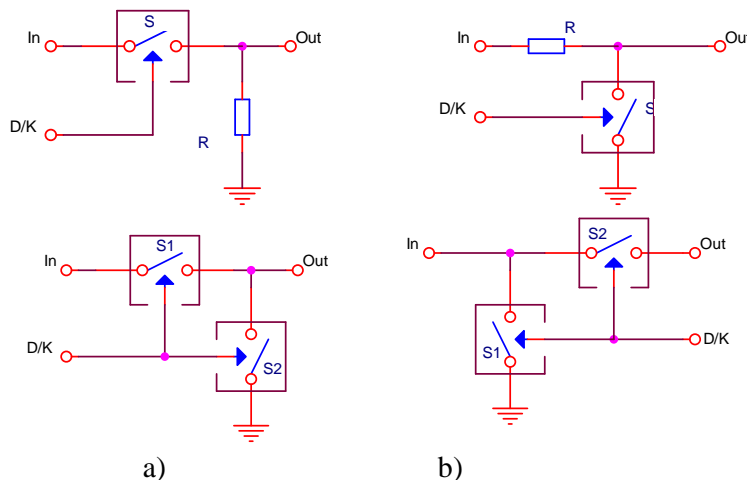
kiến khi có chòng chậ hoặc ADC đang biến đỏi. Như vậy, tín hiệu điều khiển là tín hiệu xuất hiện khi có sự chòng chậ hoặc khi ADC đang biến đỏi.



Hình 3.31: Nguyên lí công tuyến tính.

Về nguyên lí, công tuyến tính có hai loại: công nối tiếp và công song song như hình 3.31. Trên cơ sở nguyên lí này, tùy theo bài toán thực tế đặt ra cần giải quyết mà người ta sử dụng một trong hai cách ghép nối sau:

- Ghép nối tiếp – song song như hình 3.32a: Khi không có tín hiệu điều khiển, khoá S1 đóng lại, khoá S2 mở ra cho phép xung truyền qua. Ngược lại, khi có tín hiệu điều khiển khoá S1 mở ra, khoá S2 đóng lại không cho phép xung truyền qua, đồng thời ngõ vào của mạch sau được nối đất để luôn đảm bảo mức không cho mạch vào,
- Ghép song song – nối tiếp như hình 3.32b: Khi không có tín hiệu điều khiển, khoá S1 đóng lại, khoá S2 mở ra cho phép xung truyền qua. Ngược lại, khi có tín hiệu điều khiển khoá S1 mở ra, khoá S2 đóng lại, toàn bộ tín hiệu được nối đất để luôn đảm bảo mức không cho mạch vào kể cả khi khoá S2 có rò rỉ.



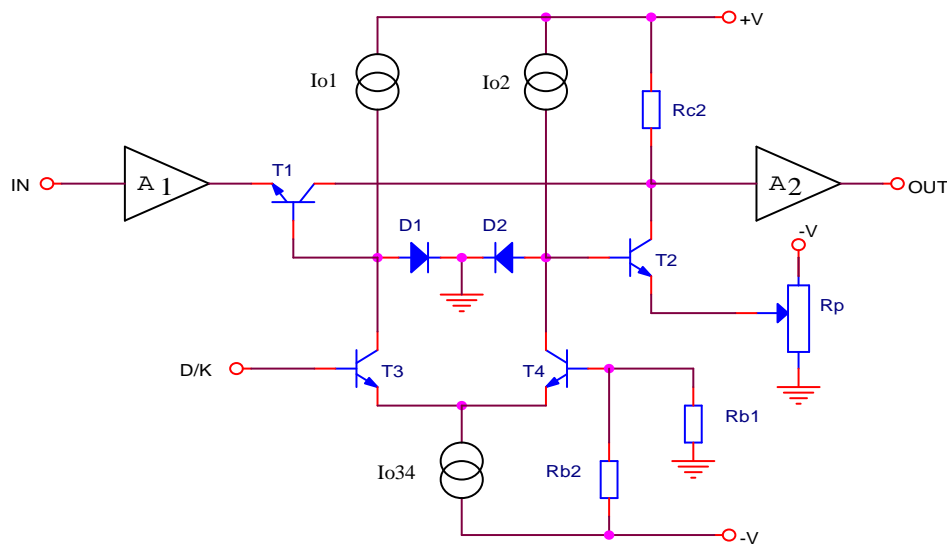
Hình 3.32: Các cách ghép nối công tuyến tính.

Dựa vào nguyên lí này, trên thực tế người ta xây dựng công tuyến tính dựa vào khoá một chiều của diode và phân thành hai loại: loại hai diode và loại cầu diode.

1. Loại hai diode (nối tiếp - song song)

Khi không có tín hiệu điều khiển, T3 ở trạng thái ngưng dẫn, nguồn dòng I_{o1} được cấp trực tiếp vào diode D1 cho phép diode này dẫn, làm cho T1 dẫn bão hoà và cho phép tín hiệu được truyền qua nó. Đồng thời, do T3 ngắt dòng nên T4 ở trạng thái bão hoà làm cho T2 ở trạng thái ngưng dẫn, vì thế tín hiệu được đưa tới lối ra của mạch.

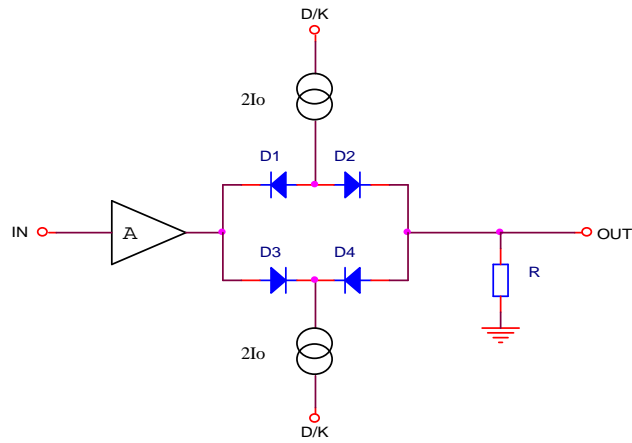
Khi có tín hiệu điều khiển, T3 ở trạng thái dẫn bão hoà cho phép nối nguồn dòng I_{o1} với nguồn dòng I_{34} , làm cho điện thế trên cực B của T1 bằng không, vì vậy, T1 ở trạng thái ngưng dẫn và không cho tín hiệu truyền qua nó. Đồng thời, dưới tác dụng của xung điều khiển, T4 ở trạng thái ngưng dẫn làm cho T2 ở trạng thái dẫn bão hoà, lối vào A2 được nối đất tạo mức không cho lối ra của mạch.



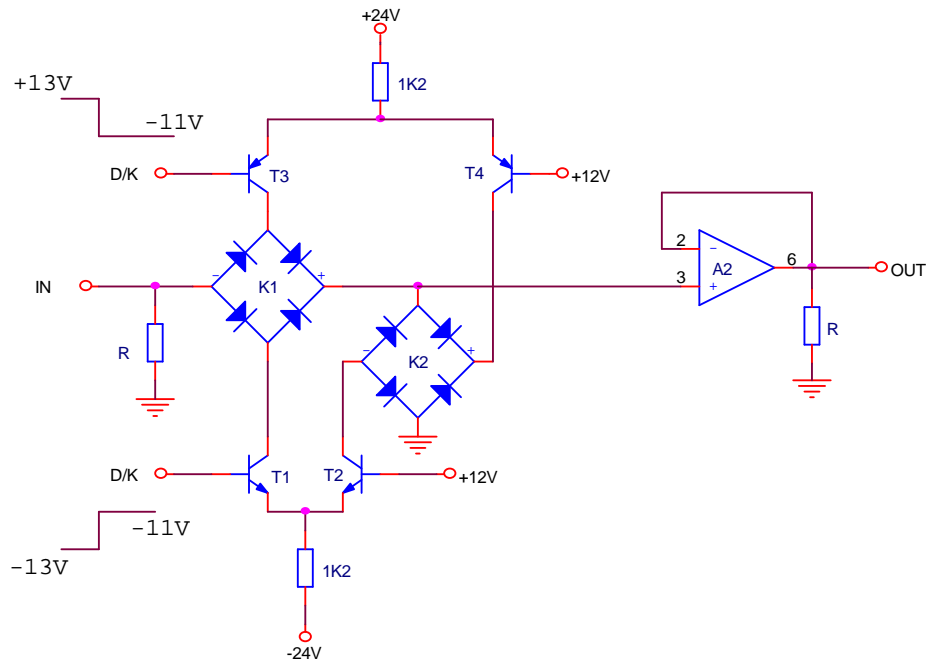
Hình 3.33: Công tuyến tính loại nối tiếp - song song.

2. Loại cầu diode (công tuyến tính lưỡng cực)

Các loại công đã xét ở trên chỉ cho phép xung đơn cực đi qua. Để truyền xung lưỡng cực, sơ đồ công tuyến tính được sử dụng trên cầu diode như hình 3.34.



Hình 3.34: Công tuyến tính loại cầu diode.



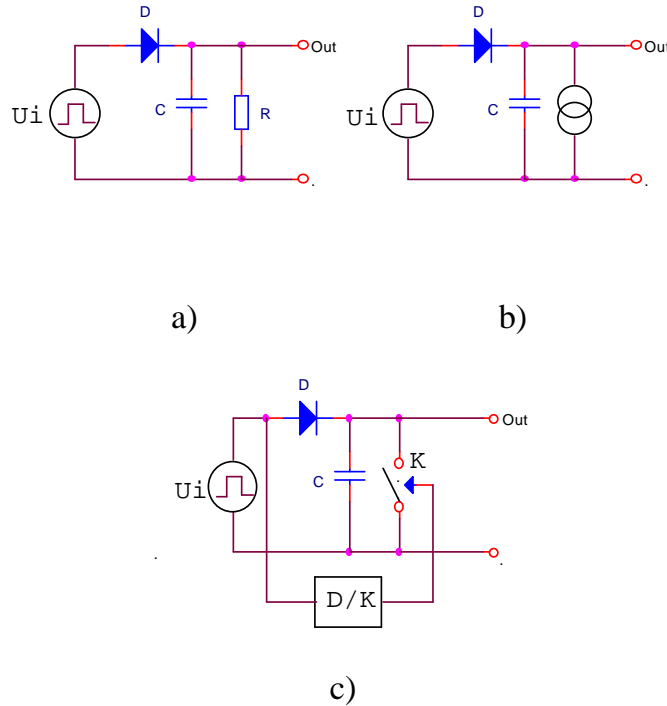
Hình 3.35: Công tuyến tính loại 8 diode.

Trong hình 3.35: Khi thế điều khiển (D/K) + 13 V đưa vào cực B của T3 làm T3 ở trạng thái cấm, tương tự khi thế điều khiển - 13 V đưa vào cực B của T1 làm T1 ở trạng thái cấm, khoá K1 ngắt (OFF), còn T2 và T4 ở trạng thái dẫn tạo dòng

cho cầu diode hoạt động, tức là khoá K2 được đóng lại (ON) tạo điện thế 0 V trên lối ra, nghĩa là tín hiệu không được truyền qua. Khi có tín hiệu điều khiển ± 11 V, sơ đồ hoạt động ngược lại K1 ON và K2 OFF cho phép truyền tín hiệu đến lối ra.

§3.6. CÁC MẠCH MỞ RỘNG XUNG

Nếu thông tin biên độ của xung cần được giữ ở dạng tương tự trong khoảng thời gian ngắn của phép đo biên độ, hoặc so sánh với biên độ khác, thì các sơ đồ mở rộng được sử dụng. Có ba loại nguyên lí mở rộng xung như sau:

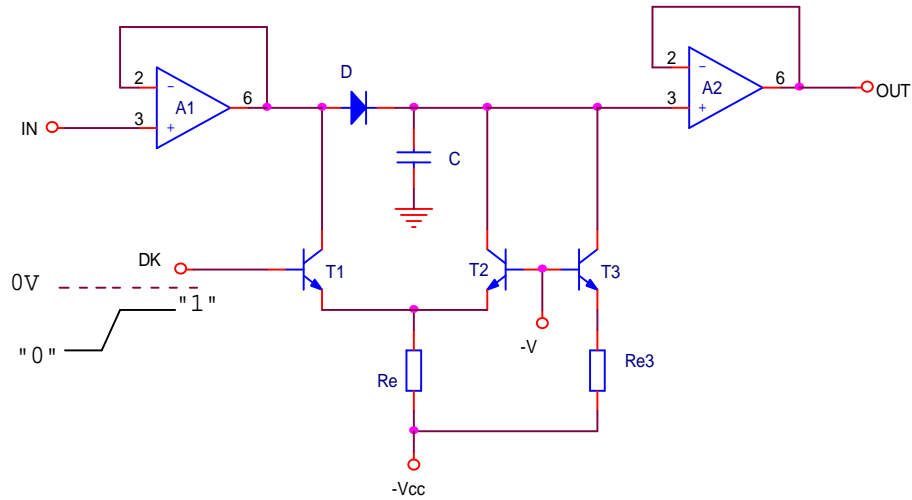


Hình 3.36: Sơ đồ nguyên lí mạch mở rộng xung.

Bộ mở rộng xung loại đỉnh xung:

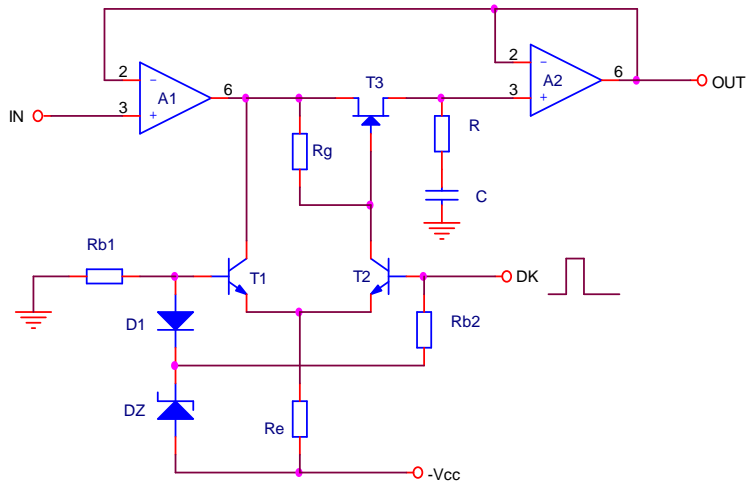
- Xung điều khiển ở mức 0 thì T_1 cấm, khi đó điện thế lối ra của $T_2 = 0$ V (V_0),

- Khi có xung vào với mặt tăng thì T_3 chuyển mức 1, khi đó T_2 dẫn. T_3 nhằm tạo trạng thái ban đầu cho diode với dòng nhỏ khi T_2 ở trạng thái cấm.



Hình 3.37: Sơ đồ cụ thể mạch mở rộng xung.

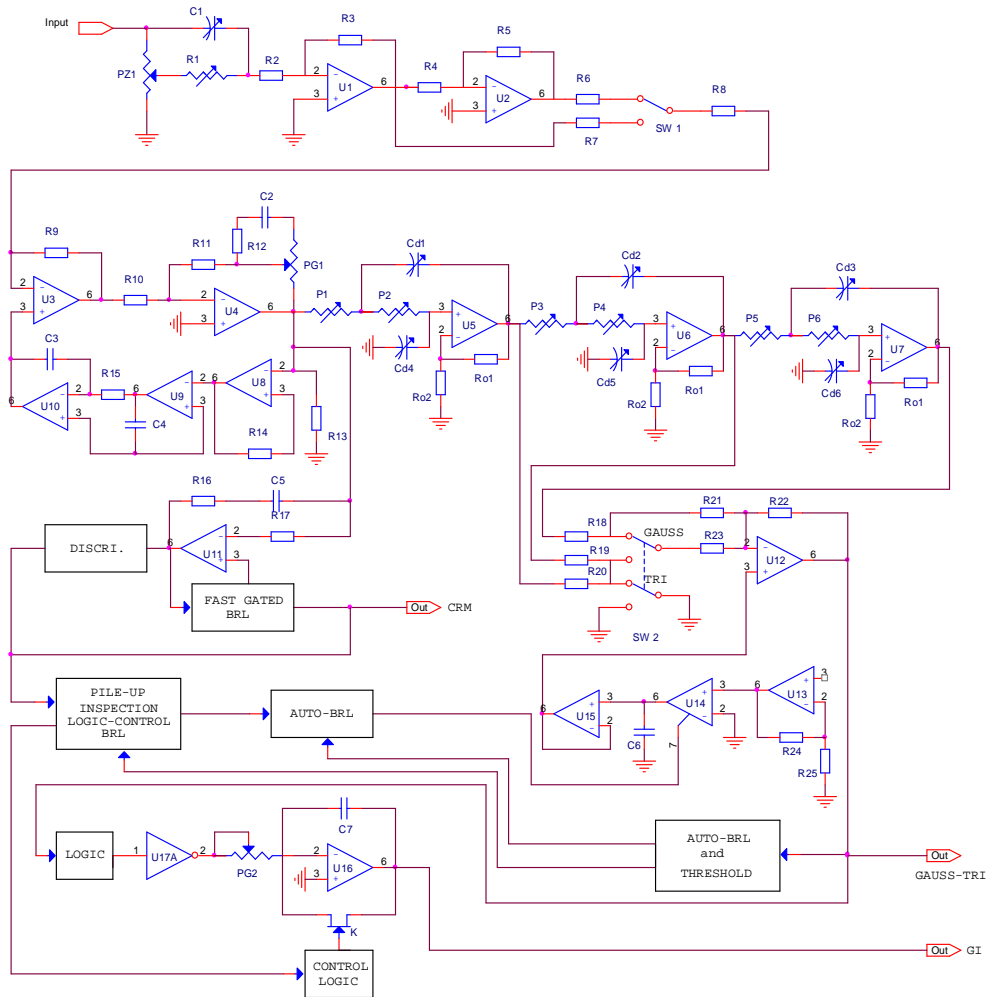
Để loại bỏ sụt thế trên diode D (hình 3.37) làm ảnh hưởng đến điện thế lỗi ra, ta sử dụng mạch phản hồi với sơ đồ nguyên lý nêu trên hình 3.38.



Hình 3.38: Sơ đồ cụ thể mạch mở rộng xung dùng FET.

§3.7. HỆ THỐNG KHUẾCH ĐẠI PHỔ

Một khuếch đại phổ kế có cấu trúc các khối chức năng như hình 3.39.



Hình 3.39: Sơ đồ khối khuếch đại phổ kế hình thành xung chuẩn Gauss, tam giác và tích phân công.

Khuếch đại phổ kế là khối điện tử chức năng sau P.Amp, xử lý tín hiệu trước khi đưa vào ADC. Trên hình 3.39 là một sơ đồ khuếch đại phổ kế, các mạch chức năng gồm:

- Mạch U1 thực hiện chức năng pole-zero, mức không được điều chỉnh trên biến trở P_{Z1} ; U2 là mạch khuếch đại đảo với hệ số khuếch đại $k = 1$ làm nhiệm vụ chọn cực tính của tín hiệu ra,
- Khuếch đại cơ bản được thực hiện trên U3 và U4. Hệ số khuếch đại thô được điều chỉnh lấy từ U3, hệ khuếch đại thực trên U4 bằng cách thay đổi chiết áp PG1,
- Các mạch trên U5, U6, U7 là các mạch tích phân Salenky làm nhiệm vụ tạo ra xung chuẩn Gauss và tam giác (TRI) với thời gian hình thành xung τ_S thay đổi nhờ các tụ C_{d1} đến C_{d3} , đồng thời với thay đổi của các biến trở P1 đến P6. Tín hiệu ra có chuẩn Gauss hay tam giác được lựa chọn nhờ vào chuyển mạch (bằng tay) SW2. Xung Gauss được lấy trực tiếp từ lõi ra của ba mạch Salenky nối tiếp; tín hiệu xung tam giác là xung tổng của ba lõi ra của từng mạch Salenky với hệ số khác nhau,
- Lõi ra của khuếch đại phổ kế có hai lõi ra: thứ nhất cho xung Gauss và tam giác, thứ hai là xung dạng tích phân cổng GI. Xung GI được hình thành nhờ vào U16 và U17 với tụ nhớ C7. Thời gian hình thành xung τ_S thay đổi được nhờ vào PG2,
- Các vi mạch U8, U9, U10 và U11, mạch ngưỡng nhanh (DISCRI), mạch phục hồi đường không nhanh (FAST GATED BLR) tạo nên mạch loại bỏ các xung chồng chập bằng cách phát ra tín hiệu cấm (CRM) để khoá cổng logic không cho các tín hiệu bị chồng chập đi vào ADC.

Chương IV

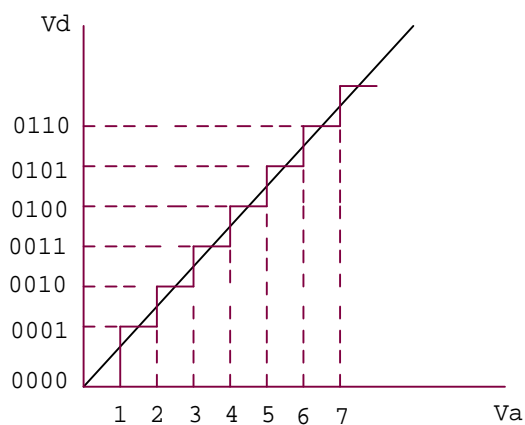
CÁC SƠ ĐỒ BIẾN ĐỔI TƯƠNG TỰ SỐ

- Nguyên lý cơ bản của ADC,
- ADC loại so sánh song song (ADC Flash),
- ADC loại gần đúng liên tiếp,
- ADC Wilkinson,
- Phân tích đa kênh.

§4.1. NGUYÊN LÝ CƠ BẢN CỦA ADC

1. Khái niệm chung

ADC (Analog to Digital Converter) có nhiệm vụ biến đổi tín hiệu tương tự thành dạng mã số ở lối ra. Đặc tuyến biến đổi của ADC được mô tả trong hình 4.1.



Hình 4.1: Hàm truyền ADC.

Tín hiệu tương tự V_A được biểu diễn thành dạng bậc thang đều, tương ứng với các mã số rời rạc S_D và thông thường được biểu diễn ở dạng mã nhị phân:

$$S_D = b_{n-1}2^{n-1} + b_{n-2}2^{n-2} + \dots + b_02^0$$

trong đó: $b_k = 0$ hoặc 1 ; $k = 0 \div n - 1$,

b_{n-1} là MSB (Most Significant Bit),

b_0 là LSB (Least Significant Bit).

Với mạch biến đổi N bit thì mức lượng tử hoá của một bit sẽ là:

$$V_Q = V_{LSB} = \frac{V_{Amax}}{2^n - 1}$$

trong đó: V_{Amax} là thế tương tự cực đại lối vào.

Sai số xuất hiện trong phép lượng tử hoá là: $\Delta V_Q = \frac{1}{2} V_Q$

Để quá trình biến đổi là chính xác thì tần số của xung lấy mẫu phải thoả mãn điều kiện: $f_{max} \geq 2 f_{smax} \approx 2B$

f_{smax} là tần số cực đại của xung điện,

B là dải tần của tín hiệu.

Quá trình lượng tử hoá luôn kèm theo quá trình cộng tạp âm vào tín hiệu.

Tỉ số tín hiệu / tạp âm đối với biên độ cực đại V_{Amax} sẽ là:

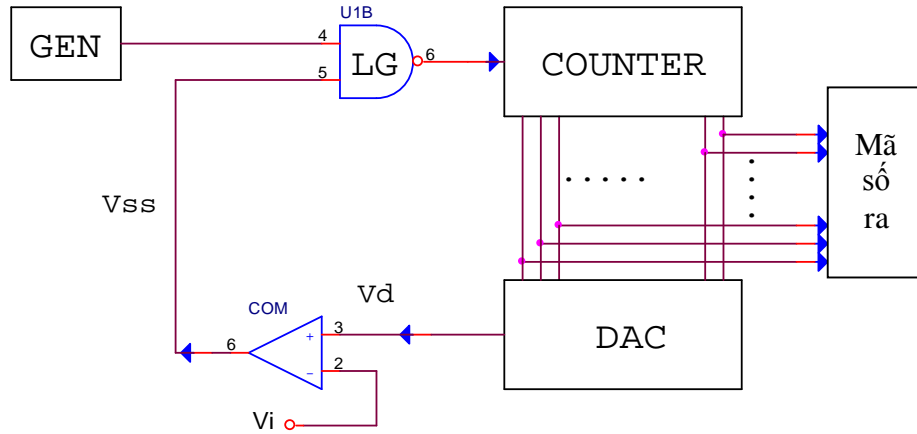
$$\frac{S}{N} (dB) = 20 \lg \frac{V_{Amax}}{\sqrt{2} V_n} = 20 \lg \sqrt{6} (2^n - 1).$$

2. Một số phương pháp biến đổi A/D

2.1. Phương pháp điều khiển đếm

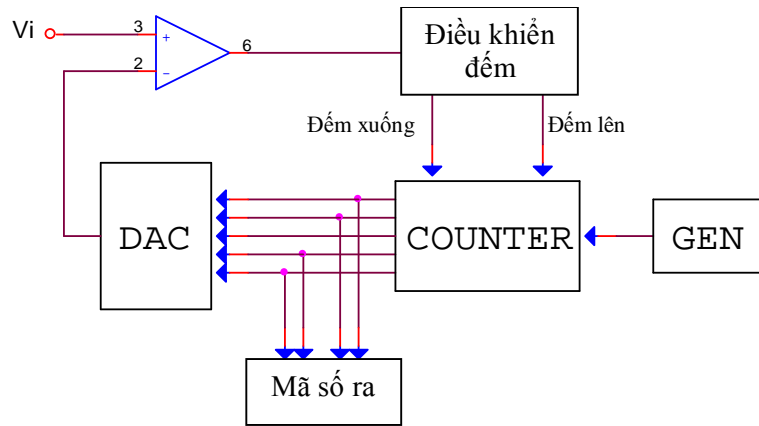
Nguyên lí hoạt động của sơ đồ trên hình 4.2 như sau: Tín hiệu lối vào ADC với giá trị V_i là thế một chiều, được sử dụng làm thế chuẩn cho bộ so sánh. Lối vào thứ hai của bộ so sánh được lấy từ ngõ ra của DAC có giá trị V_d . Khi $V_d < V_i$, lối ra bộ so sánh V_{ss} ở mức “1” cho phép cổng logic LG mở để các xung từ máy phát xung chuẩn đi vào bộ đếm. Bộ đếm sử dụng là loại đếm lên, cho nên thế V_d sẽ tăng dần theo số xung tăng của bộ đếm, nó có dạng bậc thang dốc lên. Khi thế $V_d = V_i$ thì lối ra bộ so sánh chuyển về mức “0”, cổng logic LG đóng lại không

cho xung vào bộ đếm, kết thúc một chu trình biến đổi. Như vậy, mã số của bộ đếm là mã số tương ứng với giá trị điện thế V_i cần biến đổi.



Hình 4.2: ADC loại điều khiển đếm lên.

2.2. Phương pháp so sánh liên tục



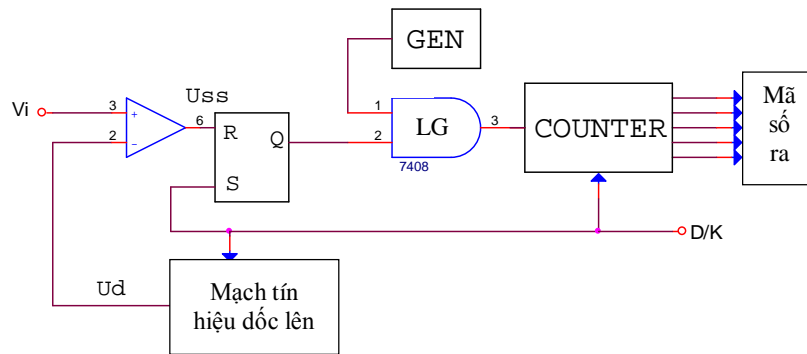
Hình 4.3: ADC loại so sánh liên tục.

Phương pháp này cũng dựa trên phương pháp đếm và tín hiệu V_i vào cũng được lấy làm thế chuẩn, nhưng ở đây V_i là thế thay đổi. Khi thế V_d tăng tương ứng với V_i thì mạch điều khiển đếm cho phép bộ đếm đếm lên (down), cho đến khi thế V_i giảm mạch điều khiển đếm cho phép bộ đếm đếm xuống (up). Kết quả cho ta mã số ra tương ứng với những giá trị cần biến đổi như hình 4.3.

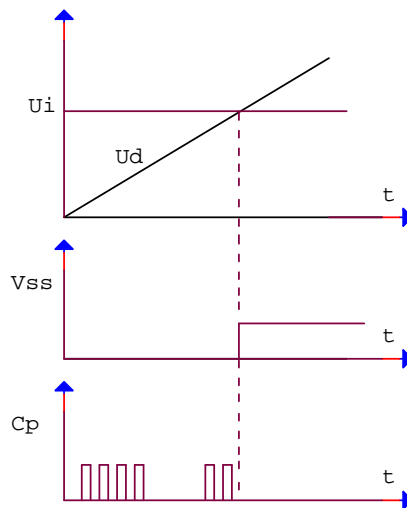
2.3. Phương pháp dùng tín hiệu dốc lên

Các phương pháp trên làm quá trình biến đổi bị gián đoạn, bởi thế muốn kết thúc một quá trình biến đổi phải sử dụng một thời gian nhất định để Reset toàn bộ hệ thống. Mặt khác do tín hiệu so sánh V_d lấy ra từ ADC dạng bậc thang nên độ chính xác của phép biến đổi là không cao. Để khắc phục nhược điểm đó, người ta sử dụng mạch đếm sử dụng tín hiệu dốc lên với cấu hình như hình 4.4.

Xung vào U_i được lấy làm chuẩn cho bộ so sánh, lỗi vào khác của bộ so sánh được cấp tín hiệu dốc lên U_d . Khi $U_d < U_i$ và $Q = 1$ sẽ cho phép xung vào mạch đếm cho đến khi $U_d > U_i$ thì cổng đóng lại và kết thúc quá trình biến đổi.



Hình 4.4: ADC loại dùng tín hiệu dốc lên.

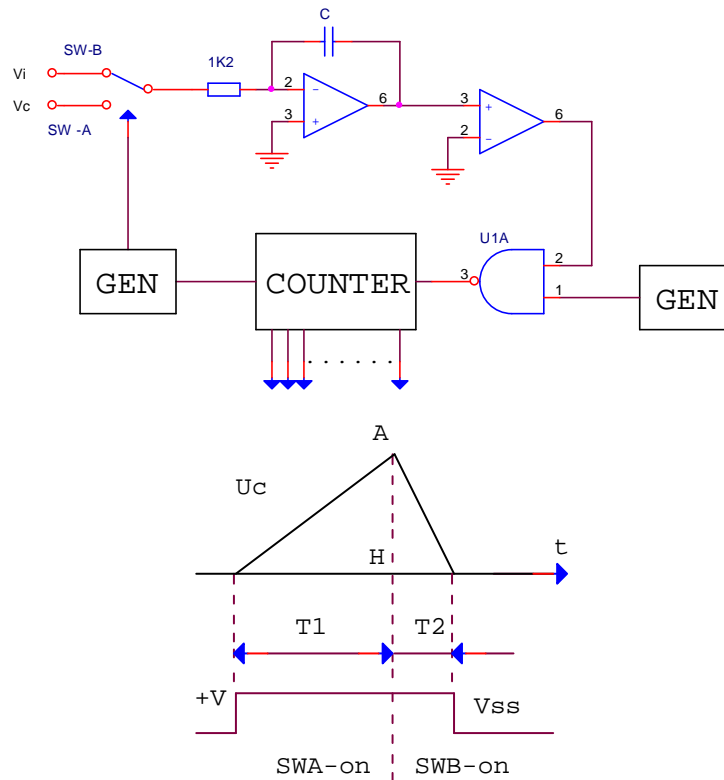


Hình 4.5: Giảm đồ xung ADC loại dùng tín hiệu dốc lên.

Nhận xét:

- Kết quả U_i tỉ lệ với mã lối ra,
- Thời gian biến đổi hoàn toàn phụ thuộc biên độ xung vào U_i và độ dốc U_d , do đó độ dốc càng cao thì kết quả càng chính xác,
- Muốn đo thể U_d biến thiên theo thời gian, phải liên tục xoá U_d mỗi khi thoả điều kiện $U_d > U_i$. Kết quả thu được ở mạch đếm cần phải được chuyển ngay vào bộ nhớ để chuẩn bị cho biến đổi tiếp theo.

2.4. Phương pháp dùng tín hiệu hai độ dốc



Hình 4.6: ADC loại dùng tín hiệu hai độ dốc.

Trong các phương pháp nêu trên, quá trình biến đổi là gián đoạn, vì muốn kết thúc một quá trình biến đổi phải sử dụng một thời gian nhất định để xoá toàn bộ hệ thống. Mặt khác, do tín hiệu so sánh V_d lấy ra từ ADC dạng bậc thang nên độ

chính xác của phép biến đổi không cao. Để khắc phục nhược điểm đó, mạch đếm dùng tín hiệu dốc lên được áp dụng.

U_i là một thế âm, mạch điều khiển cho phép đóng ở vị trí SWA, tương ứng toàn mạch ở trạng thái xoá (00...0). Tín hiệu U_i sẽ được lấy tích phân:

$$U_{tf} = U_A = -\frac{1}{RC} \int U_i dt = -\frac{U_i}{RC} t_1$$

Điện áp này là một đường dốc lên đưa vào bộ so sánh (comparator), lỗi ra $U_{ss} = 1$ xung nhịp sẽ đi đến bộ đếm. Mạch đếm thực hiện đếm lên cho đến khi tất cả các bộ lỗi ra ở trạng thái "1" thì mạch điều khiển chuyển vị trí sang SWB, với thế chuyển U_c . Mạch tích phân sẽ lấy tích phân:

$$U'_{tf} = U_A = -\frac{1}{RC} \int U_i dt + U_a = -\frac{U_i}{RC} t_2 + U_A$$

So sánh ta có:

$$U_A = \frac{U_c}{RC} t_2$$

Nếu gọi: n_1 và n_2 là số chu kỳ theo dao động chuẩn (với chu kỳ T) mà bộ đếm đếm được trong khoảng thời gian t_1 và t_2 thì ta có:

$$U_i = -\frac{n_2 T}{n_1 T} U_c = -\frac{n_2}{n_1} U_c$$

với n_1 là số đếm nên:

$$n_2 = -\frac{n_1 U_i}{U_c} = -n_1 \frac{U_i}{U_c}$$

Nhận xét:

- n_2 không phụ thuộc vào hằng số RC của mạch tích phân,
- n_2 không phụ thuộc vào T, nghĩa là T không đòi hỏi tính ổn định cao,
- Tạp âm được loại bỏ vì U_i được lấy tích phân.

3. Các đặc trưng chính của ADC

3.1. Độ chính xác

Độ chính xác của ADC phụ thuộc chủ yếu vào phần tạo tín hiệu so sánh và mạch so sánh.

Độ chính xác cùng với độ phân giải và độ tuyến tính của DAC sẽ ảnh hưởng lên độ chính xác của toàn mạch ADC.

Mạch so sánh gây nên độ chính xác kém khi ở thời điểm chuyển tiếp của tín hiệu vào. Ngoài ra, khoảng chuyển tiếp này chỉ có thể thay đổi theo trị tuyệt đối của điện thế vào, tức là ở mỗi biên độ vào ta có một độ rộng chuyển tiếp riêng tạo ra một hoạt động không tuyến tính cho phép so sánh.

Độ chính xác phụ thuộc độ ổn định và phát chính xác của xung chuyển mạch.

3.2. Độ phân giải

Độ phân giải của ADC liên quan đến số bit lối ra, nếu số bit là n thì số trạng thái của tín hiệu số là 2^n mức điện thế khác nhau. Như vậy, độ phân giải của mạch là $\frac{1}{2^n}$. Độ phân giải càng nhỏ thì điện thế ra càng có dạng liên tục được rút ngắn lại, nghĩa là bậc càng nhỏ.

3.3. Độ tuyến tính

Thế lối ra của DAC có dạng bậc thang, nếu mạch là lí tưởng thì các bậc có chiều cao đều nhau. Vì vậy, độ dốc của bậc thang là một đường thẳng. Trong thực tế, do các yếu tố thụ động, các bậc thang có chiều cao là khác nhau, nghĩa là độ tuyến tính thực lệch khỏi đường lí tưởng trên. Độ tuyến tính của ADC chính là tính chất phản ánh độ lệch đó.

§4.2. ADC LOẠI SO SÁNH SONG SONG (ADC Flash)

Trong lĩnh vực điện tử hạt nhân, ADC là khối điện tử chức năng hết sức quan trọng trong hệ phổ kế. Có thể nói rằng ADC sớm được sử dụng trong điện tử hạt nhân. Ở đây ta xét chi tiết 3 loại ADC phổ biến sau:

- ADC loại so sánh song song,

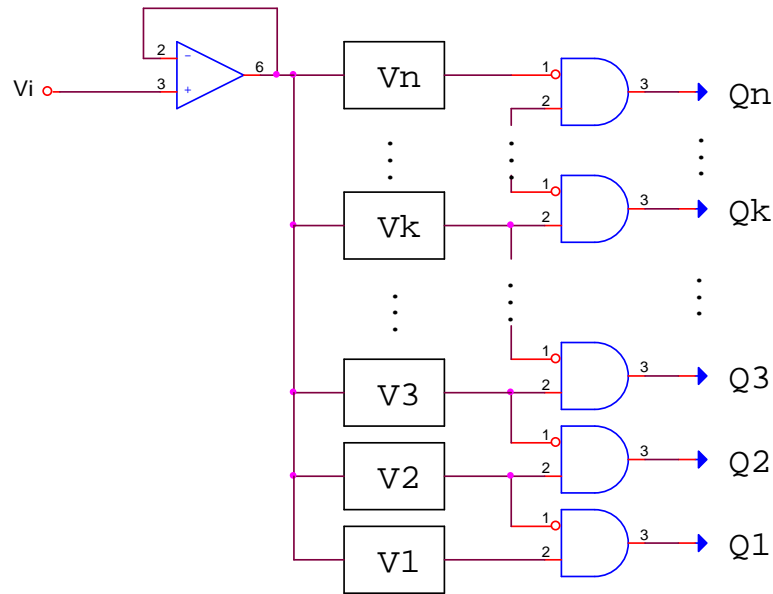
- ADC gắn đúng liên tiếp,
- ADC Wilkinson.

1. Nguyên lí chung

ADC loại song song có cấu trúc gồm nhiều bộ so sánh ghép chồng nhau với mức ngưỡng tăng dần (hình 4.7). Mức ngưỡng V_{\min} là mức ngưỡng thấp nhất. Nếu độ rộng kênh là ϵ và ADC gồm n kênh thì điện áp cực đại mà nó có thể biến đổi là:

$$V_{\max} = V_{\min+\epsilon} + V_{\min+2\epsilon} + \dots + V_{\min+n\epsilon} + V_{\min}$$

Để có n kênh thì cần phải có $n+1$ bộ so sánh.



Hình 4.7: ADC loại song song.

2. Phương pháp hiệu chỉnh

- Ưu điểm của ADC là so sánh song song, không cần bộ nhớ tương tự và tốc độ biến đổi rất nhanh (ADC Flash),
- Nhược điểm: ADC phải sử dụng một số lượng lớn các mạch so sánh, dẫn đến sự cồng kềnh cho thiết bị, mặt khác do sự không đồng đều giữa các kênh làm tòi độ phi tuyến vi phân.

Ví dụ: ADC 7 bit, nghĩa là số kênh biến đổi $n = 2^7 = 128$ kênh, nếu $V_i = 10\text{ V}$ thì độ rộng kênh: $\varepsilon = \frac{10V}{128} \approx 80\text{ mV}$. Giả sử thế offset có giá trị cỡ $\pm 5\text{ mV}$, thì sai số của độ rộng kênh thứ k và $k + 1$ là:

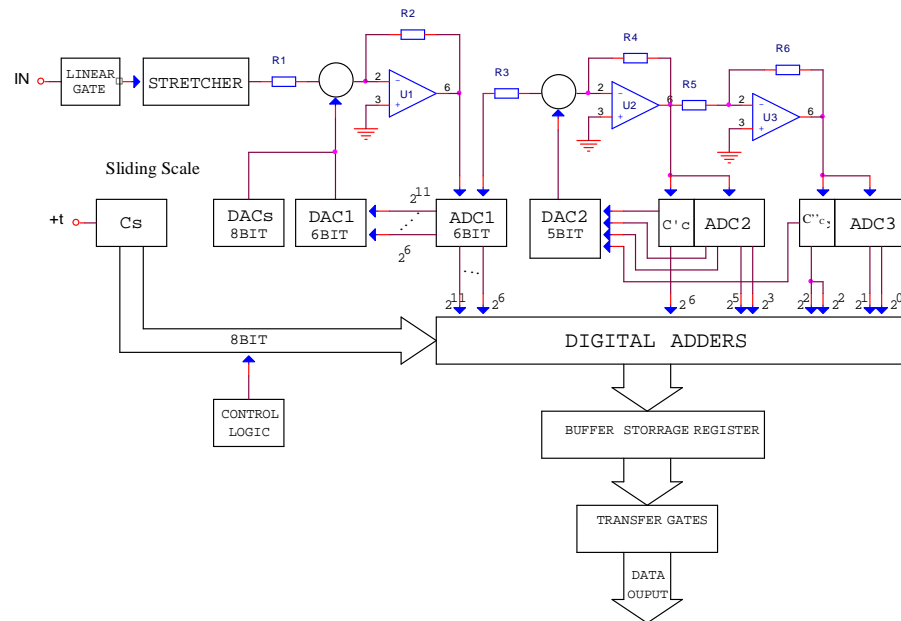
$$\varepsilon' = \varepsilon_{k+1} - \varepsilon = 5\text{ mV} - (-5\text{ mV}) = 10\text{ mV}$$

Sai số của biến đổi ADC là:

$$\Delta\varepsilon = \frac{10}{80} = 12,5\%$$

đó là sai số quá lớn và không thể sử dụng ADC kiểu này trong hệ thống đo bức xạ hạt nhân.

Khắc phục nhược điểm trên, người ta sử dụng ADC nhanh kép như hình 4.8. Xung vào sau khi đi qua các mạch vào (Linear Gate) được đưa đến lối vào mạch cộng qua mạch kéo dài và nhớ đỉnh xung (Stretcher).



Hình 4.8: ADC kép loại song song.

Thế vào V_{in} được cộng với một thế nền V_s (là điện thế được tạo ra bởi việc sử dụng phương pháp thanh trượt (Sliding Scale), mạch hiệu chỉnh này gồm DAC 8 bit và bộ đếm Cs). Điện thế tổng $V'_{in} = V_{in} + V_s$ được ADC1 biến đổi (sau 0,4 μ s) cho ra 6 bit cao ở lối ra ($2^{11} \div 2^6$). Mã số này được biến đổi ngược trở lại thành thế tương tự V_{DAC1} nhờ DAC1 và được trừ đi nhờ vào U1 để có $V_1 = V'_{in} - V_{DAC1}$. Sau đó, khi thế $V_1 > V'_C$ thì C'_C phát tín hiệu, tức bit 2^6 được cộng thêm vào bộ cộng A_Z . Thủ tục lặp lại như 6 bit cao và thu được 3 bit giữa (2^5 đến 2^3).

Điện thế dư V_2 được khuếch đại ở U3 và tiếp tục so sánh với thế mẫu V'_C . Nếu $V_2 > V'_C$ thì C''_C tác động các bit $2^2 \rightarrow 2^1$ được cộng vào bộ cộng số, ta thu được 3 bit nhỏ $2^2; 2^1; 2^0$ bởi ADC3. Sau quá trình phân tích, tín hiệu số tương đương với V_s được trừ đi từ bộ cộng số (2^6).

§4.3. ADC LOẠI GẦN ĐÚNG LIÊN TIẾP

1. Nguyên lí

ADC gần đúng liên tiếp hoạt động theo nguyên lí của phương pháp cân. Giả sử muốn cân một vật có trọng lượng m , ta sử dụng các quả cân $m_1 < m_2 < m_3 < m_4$. Đầu tiên đặt quả cân lớn nhất m_4 để so sánh với m , nếu $m_4 > m$ thì lấy m_4 ra và thay bởi m_3 . Nếu $m_3 < m$ ta giữ lại m_3 để so sánh. Nếu $m_3 + m_2 < m$, giữ lại m_2 và thêm m_1 ... Bước so sánh cuối cùng kết thúc khi tổng số khối lượng các quả cân đem so sánh có giá trị gần với khối lượng m nhất. Như vậy, nếu khối lượng quả cân càng được chia nhỏ thì việc so sánh trên càng chính xác.

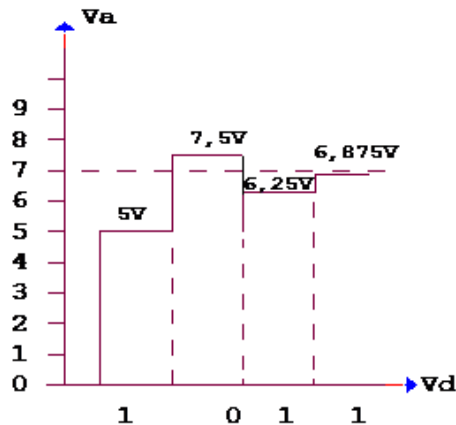
Một cách tương ứng, nếu ta có ADC 16 kênh với dải điện áp cực đại là $V_{max} = 10V$, thì độ rộng kênh: $\varepsilon = \frac{10V}{16} = 0,625V$.

Với 16 kênh cần bốn trọng số nhị phân: $2^3; 2^2; 2^1; 2^0$, tức các trọng số nhị phân tương ứng sẽ bằng:

$$\begin{aligned}
N_{\text{MSB}} (2^3) &= 2^3 \times 0,625 \text{ V} = 5,000 \text{ V} && (\text{MSB}) \\
N_{\text{MSB}} (2^2) &= 2^2 \times 0,625 \text{ V} = 2,500 \text{ V} \\
N_{\text{MSB}} (2^1) &= 2^1 \times 0,625 \text{ V} = 1,250 \text{ V} \\
N_{\text{LSB}} &= 2^0 \times 0,625 \text{ V} = 0,625 \text{ V} && (\text{LSB})
\end{aligned}$$

Khi thế lối vào là V_i , trước hết được so sánh với bit MSB = 5 V. Giả sử $V_i = 7 \text{ V}$, ta thấy $V_i > 5 \text{ V}$, nên trọng số nhị phân 2^2 được đưa vào để so sánh với V_i , ta có: $5 + 2,5 = 7,5 \text{ V} > V_i$, vì vậy trọng số nhị phân 2^2 được loại ra để đưa trọng số 2^1 vào: $5 + 1,25 = 6,25 < 7 \text{ V}$, do đó trọng số 2^1 được giữ lại và đưa thêm trọng số 2^0 vào: $5 + 1,25 + 0,625 = 6,875 \text{ V} \approx V_i$. Kết quả, những trọng số được giữ lại tương ứng mức logic là “1”, các trọng số bị loại bỏ tương ứng mức logic là “0”, cho nên giá trị tương tự V_i ở lối vào ADC tương ứng với mã lối ra là 1011.

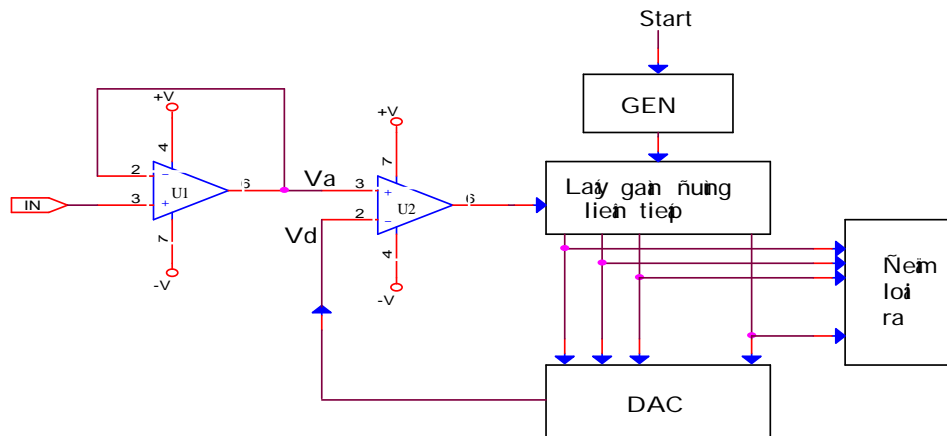
Như vậy nếu số kênh của ADC tăng lên thì càng chính xác trong phép biến đổi trên.



Hình 4.9: Nguyên tắc hoạt động của ADC gần đúng liên tiếp.

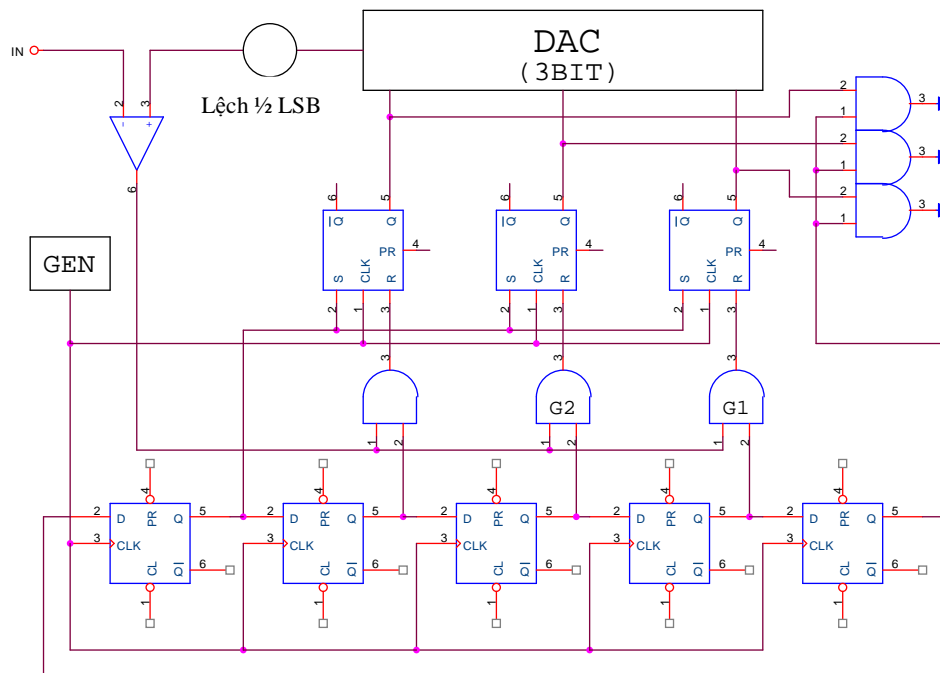
2. Sơ đồ khối của ADC gần đúng liên tiếp

Khi có xung khởi phát (Start), mạch đưa bit MSB lên “1”, các bit còn lại ở mức “0”. Mã số nhị phân của Start được đưa đến DAC để tạo thế ngưỡng cho bộ so sánh trên U_2 , tức là thế V_d đóng vai trò thế ngưỡng của bộ so sánh. Nếu thế ngưỡng V_d lớn hơn thế lối vào V_{in} , ngõ ra mạch so sánh ở mức “0”, tạo xung điều khiển Start loại bỏ bit này, tức là đưa nó về “0”.



Hình 4.10: Sơ đồ khối của ADC gần đúng liên tiếp.

Tiếp theo Start đưa bit kế tiếp lên “1” và hoạt động so sánh như đối với MSB. Trên hình 4.11 biểu diễn sơ đồ của ADC gần đúng liên tiếp 3 bit.



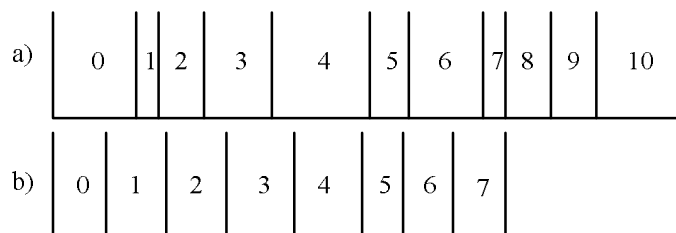
Hình 4.11: Sơ đồ khối ADC gần đúng liên tiếp 3 bit.

3. Phương pháp thang trượt

Phương pháp thang trượt nhằm hiệu chỉnh sự không chính xác của độ rộng kênh. Sự không chính xác đó được xác định bởi các yếu tố thực thể khác nhau. Hình 4.12a chỉ ra 11 kênh ADC có sự không chính xác về độ rộng kênh khá lớn.

Giả sử thay vì 11 kênh thì chỉ có 8 kênh là cần thiết. Từ đó, sự không chính xác độ rộng kênh của ADC mới được làm đều nhau bằng việc xác lập lại 8 kênh mới theo thủ tục lấy trung bình như sau:

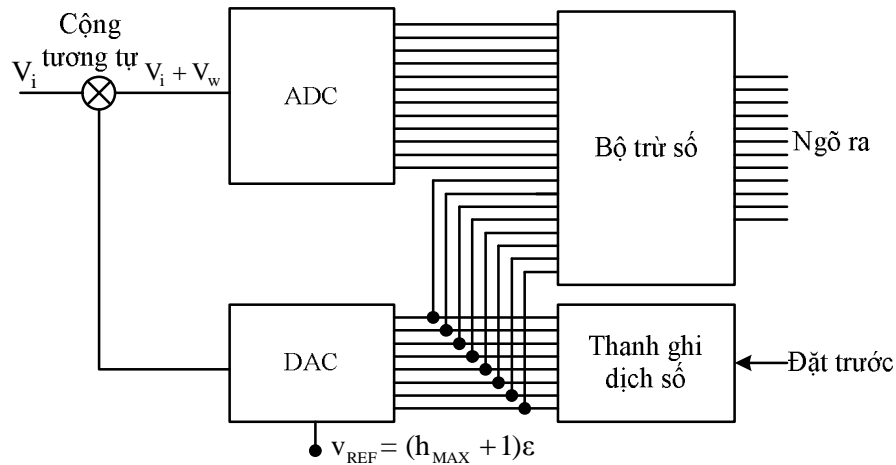
Độ rộng kênh zero của thang ADC mới hình thành từ việc lấy trung bình độ rộng các kênh 0, 1, 2, 3 của thang cũ; độ rộng kênh thứ nhất của thang ADC mới hình thành từ việc lấy trung bình độ rộng các kênh 1, 2, 3, 4 của thang cũ... Độ rộng kênh thứ bảy của thang ADC mới hình thành từ việc lấy trung bình độ rộng các kênh 7, 8, 9, 10 của thang cũ. Nói cách khác, độ rộng của kênh bất kì theo thang ADC mới sẽ thu được bằng việc lấy trung bình độ rộng kênh có cùng thứ tự theo thang cũ và các độ rộng của 3 kênh theo thang cũ tiếp sau kênh đang xét.



Hình 4.12: a) Phân bố độ rộng kênh của ADC gốc; b) Phân bố độ rộng kênh sau khi lấy trung bình trên 4 kênh của ADC gốc.

Tác dụng của việc lấy trung bình được minh họa trong hình 4.12b đã góp phần làm giảm đáng kể về sai số độ rộng kênh. Thang mới có 8 kênh, tức là nhỏ hơn thang cũ 3 kênh. Phương pháp thang trượt áp dụng cho ADC có độ phân giải cao được chỉ ra trong hình 4.13. Bắt đầu từ một ADC nào đó có số kênh cho trước, chẳng hạn là 4096 kênh, tương đương với 12 bit và được lấy trung bình trên 256 kênh. Như vậy, số kênh có hiệu lực theo dự kiến ở thang cuối sẽ là $4096 - 256 = 3840$ kênh. Giả sử ngõ vào là 10 V đối với ADC gốc, lúc đó độ rộng một kênh khoảng $\varepsilon = 2,5$ mV, khoảng trung bình cho thang trượt là $2,5 \text{ mV} \times 256 = 640 \text{ mV}$.

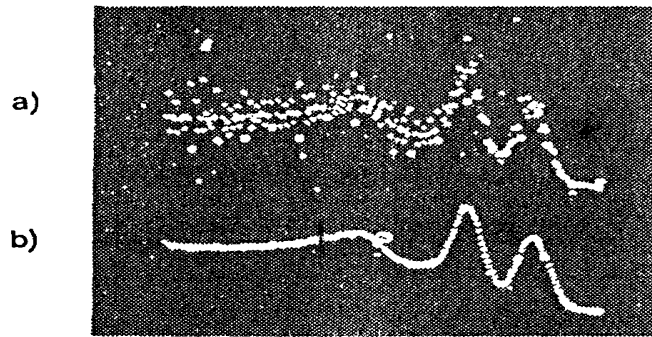
Khoảng trung bình này được nhận dạng bằng cách tạo ra thế V_w là tích của các độ rộng ϵ của ADC đó, $V_w = h \cdot \epsilon$, trong đó biến số h chạy từ 0 đến 255 kênh, và cộng các giá trị h này vào các xung tới. Kết quả $V_i + V_w$ được mã hoá và h được trừ bớt từ chữ số nhận được. Trong cách này, V_i lại đóng góp vào giá trị của chữ số đã hiệu chỉnh đó. Lúc này, giả sử rằng một biên độ giống nhau xảy ra lặp lại ở ngõ vào và ở mọi thời điểm, một giá trị khác nữa của thế V_w xuất hiện ở ngõ ra của bộ trừ số sẽ luôn luôn như nhau, vì lí do nếu n_i là chữ số tương ứng với V_i có độ rộng ϵ thì rõ ràng chữ số tương ứng với $V_i + h \cdot \epsilon$ chính là $n_i + h$. Một lần nữa, số đã được hiệu chỉnh n_i là đã được trừ bớt một giá trị là h . Tuy nhiên, khi h thay đổi, biên độ tương tự $V_i + h \cdot \epsilon$ ở ngõ vào ADC được sắp xếp sang các kênh khác của ADC gốc. Chẳng hạn, nếu h trải trong dải $0 \div 255$ thì độ rộng kênh có hiệu lực là do việc lấy trung bình các độ rộng 256 kênh liên tiếp trong ADC gốc. Số kênh được lấy trung bình càng nhiều, độ không chính xác cuối cùng về độ rộng kênh càng nhỏ.



Hình 4.13: Cách lấy trung bình của thang trượt.

Trong hình 4.13, hoạt động của thanh ghi số có thể là tuần tự, tức là thanh ghi đó có thể thay thế bởi một bộ đếm tăng lên một (+1) sau mỗi phép biến đổi, và chữ số đó được viết vào trong thanh ghi. Việc đặt trước liên tiếp ở ngõ vào thanh ghi số là khả dĩ nếu các biên độ ngõ vào được phân bố ngẫu nhiên, và thông thường trong thực nghiệm, được thay thế bằng tín hiệu logic sau khi kết thúc một phép biến đổi.

Có thể nhận thấy rõ hiệu quả của phương pháp thang trượt khi so sánh hai phổ ^{60}Co dùng detector nhấp nháy trong máy phân tích đa kênh có ADC loại xấp xỉ liên tiếp 1024 kênh trong hình 4.14. Với hình 4.14a, đo khi ADC thang trượt chưa được thực hiện. Các thăng giáng về nội dung từ kênh này đến kênh khác xảy ra do tính chính xác về độ rộng kênh của ADC tồi. Khi xác lập mạch hiệu chỉnh bằng thang trượt, phổ được cải thiện tốt hơn như hình 4.14b.



Hình 4.14: Phổ ^{60}Co dùng detector nhấp nháy thu được với ADC 1024 kênh.

- a) Không có sự hiệu chỉnh bằng thang trượt,
- b) Có hiệu chỉnh bằng thang trượt.

§4.4. ADC WILKINSON

1. Nguyên lí

ADC Wilkinson được xây dựng trên phương pháp xác định khoảng thời gian nhờ quá trình nạp - phóng của tụ nhớ bởi nguồn dòng không đổi.

Trên hình 4.15 là sơ đồ khối ADC Wilkinson. Trạng thái ban đầu, điện thế lối ra của U_2 ở mức 1 nên $Q = 1$, $\overline{Q} = 0$ khoá S_2 đóng, khoá S_1 mở, cho phép tụ C nạp điện cho tới khi biên độ bằng đỉnh xung V_1 lối vào. Khi tụ nạp điện tới đỉnh của biên độ thì tín hiệu Start xuất hiện cho phép đảo trạng thái trigger RS trên U4A là

$Q = 0$, trên U4B là $\overline{Q} = 1$, làm cho S_2 mở, S_1 đóng, tụ C phóng điện bởi nguồn dòng I_0 , và điện thế trên tụ giảm theo quy luật:

$$V_c(t) = V_i - \frac{I_0}{C} t$$

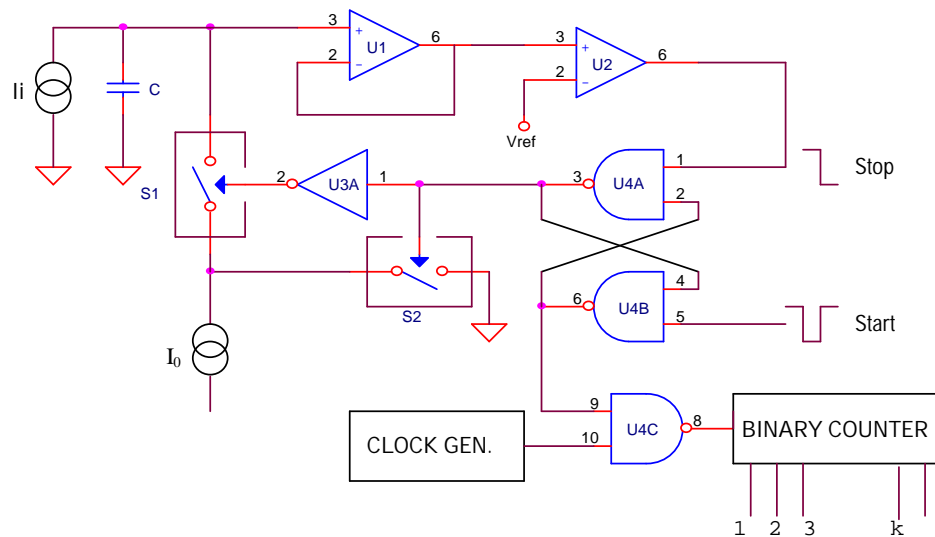
Cho đến khi $V_c(t) \leq V_{ref}$ thì lỗi ra bộ so sánh chuyển trạng thái tạo nên tín hiệu Stop đảo trạng thái ra của trigger RS. Trong thời gian đảo giữa 2 trạng thái T_{conv} , U4C cho phép xung nhịp chuyển vào bộ đếm.

Như vậy:
$$V_c(t) = V_{ref} = V_i - \frac{I_0}{C} T_{conv}$$

hay:
$$T_{conv} = (V_i - V_{ref}) \frac{C}{I_0} = V_i \frac{I_0}{C} - V_{ref} \frac{I_0}{C}$$

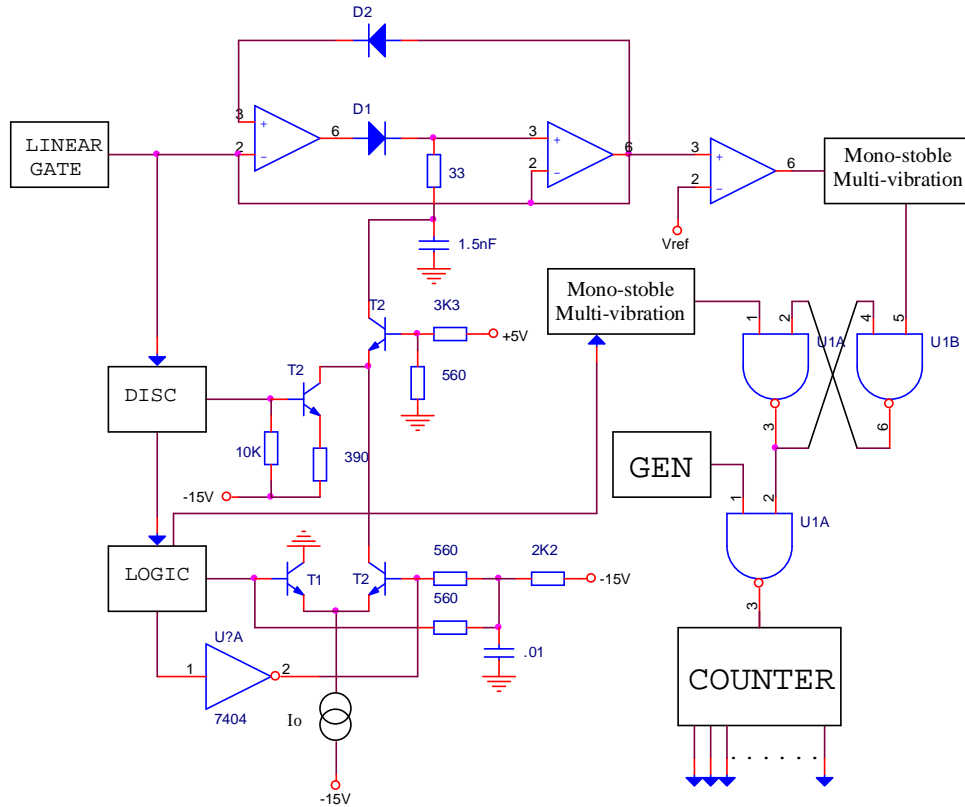
Gọi chu kỳ xung nhịp là t_{clock} thì số đếm được bộ đếm thực hiện trong khoảng thời gian T_{conv} là:

$$N = \frac{T_{conv}}{t_{clock}} = \frac{1}{t_{clock}} (V_i - V_{ref}) \frac{C}{I_0}$$



Hình 4.15: Sơ đồ nguyên lý ADC Wilkinson.

2. Sơ đồ khối ADC Wilkinson



Hình 4.16: Sơ đồ khối ADC Wilkinson.

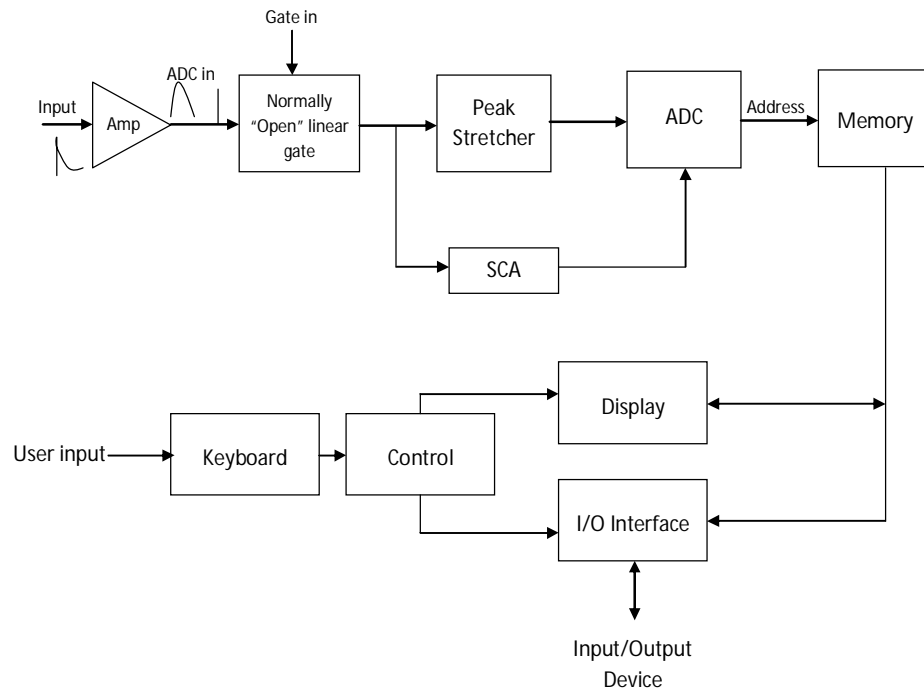
§4.5. PHÂN TÍCH ĐA KÊNH

1. Giới thiệu chung

Máy phân tích đa kênh (MCA) có thể hình dung như chuỗi máy phân tích đơn kênh (SCA) gắn liền với việc tăng dần các cửa sổ liên tiếp nhau. Về cơ bản, MCA bao gồm bộ biến đổi tương tự - số, phần logic điều khiển, bộ nhớ và hiển thị. Máy phân tích đa kênh tập hợp tức thời mọi dải thế và thể hiện thông tin này theo thời

gian thực. Chính trong khoảng thời gian ấy, quá trình phân tích phổ được hoàn thiện theo từng SCA.

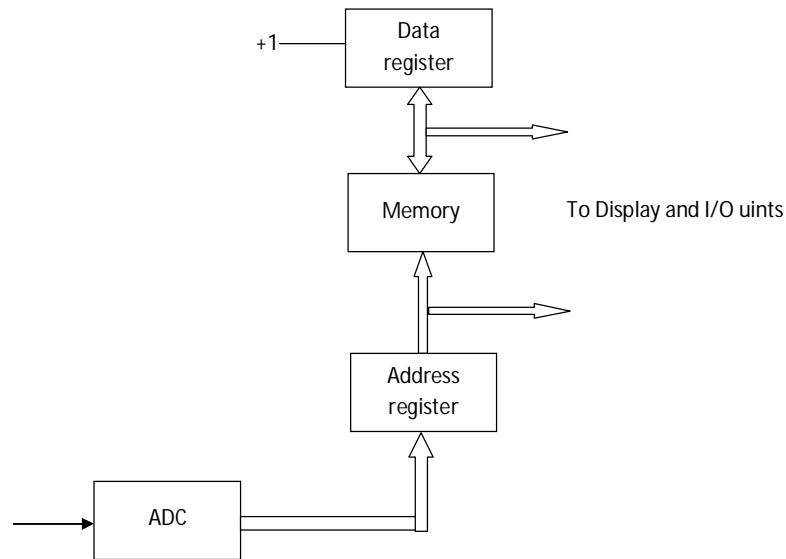
Hình 4.17 minh hoạ cấu hình khối MCA điển hình. Xung năng lượng ngõ vào được kiểm tra có thoả mãn điều kiện ngưỡng phân biệt bởi SCA hay không, nếu có thì xung sẽ gửi tới bộ ADC. ADC sẽ biến đổi xung tín hiệu thành số tương ứng với năng lượng của sự kiện. Số này được biến đổi thành địa chỉ định vị cho vị trí bộ nhớ nào đó, đồng thời, số đếm nội dung của ô nhớ ấy được cộng thêm 1. Sau khoảng thời gian tập hợp dữ liệu, bộ nhớ sẽ chứa các chữ số tương ứng với số xung tại mỗi mức thế rời rạc. Phân hiển thị đọc các nội dung bộ nhớ, trong đó các ô nhớ tương đương với số xung vào mang năng lượng xác định.



Hình 4.17: Các khối cơ bản của MCA.

Tín hiệu lỗi ra của ADC được biểu diễn dưới dạng mã số nhị phân và bộ phân tích biên độ xung đa kênh phải luôn ghi nhận số xung được biến đổi trong mỗi kênh. Về căn bản, MCA luôn chứa bộ nhớ có số địa chỉ bằng số kênh được cung cấp, nội dung của mỗi vị trí bộ nhớ (ô nhớ) là số lần trong đó xung lỗi vào tương ứng với chỉ số kênh được ADC biến đổi.

Trong hình 4.18 là sơ đồ khối đơn giản của việc tổ chức bộ nhớ của MCA được chỉ ra. Người ta thấy rằng địa chỉ của vị trí ô nhớ được lựa chọn nhờ thiết bị ngoài ADC. Điều này khác với các hệ thống khác trong đó thiết bị ngoài đưa dữ liệu vào trong vị trí bộ nhớ mà địa chỉ ô nhớ này được chọn lựa bởi chính bản thân hệ thống. Trong khối MCA, kênh đã biến đổi dữ liệu luôn xác định địa chỉ của vị trí bộ nhớ. Nội dung mới của ô nhớ này thuần túy là giá trị trước đó cộng thêm 1.



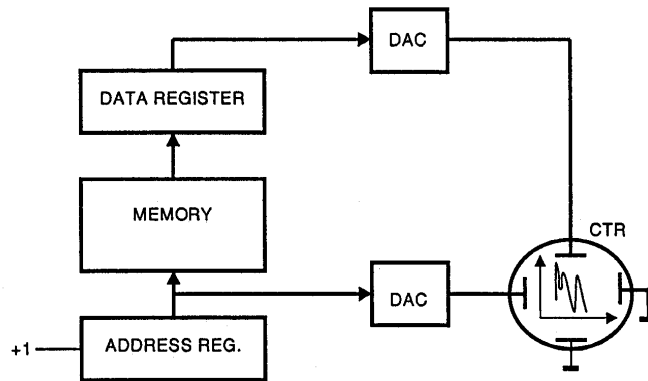
Hình 4.18: Tổ chức bộ nhớ của MCA.

Tuần tự các thao tác thực hiện mỗi lần một xung được phân tích như sau:

- ADC biến đổi biên độ xung vào sang dạng số,
- Chữ số này được lưu trữ trong thanh ghi dịch địa chỉ của bộ nhớ MCA và một ô nhớ được chọn lựa,
- Nội dung của ô nhớ này được lưu trữ trong thanh ghi dữ liệu,
- Nội dung của thanh ghi dữ liệu được tăng lên một đơn vị,
- Nội dung mới của thanh ghi dữ liệu ấy được ghi ngược trở lại vào ô nhớ đã được chọn lựa trên.

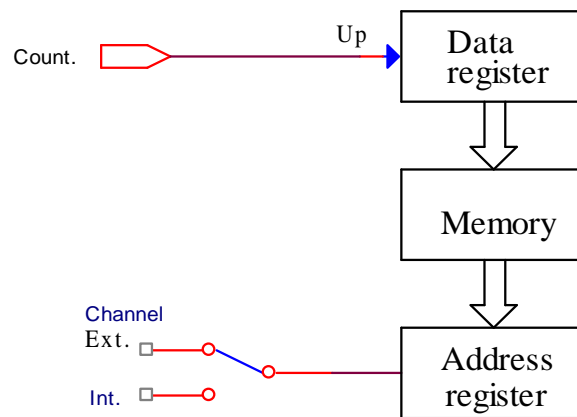
Quá trình này được lặp lại nhiều lần. Khi kết thúc, bộ nhớ của MCA chứa thông tin theo xác suất rơi vào các kênh của xung. Nếu biên độ xung tỉ lệ với năng

lượng của bức xạ, bộ nhớ sẽ chứa phổ năng lượng. Việc hiển thị phổ được thực hiện qua sơ đồ mô tả trong hình 4.19.



Hình 4.19: Biểu diễn chức năng nhớ và hiển thị phổ.

Nếu nội dung của thanh ghi dịch địa chỉ được tăng lên rất nhanh, mỗi lần một đơn vị, thì thanh ghi dữ liệu sẽ tuần tự biểu diễn nội dung của mỗi vị trí ô nhớ. Khi nối một bộ biến đổi số sang tương tự tới thanh ghi dữ liệu và bộ ADC khác tới thanh ghi địa chỉ, thì sẽ tạo ra hai tín hiệu tương tự. Trong khi ADC này xuất hiện tín hiệu có thể ra tỉ lệ với nội dung bộ nhớ thì ADC kia cho tín hiệu có thể tỉ lệ với địa chỉ (hay với kênh). Khi nối ngõ ra của ADC trên với bảng quét dọc của đèn tia cathod và lối ra của DAC dưới với bảng quét ngang, phổ sẽ được hiển thị trên màn hình.



Hình 4.20: Bộ đo đếm đa thang (MCS - Multi channel scaler).

Một chế độ hoạt động khác có thể thực hiện được trong khối MCA với cấu trúc cơ bản được minh hoạ ở hình 4.20, đó chính là sử dụng nó như một bộ đo đếm đa thang. Chế độ này được áp dụng cho việc đo thời gian sống của các đồng vị phóng xạ hoặc đếm số xung theo thời gian. Trong các trường hợp đó, mỗi vị trí bộ nhớ được địa chỉ hoá liên tiếp theo chu kì thời gian xác định gọi là thời gian định trước (Preset time). Thanh ghi dữ liệu đếm số xung ngoài và tại thời điểm kết thúc, mỗi chu kì thanh ghi này sẽ lưu nội dung của nó vào trong vị trí bộ nhớ. Địa chỉ kế tiếp được lựa chọn nhờ máy phát xung ngoài hoặc trong và tiến trình xử lí được lặp lại lần nữa.

2. Tổ chức bộ nhớ và bộ định thời gian

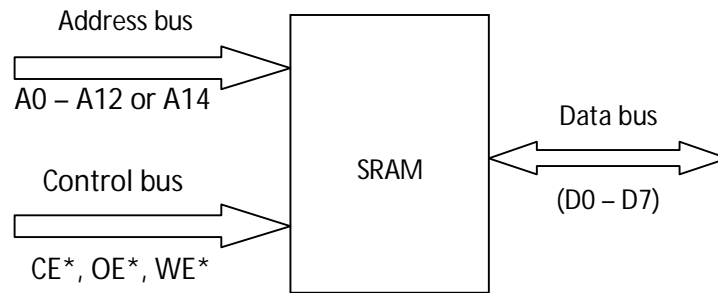
Bộ nhớ dữ liệu được xây dựng trên các chip RAM mà việc tổ chức kết nối giữa chúng thường tùy thuộc vào mỗi MCA đặc thù. Trong mọi trường hợp, số các địa chỉ là tương thích với số các kênh, nhưng số các bit trên kênh lại phụ thuộc vào dạng mã đảm trách. Nếu thông tin được lưu theo mã nhị phân thuần túy, n bit trên kênh luôn xác định 2^n số đếm trên kênh.

2.1. Bộ nhớ lưu trữ dữ liệu (RAM)

Phần bộ nhớ của MCA thông thường được hình thành từ cả hai loại: các bộ nhớ chỉ đọc (ROM) và các bộ nhớ truy xuất ngẫu nhiên (RAM). ROM dùng để lưu các chương trình thường trú, RAM khác với ROM là có thể đọc và viết được dữ liệu. Trước hết, có thể lưu dữ liệu bằng cách viết dữ liệu này vào trong RAM và về sau có thể đọc dữ liệu ra để xử lí. Do các tính chất đọc, viết linh hoạt nên RAM được áp dụng phổ biến tại nơi mà dữ liệu thường xuyên thay đổi. Vì lí do này, RAM thường được dùng để lưu trữ dữ liệu theo dạng kí tự hoặc số học. Điểm khác thứ hai là RAM sẽ mất hết dữ liệu nếu không được duy trì nguồn thế nuôi.

2.2. Sơ đồ khối của RAM tĩnh (SRAM)

Sơ đồ khối của một loại SRAM điển hình được chỉ ra trong hình 4.21. Khi so sánh với ROM thấy có nhiều điểm tương đồng: cả hai đều có các đường dữ liệu, các đường địa chỉ và các đường điều khiển. Song, các đường dữ liệu của RAM hoạt động được theo kiểu ghi vào lẫn đọc ra. Do vậy, chúng được đồng nhất như tuyến hai chiều (bidirection bus).



Hình 4.21: SRAM.

Trên thị trường ngày càng xuất hiện nhiều chủng loại SRAM, chúng khác nhau cả về dung lượng lẫn cách tổ chức dữ liệu và định vị địa chỉ. Dung lượng được áp dụng phổ biến nhất trong các thiết kế mới là 64K, 256K, Mbit, Gbit. Cấu trúc của tuyến dữ liệu luôn xác định cách tổ chức mảng lưu trữ của RAM. Trong hình 4.21, bus dữ liệu 8 bit được chỉ ra. Kiểu tổ chức này được biết đến như là RAM cỡ byte. Tuyến địa chỉ trên RAM trong hình 4.21 gồm các đường A₀ tới A₁₂. Địa chỉ 13 bit này là cần thiết để chọn lựa giữa 8K và 23K vị trí lưu trữ trong một vi mạch RAM 8K × 8bit, RAM 32K × 8bit có 15 đường địa chỉ từ A₀ tới A₁₄.

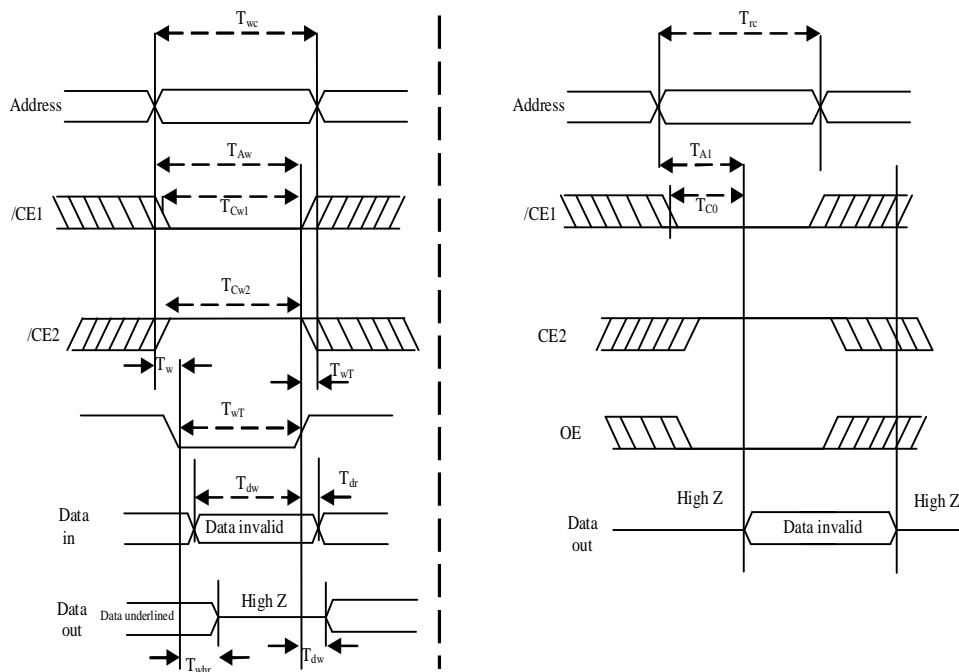
Để đọc hoặc viết dữ liệu từ RAM, trước tiên RAM phải là một chip được cho phép truy xuất. Cũng như ROM, điều này được thực hiện bằng cách chuyển lỗi vào /CE của RAM xuống mức logic “0”. Như đã nói trên, các đường D₀ tới D₇ là dữ liệu hai chiều, điều này có nghĩa là chúng sẽ hoạt động như các lối vào khi viết dữ liệu vào RAM, hay các lối ra khi đọc dữ liệu từ RAM. Tác vụ chuyển dữ liệu vào ô nhớ nào đó trong RAM có hiệu lực khi và chỉ khi /WE được chuyển xuống mức logic “0”. Cách thức ấy biểu hiện các đường dữ liệu như các đường vào. Mặt khác, để đọc dữ liệu từ ô nhớ nào đó trong RAM, /WE phải ở mức logic “1”. Ngoài ra, để đọc dữ liệu từ RAM, lối điều khiển cho phép xuất (/OE) cũng phải ở trạng thái hoạt động. Logic “0” tại lối vào này đảm bảo các lối ra 3 trạng thái của thiết bị. Các đường thuộc bus dữ liệu 3 trạng thái cho phép tác động song song nhằm mục đích mở rộng bộ nhớ dữ liệu bằng việc nối tiếp nhiều chip với nhau.

2.3. Các thiết bị SRAM chuẩn

Với SRAM chuẩn có dung lượng lớn và cách tổ chức của chúng là khác nhau. Chẳng hạn các chip 4361, 4363 và 4364 đều là các chip có mật độ 64K, nhưng mỗi chip có cách tổ chức khác nhau. Ví dụ, 4361 là chip 64K × 1bit, 4363 là chip

16K × 4bit và 4364 là chip 8K × 8bit. Điểm khác nhau giữa chúng là ở chỗ: chip 4364 có hai đường chọn lựa chip là /CE₁ và CE₂ thay vì một đường như ở các chip 4361 và 4363.

a. *Chu trình viết*: Giảm đồ sóng cho chu trình viết được minh hoạ trong hình 4.22. Ta bắt đầu dò các sự kiện thay thế trong suốt chu trình viết. Ở đây, các thời điểm cần quan tâm được chuẩn hoá tại mốc mà địa chỉ bắt đầu hiệu lực. Thời gian cực tiểu cho chu trình viết gọi là t_{wc} khoảng chừng 100 ns cho chip 4364. Địa chỉ này phải duy trì trạng thái ổn định cho đến khi chu trình viết hoàn tất.



Hình 4.22: Giảm đồ xung.

Kể đến, /CE₁ và CE₂ trở nên hiệu lực (active) và phải giữ trạng thái hiệu lực đó cho đến khi chấm dứt chu trình viết. Các độ rộng xung tương ứng là t_{cw1} và t_{cw2} . Trên giảm đồ xung, chúng khởi phát từ thời điểm tùy ý sau sự kiện địa chỉ nhưng trước sườn chính của /WE. Giá trị cực tiểu cho cả hai đường này là 80 ns. Mặt khác, /WE được chỉ định là không xảy ra cho đến khi t_{as} trôi qua. Đây chính là thời gian thiết lập địa chỉ và đặc trưng cho phần thời gian cực tiểu mà các lỗi vào địa chỉ phải ổn định trước khi /WE có thể được chuyển xuống logic “0”. Tuy

nhiên đối với chip 4364, thông số này bằng 0 ns. Độ rộng xung cho phép viết là t_{we} và giá trị cực tiểu bằng 60 ns.

Dữ liệu tới các lối vào D_{IN} được viết vào thiết bị đồng bộ theo sườn xuống của $/WE$ và dữ liệu đó phải có hiệu lực trong thời khoảng bằng t_{WD} trước sườn này. Khoảng thời gian này được gọi là hiệu lực hoá dữ liệu đến cuối chu trình viết, có giá trị cực tiểu 40 ns đối với chip 4364. Ngoài ra, thời gian này vẫn hiệu lực đối với thời gian bằng t_{DH} sau sườn này. Tuy nhiên, thời gian lưu dữ liệu này cũng như thời gian thiết lập địa chỉ đều bằng 0 đối với chip 4364. Cuối cùng, có một chu kì hồi phục ngắn xuất hiện sau khi $/WE$ quay trở về mức logic “1” trước khi chu trình viết chấm dứt. Thời khoảng này gọi là t_{WR} trong giản đồ sóng, và giá trị cực tiểu bằng 5 ns.

b. Chu trình đọc: Đối với bộ vi xử lí, để đọc byte dữ liệu từ thiết bị RAM, μP phải áp một địa chỉ nhị phân tới các lối vào A0 đến A14. Địa chỉ này can thiệp vào phần giải mã bên trong RAM nhằm lựa chọn vị trí lưu trữ của byte dữ liệu cần đọc. Lúc đó, μP phải chuyển trạng thái $/CE$ và $/OE$ xuống logic “0” nhằm cho phép RAM và các lối ra. Bấy giờ, byte dữ liệu tại lối ra D_0 đến D_7 là thích hợp và bộ vi xử lí có thể đọc dữ liệu trên data bus (đường dữ liệu).

Xuất phát từ việc mô tả về chu trình đọc, rõ ràng rằng ngay khi các lối vào của RAM được thiết lập, tức thì dữ liệu xuất hiện tại lối ra; song trên thực tế điều này không hoàn toàn tương thích. Thật vậy, giữa các lối vào địa chỉ và các lối ra dữ liệu tồn tại sự trễ (ngắn). Điều này dẫn tới 3 tính chất thời gian quan trọng được định nghĩa cho chu trình đọc RAM là: *thời gian thâm nhập* (t_{ACC}), *thời gian cho phép lựa chọn* (t_{CE}), và *thời gian bỏ truy cập* (t_{DF}).

Thời gian thâm nhập cho ta biết còn bao lâu để truy xuất dữ liệu đã lưu trữ trong RAM. Giả sử rằng cả $/CE$ và $/OE$ đang active ở mức logic “0”, và địa chỉ được áp tới các lối vào của RAM. Trong trường hợp này, thời gian làm chậm t_{ACC} xảy ra trước khi dữ liệu (được lưu trữ tại vị trí đã địa chỉ hoá) ổn định tại các lối ra. Vi xử lí phải chờ thời gian ít nhất bằng t_{ACC} trước khi đọc dữ liệu; nếu không, các kết quả vô hiệu lực có thể xảy ra.

Thời gian cho phép chọn lựa chip tương tự như thời gian thâm nhập. Thực tế, chúng bằng nhau đối với hầu hết các SRAM; chỉ khác nhau duy nhất ở chỗ ban đầu thiết bị SRAM được xác lập như thế nào: địa chỉ được áp đặt, $/OE$ về logic

“0” và tiếp đến tác vụ đọc được tiến hành bằng việc buộc /CE active. Vì vậy, t_{CE} luôn đặc trưng cho chip đảm bảo việc làm chậm lối ra.

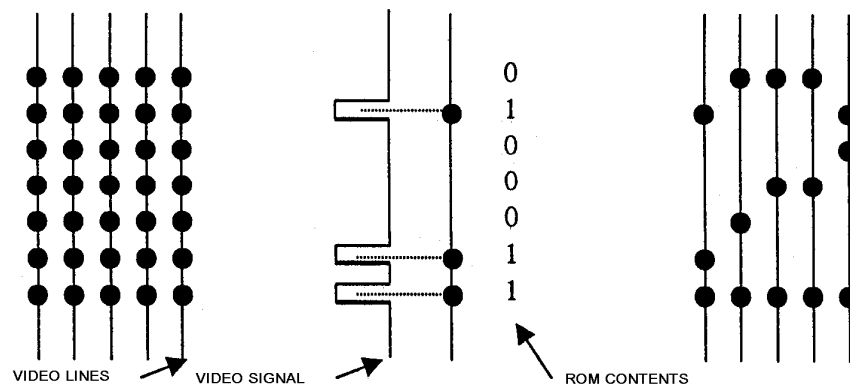
Thời gian bỏ truy cập luôn ngược với thời gian thâm nhập hoặc với thời gian cho phép chọn lựa. Nó đặc trưng cho thành tố thời gian mà thiết bị RAM đưa dữ liệu lối ra trở về trạng thái trở kháng Z cao sau khi /OE thụ động (inactive); nói khác đi, đó chính là thời gian hồi phục (hồi quy) của các lối ra.

2.4. Khối hiển thị

Một trong các bộ phận quan trọng của mọi MCA là khối hiển thị. Ngày nay, nhiều MCA dùng màn hình TV để hiển thị thông tin.

Khi xung đồng bộ tồn tại, tia quét nằm tại vị trí 1. Khi từ trường quét, 5125 đường được hiển thị cứ 64 μs một lần. Nếu địa chỉ bộ nhớ được quét đồng bộ với từ trường ấy, có thể đồng nhất mỗi đường quét dọc với một địa chỉ bộ nhớ đã cho.

Bộ phận hiển thị bao gồm bộ đếm địa chỉ đảm trách việc định vị địa chỉ đồng bộ với phần hiển thị đó. Tần số xung nhịp 25 MHz đưa tới lối vào bộ đếm nhị phân, xuất số liệu ra theo mã BCD. Bộ so sánh có nhiệm vụ so các digit BCD với dữ liệu ra từ bộ nhớ; khi so bằng, một tín hiệu xung sẽ được gửi tới bộ khuếch đại video, sinh ra điểm chấm *dot* trên màn hình. Việc hiển thị nội dung bộ nhớ được biểu diễn trong hình 4.23.



Hình 4.23: Hiển thị chữ số trên màn hình.

Chùm tia điện tử cần $60 \mu\text{s}$ để đi từ đáy tới đỉnh màn hình. Bộ đếm cần thời gian t_C để đạt được giá trị bằng một nội dung bộ nhớ và thời gian này lại thích hợp cho phép so sánh.

Hiển nhiên khi bộ đếm tăng giá trị, chùm tia điện tử quét từ đáy lên đỉnh, vị trí hiển thị điểm *dot* sẽ tương ứng với nội dung hiện thời của bộ nhớ. Người ta quan sát thấy rằng, nếu xung nhịp là 25 MHz, bộ đếm đạt tới 999 xung trong $40 \mu\text{s}$. tại thời điểm này, chùm tia hầu như ở đỉnh (vị trí thang cao nhất). Việc so sánh được tiến hành trong 3 digit BCD có ý nghĩa lớn nhất và các trọng số sinh ra độ phân giải biểu kiến hết sức thoả đáng (1000 điểm).

Nhằm mục đích tăng thanh dọc, tần số xung nhịp phải giảm xuống, thông thường được chia cho hệ số 2. Theo cách này, bộ đếm cần thời gian gấp đôi để đạt được giá trị bằng nội dung bộ nhớ và một điểm *dot* có thể được tạo nên tại đỉnh màn hình đối với nửa số đếm có trước.

Do bộ hiển thị chỉ có 512 dòng cho nên lúc phổ 1 K được hiển thị, chỉ các kênh chẵn mới mất đi một vài thông tin; tuy nhiên, việc mất mát này không ảnh hưởng đáng kể so với toàn phổ.

2.5. Vùng diện tích quan tâm (ROI)

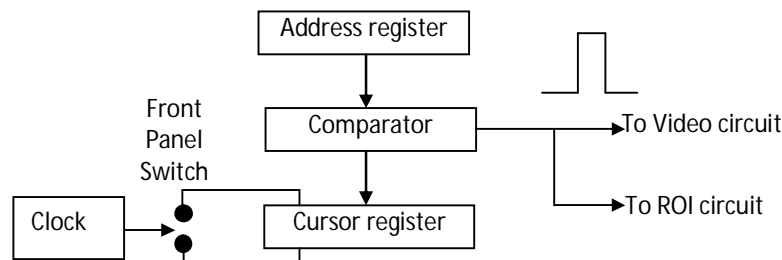
Đặc trưng này thường được sử dụng để lựa chọn nhóm các kênh hoặc được hiển thị theo dạng đánh dấu, hoặc để tiến hành tác vụ lấy tích phân số đếm.

Các kênh đã chọn ROI được đồng nhất bằng việc đặt một bit chứa nội dung kênh lên mức logic cao và gọi là bit thẻ ROI. Khi hiển thị, các kênh đánh dấu ROI được kẻ (vạch) từ đáy tới đỉnh và điều này thực hiện được nhờ mạch đơn giản. Flip-flop RS được đặt khi kênh hiển thị có bit thẻ ROI ở mức logic cao. Khi xung kiểu dot xuất hiện, FF này được đặt lại. Lối ra này được dùng để tạo tín hiệu kẻ vết (xem hình 4.24).

Vấn đề nảy sinh là bằng cách nào để lựa chọn các kênh đánh dấu ROI. Trước hết, cần biết chức năng ứng dụng của các con trỏ (thông thường gồm một trỏ chính và hai trỏ phụ trái, phải). Khi việc hiển thị được thực thi, bộ nhớ được định vị liên tiếp và luôn tồn tại thanh ghi hay bộ đếm đảm trách việc ghi nhận số kênh hay địa chỉ bấy giờ đang được hiển thị. Vào thời điểm đó, bộ đếm nhị phân lên-xuống (thanh ghi con trỏ) có thể được nạp với vị trí con trỏ mong muốn bằng việc

đếm số xung. Chuyển mạch A cho phép xác định đếm xuống hoặc đếm lên. Bộ so sánh phát tín hiệu ra khi cả hai thanh ghi bằng nhau và xung sản sinh tới mạch video nhằm sinh ra *dot* hay vạch bé.

Để chọn lựa các kênh ROI, chuyển mạch phải được tác động nhằm chỉ định mục đích chọn lựa trên. Tác vụ này kích hoạt mạch điện đảm trách việc xác lập bit thẻ ROI đang được định vị sao cho trùng phùng với lối ra bộ so sánh.



Hình 4.24: Mạch thực hiện chức năng đánh dấu.

2.6. Chức năng phát kí tự

Các kí tự hiển thị trên màn hình được phát ra nhờ việc sử dụng mạch điện đặc thù dựa trên bộ nhớ chỉ đọc (ROM).

Các kí tự được biểu diễn nhờ việc sử dụng ma trận 7 hàng 5 cột. Mỗi cột được gán cho một đường hiển thị, và có thể hiển thị 7 dot bằng cách điều khiển mạch video với 7 xung ngắn.

Mọi kí tự đều có thể biểu diễn đủ chính xác qua ma trận 7 hàng 5 cột. Trong hình 4.23, ma trận cơ sở được biểu diễn và kí tự 2 được hình thành qua việc tập hợp các *dot* thích hợp. Rõ ràng *dot* tương ứng với logic “1”, trái lại khoảng trắng tương ứng với logic “0”.

Về cơ bản, mạch hình thành kí tự bao gồm ROM và bộ trộn. ROM chứa các kiểu 1 và 0 để đặc trưng cho mọi kí tự.

Ta hãy xem biểu diễn các sự kiện dẫn tới cách biểu diễn chữ số 2 trên màn hình. Đầu tiên, dữ liệu nhị phân được áp tới các đường địa chỉ A3, A4, A5, A6 của ROM. Tiếp đến, mạch điều khiển các đường A7 và A8 thông báo một chữ số nào đó sẽ được hiển thị; và giả sử là 0 hay 1. Như vậy, các trạng thái tương ứng với các đường địa chỉ trên là 100010xxx. Các đường địa chỉ này chọn vùng nhớ trong đó ROM chiếm 8 vị trí. Trong các vị trí này, các kiểu bit biểu diễn kí tự 2 được lưu trữ.

Chương V

ỨNG DỤNG PSD VÀ FPGA TRONG THIẾT KẾ GHI ĐO BỨC XẠ

- Vai trò chức năng của DSP và FPGA,
- Phương pháp điện tử kỹ thuật số,
- Bộ vi xử lý xung số,
- Mạch ứng dụng DSP bằng FPGA.

§5.1. VAI TRÒ CHỨC NĂNG CỦA DSP VÀ FPGA

1. Vai trò chức năng của DSP và FPGA

1.1. Xử lý tín hiệu số

Xử lý tín hiệu số (DSP) là một trong những công cụ hữu hiệu nhất góp phần phát triển khoa học và kỹ thuật của thế kỷ XXI trong các lĩnh vực: viễn thông, y học, sóng vô tuyến và định vị tàu ngầm, tái tạo âm thanh,... và vật lý thực nghiệm. Mỗi một lĩnh vực đều đã phát triển công nghệ xử lý tín hiệu số chuyên sâu nhờ các giải thuật, các phương trình toán học và các kỹ thuật đặc biệt hoá. Lĩnh vực nghiên cứu DSP liên quan đến hai nhiệm vụ: nghiên cứu về ý tưởng tổng quát để ứng dụng vào lĩnh vực dự định phát triển và nghiên cứu về các kỹ thuật đặc biệt hoá đối với phạm vi quan tâm. Do vậy, nghiên cứu kỹ thuật DSP thông qua ứng dụng FPGA đang cho những khả năng ứng dụng trong nhiều lĩnh vực khác nhau nói chung, đặc biệt trong các hệ phổ kế hạt nhân nói riêng.

Ngày nay, DSP là công cụ rất cần thiết và hữu ích được ứng dụng trong khoa học - công nghệ để xây dựng thiết bị hạt nhân nói chung và hệ phổ kế gamma nói riêng. Các hệ phổ kế gamma dựa trên DSP đã được phát triển và thương mại hoá bởi các hãng nổi tiếng như ORTEC, CANBERRA. Nhờ ứng dụng DSP nên các hệ thiết bị đó có nhiều ưu điểm nổi trội hơn như: đa năng, gọn nhẹ, nhanh và hiệu quả hơn khi thu nhận và xử lý dữ liệu, phân tích phổ, mô phỏng tín hiệu.

Hiện nay, hệ phân tích đa kênh chuyên dụng ghép nối với máy tính đã được nghiên cứu, phát triển tại một số Viện nghiên cứu và Trường đại học trong nước. Hệ phổ kế gamma dùng với đầu dò bán dẫn đòi hỏi chất lượng cao hơn về mặt ổn định của phổ, do đó đòi hỏi cần ổn định được khả năng phân giải, độ dịch chuyển phổ, thời gian chết, tốc độ truyền dữ liệu. Về nguyên tắc, có hai phương pháp để tiến hành việc xử lý tín hiệu số:

- Thứ nhất, sử dụng bộ xử lý tín hiệu số chuyên biệt (DSPs) đã được thương mại hoá,
- Thứ hai, sử dụng dòng FPGA với ngôn ngữ VHDL để thực hiện.

Trong khuôn khổ giáo trình này, phương án thứ hai đã được lựa chọn để trình bày với việc sử dụng ngôn ngữ VHDL lập trình, tạo mã nguồn, biên dịch và nạp thiết kế vào dòng FPGA nhờ các bản mạch SPARTAN-3x của hãng Xilinx qua môi trường phát triển tích hợp ISE, hoặc môi trường Max+plus II của hãng Altera với dòng vi mạch EPM7160E bằng phương pháp liên kết cổng logic.

1.2. Mạng các phần tử logic lập trình được

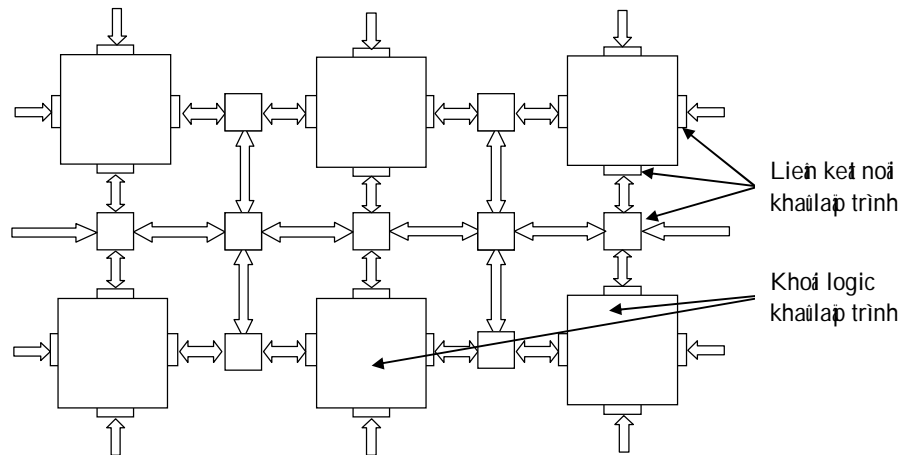
a. Giới thiệu

Mạng các phần tử logic lập trình được là các vi mạch số tích hợp (IC) chứa các khối logic định được cấu hình cùng với phép liên kết trong giữa các khối định cấu hình đó. Trên hình 5.1 mô tả mối liên kết trong lập trình được và các khối luận lý khả lập trình.

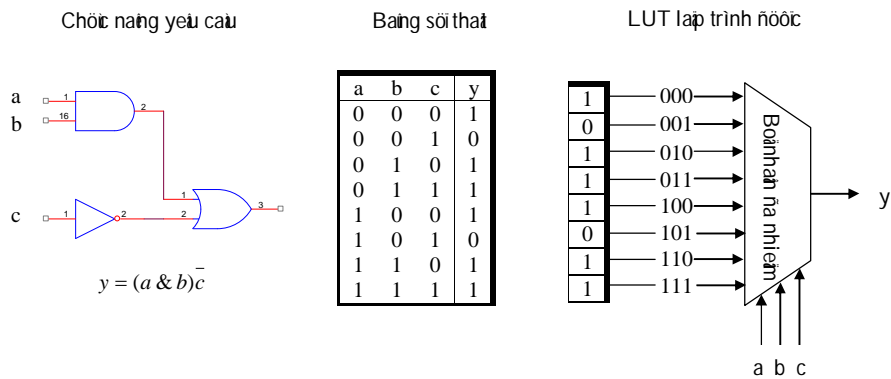
Với cấu trúc định cấu hình các chức năng (hay khả lập trình) của FPGA cho phép nó hoạt động đa dạng và xử lý linh hoạt các quá trình truyền-nhận dữ liệu, giao tiếp cả trong lẫn ngoài theo nhiều cấu hình khác nhau. Tùy thuộc vào cách tổ chức mạch mà FPGA có thể được lập trình một lần, hoặc có thể tái lập trình nhiều lần.

Vào năm 1984, hãng Xilinx đã thiết kế một dòng IC gọi tên FPGA, và dòng FPGA đầu tiên này dựa trên cơ sở CMOS với việc sử dụng các tế bào SRAM để định cấu hình các chức năng. Thiết kế trước đó đã dựa vào bảng tra cứu (LUT) có 3 ngõ vào của khối logic khả lập trình như đã biểu diễn trong hình 5.2. Từ mạch luận lý gồm các cổng-cửa, FPGA chuyển bảng chân trị gán cho các ngõ dữ liệu của bộ nhân, cho nên ngõ ra y của LUT thay đổi theo dữ liệu ngõ vào a, b, c. Có thể kết hợp LUT với một hoặc nhiều bộ nhân khác và một hoặc nhiều bộ lật trạng

thái, như trong hình 5.3 để hình thành khối logic lập trình cơ bản hoàn chỉnh bao gồm một số lượng lớn các khối logic lập trình dùng trong FPGA.

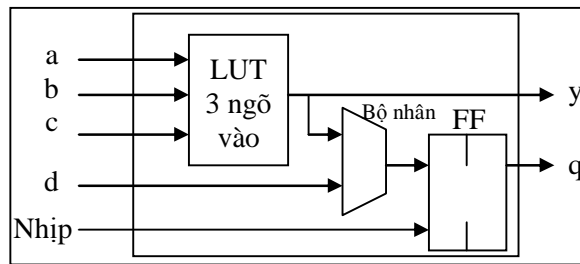


Hình 5.1: Cơ cấu FPGA đơn giản.



Hình 5.2: Cấu hình một bảng tra cứu với dữ liệu nhập/xuất.

Hiện nay, việc ứng dụng FPGA luôn đi cùng với phần mềm lập trình tinh vi, chẳng hạn phần mềm ISE của hãng Xilinx, hoặc Max+Plus II của hãng Altera là các phần mềm thương mại, chuyên nghiệp phục vụ nghiên cứu và ứng dụng thực tiễn có tính năng động và chất lượng cao. Mục đích chính của phần mềm là cung cấp cho người thiết kế những đặc trưng cơ bản của môi trường tích hợp ISE, hoặc Max+Plus II, cho phép người sử dụng có thể đưa ra các thiết kế mềm dẻo để đạt được mục đích của thiết bị.

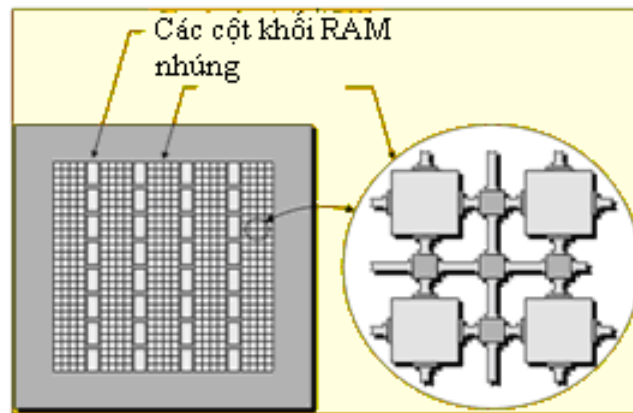


Hình 5.3: Một khối logic lập trình cơ bản trong FPGA.

Các phần mềm này cho phép trợ giúp trực tiếp trên giao diện của chương trình và là công cụ hỗ trợ đắc lực cho việc thiết kế và lập trình có hiệu quả. Có bốn thủ tục cơ bản và liên tiếp nhau để thiết kế một FPGA hoàn chỉnh là: *khởi tạo chương trình, thiết kế dự án, biên dịch dự án đó và nạp trình thiết kế* vào vi mạch tích hợp loại đặc chủng. Và có hai phương pháp chủ yếu để lập trình cho FPGA là phương pháp chuyên nghiệp và phương pháp tiết kiệm.

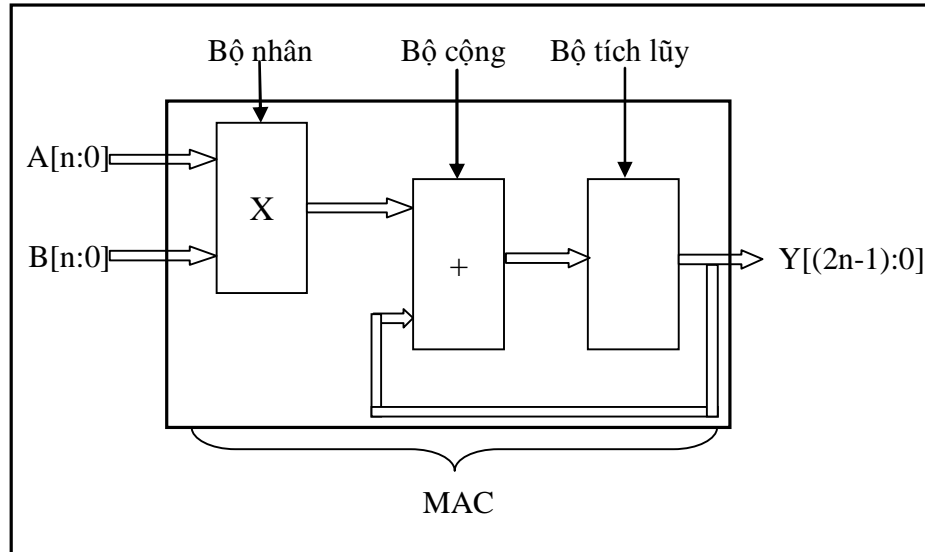
b. Tích hợp các chức năng của FPGA

Để đáp ứng nhu cầu lưu trữ phổ năng lượng của hệ phổ kế cần phải sử dụng bộ nhớ có dung lượng đủ lớn và yêu cầu này được thỏa khi sử dụng FPGA, bởi FPGA bao gồm một khối tương đối lớn RAM được tích hợp và gọi là khối RAM được tổ chức theo cấu trúc ma trận như biểu diễn trong hình 5.4, dung lượng của các khối RAM nằm trong khoảng vài trăm ngàn bit đến vài triệu bit, và các khối này có thể được sử dụng cho các mục đích đa năng.



Hình 5.4: FPGA với các cột của khối RAM được nhúng.

Trong hình 5.5 thể hiện một FPGA chứa đựng các khối nhúng gồm bộ cộng, bộ nhân, bộ tích lũy để hình thành bộ nhân tích lũy (MAC) khi kết hợp số lượng lớn các khối logic khả lập trình với nhau.



Hình 5.5: Kết hợp các bộ nhân, cộng, tích lũy để hình thành bộ nhân tích lũy.

2. Ứng dụng của DSP và FPGA trong thiết bị điện tử

Hiện nay, FPGA có thể được sử dụng trong bốn lĩnh vực chính: xử lý tín hiệu số, tích hợp vi điều khiển, giao tiếp giữa các lớp thực thể và tái cấu hình máy tính. Với việc phát triển về công nghệ vi mạch điện tử thế hệ mới và vai trò của nó trong thiết kế ứng dụng luôn thể hiện được nhiều ưu điểm nổi bật do có khả năng thực hiện các thuật toán phức hợp dùng để xử lý tín hiệu, vì vậy một hệ phổ kế gamma sử dụng kỹ thuật DSP sẽ có nhiều ưu điểm hơn so với hệ thống tương tự truyền thống. Theo cách tiếp cận này, chất lượng cao nhất của các phép đo phải đạt được độ chính xác ở tốc độ đếm thấp lẫn tốc độ đếm cao và khi sử dụng các đầu dò bức xạ khác nhau. Các mạch điện tử chức năng chính của hệ phổ kế, như lọc và khuếch đại tín hiệu, phát hiện và loại bỏ các xung chồng chập, phân tích biên độ và xuất phổ năng lượng. Các chức năng này có thể được thực hiện tốt bằng các thuật toán xử lý tín hiệu số dùng FPGA nhờ việc xác định các hoạt động khả lập trình của nó. Sử dụng kỹ thuật DSP làm tăng đáng kể tính linh hoạt của hệ

thống, cho phép tái lập cấu hình đơn giản cũng như hiệu chỉnh các tham số hoạt động của hệ thống mà không cần can thiệp vào phần cứng, cho nên các thiết bị sử dụng kỹ thuật DSP có thể kết nối với máy tính một cách dễ dàng hơn. Nhờ vào khả năng mềm dẻo và tổ chức mạch linh hoạt đó của kỹ thuật DSP cho phép các nhà thiết kế định nghĩa và thay đổi chức năng hoạt động của mạch cũng như lựa chọn tối ưu xử lý tín hiệu số trong phổ kế gamma bằng cách lập trình nên mảng các phần tử logic khả lập trình. Với những ưu điểm đó, kỹ thuật DSP qua FPGA được sử dụng để cải tiến các thiết bị ghi đo bức xạ với dung lượng bộ nhớ cao, tốc độ xử lý nhanh, tính năng điều khiển mềm dẻo, khả năng nhập/xuất dữ liệu lớn,... cho phép dữ liệu hoá và lưu trữ nhiều dạng thông tin theo chế độ thời gian thực hoặc ngoại tuyến, đồng thời cấu hình đo cho phép có nhiều lựa chọn các chức năng một cách ưu việt hơn nhờ vào phần mềm điều khiển, nhưng tất cả các yêu cầu về thu nhận-xử lý thông tin vẫn được bảo đảm.

Ngày nay, việc xây dựng các hệ thống phổ kế gamma dựa trên kỹ thuật điện tử mới sử dụng kỹ thuật FPGA thông qua các phần mềm ứng dụng được phát triển cùng với ngôn ngữ lập trình VHDL đang được nghiên cứu, phát triển mạnh mẽ ở nhiều nước, trong đó có Việt Nam. Kỹ thuật điện tử thế hệ mới FPGA giúp người sử dụng có thể thiết kế, mô phỏng, phân tích mạch chi tiết trước khi hoàn chỉnh mạch tối ưu, liên kết dữ liệu nhờ vào công cụ phần mềm Max+plusII của hãng Altera, hoặc ISE của hãng Xilinx. Thông qua việc lưu trữ dữ liệu tạm thời vào bộ nhớ trong có dung lượng đủ lớn của vi mạch FPGA, người sử dụng có thể thay đổi thiết kế tức thời và tùy ý, biên dịch và nạp trực tiếp nội dung mới vào vi mạch để thực hiện các chức năng điều khiển mạch điện tử theo đúng ý đồ thiết kế mới. Hơn nữa, nhờ áp dụng công nghệ CMOS để chế tạo nên các dòng FPGA có khả năng tích hợp được nhiều cổng cửa với thời gian trễ đủ nhỏ giữa các phần tử liên kết trực tiếp cho phép truy xuất dữ liệu nhanh hơn, dòng tiêu thụ nhỏ hơn và thực sự tiện lợi hơn trong bố trí thiết kế.

§5.2. PHƯƠNG PHÁP ĐIỆN TỬ SỐ

1. Phương pháp khử tích chập bằng kỹ thuật lấy mẫu qua cửa sổ động (MWD) trong phát triển thuật toán DSP

Trong các thiết bị ghi đo bức xạ hạt nhân khi dùng với đầu dò bán dẫn thể tích lớn, các vấn đề lớn đặt ra cần giải quyết là sự giảm độ phân giải do các hiệu ứng bẫy điện tích và độ hụt xung hữu ích, độ phân giải tồi ở tốc độ đếm cao, ổn định nhiệt thấp khi đo thời gian dài, Để giải quyết các vấn đề này, người ta đưa ra phương pháp khử tích chập (hiệu ứng tích tụ điện tích) bằng cửa sổ trượt kỹ thuật số (MWD), đây cũng là một trong những phương pháp xử lý xung số được dùng trong hệ phổ kế gamma khi có dữ liệu nhập/xuất lớn và độ phân giải cao.

1.1. Giới thiệu

Trong thiết kế hệ phổ kế gamma phân giải cao, người ta thường đề cập đến một vấn đề là: bằng cách nào để đo bức xạ gamma được phát ra trong phản ứng hạt nhân có *hiệu quả, chuẩn xác và nhanh* đến mức có thể. Từ quan điểm về mặt thiết bị, để đạt hiệu suất cao có thể có được khi góc khối toàn phần của hệ phổ kế là lớn, trong khi đó hiệu suất đỉnh quang cao khi tỉ số đỉnh trên phông là lớn và độ chuẩn xác cao được đảm bảo khi sử dụng các bộ triết Compton (ngay cả khi detector có thể tích lớn hoặc các đầu dò germanium hợp thể với độ phân giải nội tại cao). Tuy nhiên, các đặc điểm kỹ thuật nêu trên được xem xét trong trường hợp lí tưởng, trên thực tế ngoài các đặc trưng đó, độ phân giải nội tại cao hay không còn phụ thuộc nhiều vào hệ thống xử lý tín hiệu của thiết bị, chẳng hạn, hiệu suất cao của hệ phổ kế có thể bị giảm nghiêm trọng khi thời gian phân giải tồi, tức là khả năng nhập/xuất dữ liệu của hệ thống xử lý giảm. Tương tự như vậy, độ phân giải nội tại cao của các đầu dò germanium có thể bị tồi đi do việc không loại bỏ được hoàn toàn các xung chồng chập hoặc sự hiệu chỉnh độ hụt xung hữu ích không đạt yêu cầu.

Phần này sẽ trình bày xử lý tín hiệu theo phương pháp mới có khả năng khai thác đầy đủ các đặc trưng đối với các hệ phổ kế hiện đại nhờ vào việc sử dụng phương pháp MWD, mà phương pháp này đã được ứng dụng có hiệu quả cao trong việc xử lý tín hiệu số sử dụng kỹ thuật DSP bằng FPGA. Phương pháp MWD

cho phép thực hiện việc hình thành xung dung hòa tốt nhất giữa tạp âm, thời gian phân giải và độ hụt xung hữu ích. Do các yêu cầu phẩm chất cuối của thiết bị thường mâu thuẫn với mạng mạch hình thành xung (tạo dạng xung), cho nên cách tốt nhất trên thực tế là nâng cao tỉ số tín hiệu trên tạp âm (S/N) cao nhất có thể có đối với một mạch chức năng đã lựa chọn trong thiết kế phổ kế gamma. Cách lựa chọn này cho phép phổ kế hoạt động ở các tốc độ đếm cao nhưng không giảm độ phân giải, tức là năng lượng toàn phần của sự kiện bức xạ đo được không nhạy với các thăng giáng về thời gian tăng trong tín hiệu đầu dò. Để đạt được mục đích đó ngay bước đầu tiên của phương pháp xử lí mới là phải tái cấu trúc được sự phân bố điện tích ban đầu sinh ra từ các sự kiện của bức xạ. Sự tái lập này làm cho phép khử tích chập trở nên đơn giản và nhanh hơn, đồng thời khắc phục được các hiệu ứng hụt xung hữu ích lẫn kiểu làm trơn dữ liệu tín hiệu (không có các cực từ hàm truyền của P.Amp). Các vấn đề nêu trên chính là điều kiện quan trọng đối với việc thiết kế các phổ kế gamma có độ phân giải cao ở tốc độ đếm cao.

Vấn đề đặt ra là bằng cách nào để nhận được phẩm chất tối ưu đồng thời giữa độ phân giải năng lượng và tốc độ nhập/xuất dữ liệu. Vấn đề này được giải quyết khi ứng dụng thủ tục xử lí trong cửa sổ trượt, đây chính là bài toán đồng thời hai vấn đề: tốc độ-tạp âm. Trên nguyên tắc, theo quan điểm tín hiệu/tạp âm thì dạng và thời gian hình thành xung tối ưu sẽ mang tính quyết định trong việc giải quyết đồng thời hai vấn đề trên trong một hệ phổ kế. Dạng xung tối ưu được xác định bởi hai thành phần đóng góp chính vào nguồn tạp âm của hệ phổ kế bán dẫn là nguồn tạp âm song song và tạp âm nối tiếp. Nguồn tạp âm song song tỉ lệ thuận với thời gian hình thành xung, còn tạp âm nối tiếp là tỉ lệ nghịch.

Ngoài ra, còn có một số điều kiện để phổ kế hoạt động ở các tốc độ đếm cao hay để giảm các ảnh hưởng vi hài có thể cưỡng bức hoạt động ở thời gian xử lí ngắn hơn thời gian tối ưu. Sự thoả hiệp tối ưu trên có thể được thực hiện bằng cách giới hạn tất cả các quá trình xử lí xung (kể cả khử tích chập) cho cửa sổ trượt, mà vấn đề này sẽ trình bày ở mục sau.

1.2. Tái cấu trúc điện tích của sự kiện

Các thành phần cơ bản của hệ phổ kế là đầu dò, P.Amp nhạy điện tích và khuếch đại chính (hình thành xung chuẩn và khuếch đại tuyến tính). Khi một sự kiện bức xạ bất kì rơi vào đầu dò luôn sinh ra lượng điện tích tỉ lệ với năng lượng

hấp thụ. Điện tích đó tạo nên dạng sóng “bậc” ở ngõ ra P.Amp. Tín hiệu $U_P(t)$ ngõ ra P.Amp được mô tả bởi tích chập giữa chức năng phân bố điện tích $g(t)$ với đáp ứng xung của P.Amp $f(t)$ theo phương trình sau:

$$U_P(t) = \int_{-\infty}^{+\infty} g(\tau)f(t-\tau)d\tau, \quad (5.1)$$

Nếu thời gian tích góp điện tích là tức thời thì $g(t)$ sẽ trở thành hàm delta và phương trình (5.1) có thể được viết lại dưới dạng:

$$U(t) = Gf(t), \quad (5.2)$$

trong đó G là điện tích toàn phần tỉ lệ với năng lượng hấp thụ.

Các hệ thống xử lý tương tự hiện nay sử dụng mạch vi phân để trích xuất G , và nó được đưa vào các mạch tích phân sau đó. Các mạch tích phân được thiết kế khác nhau chủ yếu theo yêu bài toán thực tế đặt ra, chẳng hạn, các mạch tích phân hoạt, mạch tích phân Salenky, mạch tích phân hoạt bổ sung mạch tích phân công, tổng các ngõ ra tích phân có gắn trọng số,... Chuỗi xử lý này được thực hiện một cách có hiệu quả chỉ trong trường hợp hàm điện tích là hàm delta-điều kiện đối với việc lấy tích phân theo phương trình (5.1) để có kết quả là phương trình (5.2). Chuỗi xử lý đó vẫn hoạt động hiệu quả nếu thời gian tích góp điện tích là rất ngắn so với mọi hằng số hình thành xung được lựa chọn. Như vậy, trong trường hợp các đầu dò bán dẫn với thể tích lớn thời gian dịch chuyển của electron-lỗ trống là không thể bỏ qua khi sử dụng phương trình (5.1). Sự tương quan giữa thời gian và hằng số hình thành xung ảnh hưởng đến sự suy giảm độ phân giải, vì độ hụt xung hữu ích.

Trong các trường hợp như vậy, không bao giờ được phép thay thế tích phân phép nhân chập ở phương trình (5.1) bằng phương trình (5.2). Một giải pháp tự nhiên là phải áp dụng phép khử tích chập như bước xử lý đầu tiên, vì phân bố điện tích ban đầu của tín hiệu từ đầu dò được tái lập bởi tín hiệu ngõ ra của P.Amp và từ đó phép đo biên độ thực của điện tích toàn phần sẽ được thực hiện trong các khối chức năng sau đó. Ngoài ra, phép khử tích chập có khả năng loại bỏ các ảnh hưởng về tần số-thời gian phát xuất từ các thành phần hay các khối điện tử thiếu hoàn hảo lên toàn bộ hệ đo. Hạn chế đặc trưng phân giải lần khả năng nhập/xuất của các hệ phổ kế bán dẫn xuất phát từ các ảnh hưởng này, lúc này giải quyết hạn

ché đó bằng cách coi tham chiếu như các cực phi phân giải trong chức năng truyền của P.Amp. Trong trường hợp đó, phép khử tích chập có thể được nhìn nhận là công cụ hữu hiệu để trích xuất “đúng” thông tin nguyên thủy của đầu dò.

Như vậy việc khử tích chập bằng giải pháp tương tự là không thể và không còn phù hợp đối với hệ phổ kế sử dụng DSP, vì trong trường hợp này việc thực hiện kỹ thuật số sẽ không có bản đối chứng tương tự một cách hợp lý. Vì vậy, cách tiếp cận là bước đầu tiên phải tiến hành *lượng tử hoá* tín hiệu P.Amp nhờ vào bộ biến đổi A/D nhanh. Trong miền số, tích phân của nhân chập trở thành tổng của tích chập và nó có dạng:

$$U_p(it_s) = \sum_{j=0}^{\infty} g(jt_s) f(it_s - jt_s), \quad (5.3)$$

ở đây t_s là chu kỳ lấy mẫu, đó là chu kỳ lượng tử hoá lặp lại của hàm chức năng $U_P(t)$. Thông thường hàm $U_P(t)$ là chức năng được quan sát bởi bộ A/D, bao gồm đáp ứng xung của P.Amp và đáp ứng của các mạch điện tử tương tự bố trí giữa ngõ ra P.Amp và ngõ vào bộ biến đổi này. Còn $U_P(it_s)$ là hàm chức năng biểu diễn theo thời gian rời rạc bằng số của hàm $U_P(t)$. Tương tự $f(t)$ là hàm đáp ứng xung toàn phần của mạch điện tử tương tự nằm trước bộ A/D, và $f(it_s)$ là hàm biểu diễn thời gian rời rạc bằng số của hàm $f(t)$. Nếu thang thời gian được chuẩn hoá theo t_s thì phương trình (5.3) được viết dưới dạng:

$$U_p(i) = \sum_{j=0}^{\infty} g(j) f(i - j), \quad (5.4)$$

Nghĩa là, phương trình (5.4) là tập các phương trình phải được giải theo $g(j)$. Đây là một khó khăn khi giải phương trình (5.4) theo thời gian thực ngay cả khi sử dụng máy tính lớn, song một số dữ kiện có thể hỗ trợ để đơn giản hoá quá trình này. Cụ thể, thành phần tương tự của hệ bao gồm P.Amp, thông thường là bất biến với thời gian và chịu tác động nhân quả. Tính chất nhân quả nói lên rằng ngõ ra chỉ phụ thuộc vào các giá trị quá khứ và hiện tại ở ngõ vào, tức chỉ phụ thuộc vào lượng điện tích có trước và hiện thời tích lũy trong đầu dò. Điều đó có nghĩa:

$$g(j) = 0; \quad \forall j > i, \quad (5.5)$$

ở đây i là dòng tức thời tương ứng với mẫu dòng $U_p(i)$ xuất từ bộ A/D. Từ đây, phương trình (5.4) trở nên:

$$U_p(i) = \sum_{j=z}^i g(j)f(i-j); \quad \forall i > z, \quad (5.6)$$

trong đó z là tham chiếu thời gian tùy ý.

Số các phương trình trong (5.6) có thể được rút gọn hơn nữa khi xét đến sự phân bố điện tích ở các điều kiện bình thường luôn hữu hạn theo thời gian. Chẳng hạn, các hiệu ứng chính như dịch chuyển electron-lỗ trống và trễ do bẫy gây nên sự phân bố điện tích không quá $1 \mu s$ ngay cả đối với các đầu dò germanium dung tích lớn. Giả sử không có điện tích nào liên kết với sự kiện đơn nằm ngoài chu kỳ quan sát (hay cửa sổ quan sát) có độ dài chuẩn tắc M lúc đó số phương trình thuộc (5.6) có thể được rút gọn tới M phương trình.

Đáp ứng xung của thành phần tương tự $f(t)$ dễ dàng xác định theo các điều kiện chuẩn và có thể được biểu diễn bằng số hoặc bằng phân tích và cả hai kiểu biểu diễn đó đều có thể được chấp nhận khi chúng đảm nhiệm được vai trò đặc trưng hoá thành phần tương tự (bao gồm P.Amp) một cách thoả đáng.

Các P.Amp kiểu xoá bằng transistor (TRP-Transistor Reset Preamplifier) thì sự phân rã thực tế về *không* và chức năng đáp ứng chính đạt tới chức năng *bậc đơn vị* có thẳng giáng nhỏ do các ảnh hưởng đã nêu trên. Vì phần sau tương tự được là bộ A/D cho nên chức năng bậc có thể sinh ra các giá trị tương quan với các mẫu. Thông thường mối tương quan đó sẽ làm suy giảm độ chính xác và khả năng triệt tạp âm của toàn hệ thống, đây là vấn đề cần được loại bỏ. Tạp âm ngõ vào bộ A/D sẽ hoạt động theo mối tương quan đó, nghĩa là khi có ít nhất một phân rã hàm mũ trong đáp ứng xung của thành phần tương tự thì phải có ít nhất *một cực* trong chức năng truyền. Điều kiện đó có thể thực hiện được nhờ bổ sung tầng vi phân vào sau mạch P.Amp. Tầng vi phân này sẽ cho phép việc lấy vi phân trở nên tốt hơn đối với dải động ngõ vào của bộ A/D, đồng thời cho phép các TRP có thể kết nối phù hợp với các hệ thống tuyến tính đơn hay đa cực nằm trước tầng lượng tử hoá. Tương tự, đối với các P.Amp xoá bằng trở có phân rã hàm mũ chậm thì tầng lấy vi phân có thể được bổ sung ngay ngõ vào bộ A/D. Trong cả hai trường hợp các cực đã nêu trên phải được bù trừ để có thể khử tích chập đáp ứng được

việc hình thành xung cho các chức năng riêng đủ để “làm trơn” chức năng điện tích và đây là nội dung được trình bày trong mục này.

Giả định rằng đáp ứng xung của thành phần tương tự được biết trước thì tập các phương trình (5.6) có thể giải được nhờ ma trận $\{g\}_{(z, z+M)}$, với M phần tử của số liên kết $(z, z + M)$ hay tương đương với $(n-M, n)$. Sau khi cộng tất cả các phần tử của ma trận này, điện tích toàn phần trong cửa sổ thu được bằng:

$$G(n) = \sum_{i=z}^{z+M} g(i) = \sum_{i=n-M}^n g(i); \quad \forall n = z + M, \quad (5.7)$$

Trong đó z là tham chiếu thời gian tùy ý. Nếu tăng z lên một sau mỗi lần giải các tập phương trình (5.6) và (5.7) có thể thu được dãy liên tục các kết quả $G(n)$, mỗi kết quả biểu diễn điện tích toàn phần được phóng thích trong cửa sổ liên kết, và mỗi cửa sổ được dịch theo cửa sổ trước bởi một chu kỳ lấy mẫu. Do sự gộp chồng $(M - 1)$ điểm giữa hai cửa sổ liên kế bất kì nên bước $(n \rightarrow n+1)$ đòi hỏi duy nhất phương trình cuối trong tập (5.6) mới đối với $i = n + 1$ phải được giải. Yêu cầu giống như vậy đối với $(n + 1 \rightarrow n + 2), \dots$ Kết quả, M lần hoạt động của kiểu nhân-tích lũy (MAC) đòi hỏi trước một bước nhằm thu được việc thực hiện quá trình theo thời gian thực, ở đó mỗi bước tương ứng với mẫu mới được hình thành từ bộ A/D. Quá trình đã mô tả như trên được gọi tên là *khử tích chập bằng cửa sổ lấy mẫu động* (hay khử tích chập trong cửa sổ trượt).

Nguyên lí khử tích chập theo thời gian rời rạc trong cửa sổ trượt là thực hiện rút gọn số phép tính trên nhờ vào tính chất kết hợp của tích chập và lí thuyết truyền, trong đó hàm truyền Laplace của đáp ứng xung của thành phần tương tự bao gồm P.Amp đã được biết trước. Nếu hàm truyền này được sinh ra và biểu diễn như là kết quả của các số hạng Pole-zero hay đơn cực riêng thì hàm truyền nghịch đảo lúc này được coi là chuỗi các tích chập giữa các chức năng hàm mũ “riêng” và chính nó là các bản sao (bản đối chiếu) của các số hạng riêng đó. Giả định rằng tất cả các chức năng “riêng” là thực và sử dụng tính chất kết hợp của tích chập, tất cả các chức năng “riêng” đều có thể được kết hợp với chức năng điện tích ngoại trừ một. Vấn đề còn lại là phải tìm ra được thủ tục đơn giản để khử tích chập một chức năng hàm mũ mà thủ tục đó sẽ làm giảm bậc tích chập của một hệ thống. Nếu được giải quyết thì thủ tục đơn giản để khử tích chập có thể được lặp lại nhiều lần cho đến khi nào có giá trị bằng số hạng “riêng” trong hàm truyền.

Để minh họa cách tiếp cận này, trước hết hãy xét chức năng truyền đơn cực tương ứng với P.Amp phản hồi bằng trở (RFP) có phân rã hàm mũ “trơn” hoặc đối với TRP. Lúc đó $f(n) = k^n$, trong đó $k = e^{-\alpha}$ và α là hằng số phân rã của hàm mũ. Áp dụng $f(n)$ vào các phương trình (5.6) và (5.7) ta có phương trình đệ quy đơn giản cho cửa sổ đầu tiên nhận được là:

$$G(i) = \sum_{j=z}^i g(j) = U(i) + (1-k) \sum_{j=z}^{i-1} U(j); \quad \forall i \in (z, z+M), \quad (5.8)$$

Khi chỉ số i đạt tới giới hạn phải của cửa sổ, điện tích toàn phần $G(n=z+M)$ trong cửa sổ $(z, z+M)$ được trích xuất. Do đó, đối với bất kì cửa sổ nào khác được dịch chuyển bởi một chu kỳ lấy mẫu tương ứng với cửa sổ trước thì điện tích toàn phần sẽ bằng:

$$\sum_{j=n-M}^n g(j) = U(n) - U(n-M) + (1-k) \sum_{j=n-M}^{n-1} U(j); \quad \forall n > z+M \quad (5.9)$$

Từ phương trình (5.7) ta có thể nhận được số phép tính đối với bước $(n \rightarrow n+1)$ và từ phương trình (5.9) cùng các kết quả riêng từ việc tính toán $G(n)$ ta chỉ cần ba phép tính (một phép MAC, một phép cộng và một phép trừ) để nhận được điện tích $G(n+1)$. Tương tự, cần ba phép tính vừa nêu trên cho bước $(n+1 \rightarrow n+2)$ để thu $G(n+2)$, ... Từ đó, phần cứng cần thiết để thực hiện thủ tục khử tích chập chức năng hàm mũ riêng theo thời gian thực là *đủ nhỏ*.

Từ phương trình (5.9), cho phép ta xây dựng khối xử lý tín hiệu bằng phần cứng và cả phần mềm, trong đó phần cứng có thể sử dụng FPGA, phần mềm có thể dựa trên bộ vi xử lý tín hiệu số lập trình được (DSP) thông qua ngôn ngữ VHDL. Quá trình mô tả nêu trên và khối xử lý sẽ thực hiện hai chức năng quan trọng sau:

- Thứ nhất, chức năng ngõ ra của khối này là chức năng tuyến tính và bất biến theo thời gian, có bậc tích chập giảm *một* tương ứng với bậc của chức năng ngõ vào,
- Thứ hai, ở một thời điểm đã chọn bất kì chức năng ngõ ra của khối này chứa lượng điện tích toàn phần (hoặc điện tích vẫn còn được tích chập bởi các chức năng riêng) đã được phóng thích trong cửa sổ trượt ở trước thời điểm lựa chọn đó. Do đặc tính đó nên khối xử lý này được gọi là bộ khử tích chập

trong cửa sổ trượt (MWD). Dãy nối tầng nhiều bộ MWD có cấu trúc tương tự nhau có thể khử tích chập đáp ứng được việc hình thành xung cho các chức năng riêng. Trong thực tế, chỉ cần hai đến ba tầng xử lý như vậy là đủ để “làm trơn” chức năng điện tích.

Tóm lại, phương pháp khử tích chập trong cửa sổ trượt nêu trên như là công cụ để tạo ra chuỗi các phép đo xung hữu ích thực kiểu thời gian rời rạc, và chuỗi đó được làm trơn (tức khử cực) của điện tử tương tự đứng trước thành phần lượng tử hoá. Hai giải pháp đã được trình bày: số hoá trực tiếp dựa vào các phương trình (5.6), (5.7) và nối tầng các phép khử tích chập riêng dựa trên phương trình (5.9). Cả hai giải pháp đều sinh ra chuỗi kiểu (5.7), mà chuỗi này phải được xử lý hoặc lọc tương ứng với tạp âm đầu dò và tạp âm lượng tử hoá.

2. Phương pháp thiết kế bộ ghi-đo và xử lý tín hiệu bằng thuật toán DSP

Xử lý tín hiệu số là phương pháp mới và hữu hiệu, có khả năng đáp ứng được các yêu cầu phức tạp. Khi dựa vào giải thuật của DSP để lập trình điều khiển phần cứng của bộ vi xử lý, cho nên bộ xử lý sẽ nối với PC sẽ hết sức thuận lợi với điều khiển và thu nhận dữ liệu từ ngoại vi. Việc ghép nối này cần ứng dụng kỹ thuật xử lý dữ liệu tốc độ cao được chuyên sâu hoá nhờ nhúng μP vào trong FPGA. Thực hiện giải thuật bằng phần mềm trên cơ sở DSP nhằm làm giảm nhiều từ đó nâng cao được tỉ số tín hiệu trên tạp âm (S/N), đồng thời phổ sẽ có các đặc trưng cao hơn và đây chính là đặc điểm nổi trội của phương pháp DSP.

2.1. Giới thiệu hệ phổ kế trên cơ sở DSP

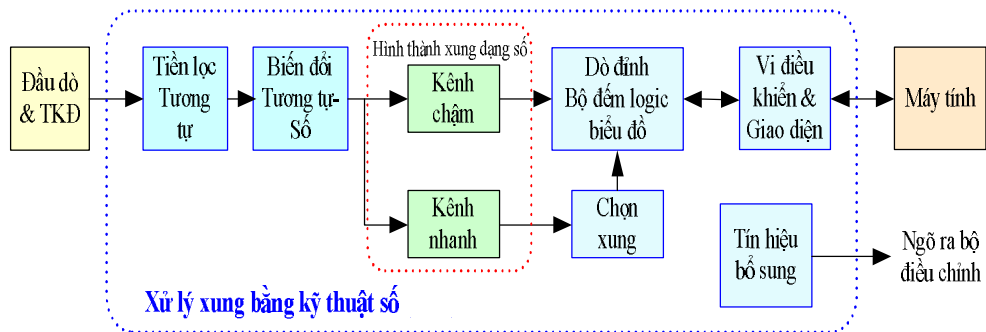
Hệ phổ kế dựa trên cơ sở kỹ thuật DSP thực chất là một bộ xử lý xung số có chất lượng cao hay nói cách khác, đó là một hệ thống phổ kế hạt nhân hoàn chỉnh. Một hệ phổ kế hạt nhân hoàn chỉnh bao gồm các khối điện tử chức năng chính sau: đầu dò, tiền khuếch đại, điện tử xử lý xung (gồm hình thành xung, logic chọn lựa xung, các bộ đếm xung, phân tích đa kênh, và giao diện điều khiển-thu nhận dữ liệu), nguồn nuôi, thủ tục đóng gói, và phần mềm vận hành máy tính để kiểm soát thiết bị điện tử, phân tích và thu nhận dữ liệu.

Đến nay, có rất nhiều hệ phổ kế hạt nhân chất lượng cao được sử dụng trong nghiên cứu vật lý hạt nhân, có thể kể đến là hệ DGF-4 (Digital Gamma Finder 4) hoặc DP4 (Digital Processor 4) hoặc DP5 Digital Processor 5), của hãng Amptek

thuộc Hiệp hội các trang thiết bị tia X (gọi tắt là XIA). Hệ phổ kế hạt nhân này được thiết kế với độ linh hoạt cao nhất và thuận tiện trong sử dụng vì nó có khả năng thích ứng rất cao trong việc ghép nối PC qua cổng USB, việc thiết kế hệ phổ kế này sẽ được trình bày trong mục sau.

2.2. Các khối chức năng chính

Hình 5.6 trình bày một thiết bị hạt nhân với các khối chức năng chính theo kiểu truyền thống được thay thế bằng một xử lý xung số (DPP). DPP số hoá ngõ ra P.Amp, áp dụng phương thức xử lý thời gian thực cho tín hiệu, phát hiện biên độ đỉnh số, nhận và lưu giá trị này vào bộ nhớ biểu đồ để hình thành phổ năng lượng, còn logic lựa chọn xung sử dụng các tiêu chí khác nhau cho khả năng loại bỏ các xung làm tối phổ và lỗi ra, phổ được truyền qua giao diện của DPP tới máy tính.



Hình 5.6: Sơ đồ khối của hệ xử lý xung số.

a. Bộ tiền lọc tương tự

Ngõ vào của hệ phổ kế là ngõ ra của mạch P.Amp nhạy điện tích cho nên để số hoá tín hiệu được chính xác cần một bộ tiền lọc tương tự chuẩn bị tín hiệu với các chức năng chính như sau:

- Đặt hệ số khuếch đại và độ dịch thích hợp để sử dụng dải động của ADC,
- Thực hiện một số chức năng hình thành xung và lọc nhằm tối ưu hoá việc số hoá tín hiệu.

b. Biến đổi A/D

ADC 12-bit tiến hành quá trình số hoá ngõ ra bộ tiền lọc tương tự ở tốc độ 20 hoặc 40 MHz. Theo thời gian thực, dòng dữ liệu đã số hoá này được gửi đến bộ hình thành xung số.

c. Bộ hình thành xung số

Ngõ ra ADC được xử lý liên tục nhờ sử dụng một *cấu trúc đường ống riêng* với mục đích phát xung tạo dạng theo thời gian thực. Cấu trúc đường ống riêng thực hiện việc hình thành xung ngõ ra giống như trong bộ khuếch đại hình thành xung truyền thống bất kì, xung được tạo dạng là một thực thể số, đơn lẻ và ngõ ra được chuyển tới DAC.

Có hai kênh xử lý tín hiệu đồng thời trong DPP, kênh “nhanh” và “chậm”, chúng được tối ưu hoá để thu nhận dữ liệu trong chuỗi xung tới. Kênh “chậm” là kênh có thời gian hình thành xung dài, được tối ưu hoá để thu nhận các biên độ xung chuẩn xác. Giá trị đỉnh đối với mỗi xung trong kênh chậm là một lượng tử số đơn và là ngõ ra cơ bản của bộ hình thành xung. Kênh “nhanh” được tối ưu hoá để thu nhận thông tin thời gian: phát hiện các xung chồng chập trong kênh chậm, đo tốc độ đếm xung vào, đo thời gian tăng của xung, và được tối ưu hoá để thu nhận.

d. Logic chọn lựa xung

Logic lựa chọn xung là mạch loại bỏ các xung mà phép đo chuẩn xác không thể thực hiện được. Logic này bao gồm các quá trình loại bỏ xung chồng chập, phân biệt thời gian tăng, logic cho phép đóng/mở tín hiệu ngoài bằng công, ...

e. Bộ nhớ biểu đồ

Bộ nhớ biểu đồ hoạt động như trong MCA truyền thống, khi nhận biết có xung với giá trị đỉnh riêng, số đếm thuộc ô nhớ tương ứng tự động tăng lên, kết quả là một biểu đồ chứa nội dung của các sự kiện với giá trị đỉnh tương ứng và đây chính là phổ năng lượng và là ngõ ra cơ bản của DPP.

Hệ xử lý này cũng bao gồm nhiều bộ đếm, đếm toàn bộ các xung được chọn, đếm cả các xung ngõ vào, các sự kiện bị loại,... Các ngõ ra phụ trợ bao gồm bộ phân tích đơn kênh khác nhau, kể cả ngõ ra DAC và các ngõ ra số biểu diễn các dạng xung được chọn từ một số điểm trong quá trình xử lý tín hiệu.

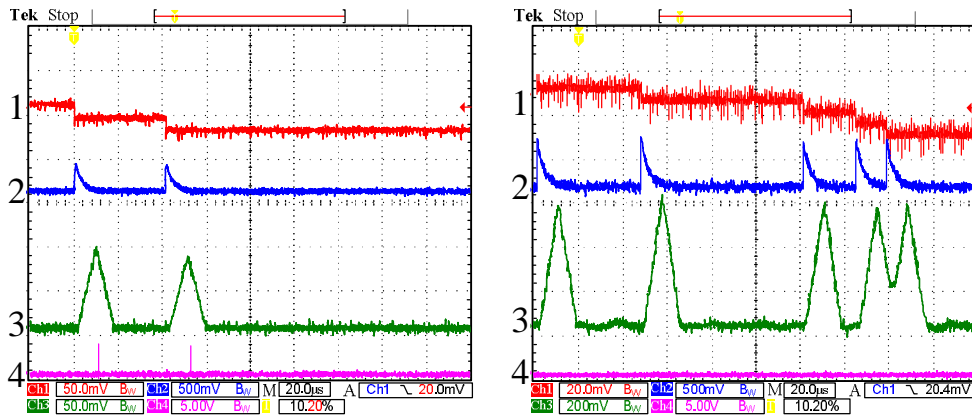
f. Giao diện

Hệ phổ kế bao gồm phần cứng và phần mềm để giao diện các chức năng khác nhau với máy tính, và chức năng cơ bản của giao diện là phải chuyển phổ tới người dùng, đồng thời giao diện cũng điều khiển việc thu nhận dữ liệu bằng cách khởi phát-dừng thủ tục xử lý và xoá bộ nhớ.

Ngoài ra, giao diện còn kiểm soát quá trình tương tự và số, chẳng hạn xác lập hệ số khuếch đại tương tự hoặc thời gian hình thành xung, DPP sử dụng giao diện qua cổng USB.

2.3. Bộ tiền lọc tương tự

Bộ tiền lọc tương tự có nhiệm vụ chuẩn bị tín hiệu để có thể số hoá chính xác trước khi vào các khối điện tử sau đó, cụ thể xử lý các tín hiệu từ P.Amp nhạy điện tích có biên độ nhỏ vào khoảng vài mV và tăng nhanh trong khoảng vài chục ns tới μs , các xung nhỏ “gói lên” một xung khác như các xung tín hiệu tích lũy. Các xung bậc thang này có thể được thấy trong các đường phía trên trong hình 5.7 và thực sự không phù hợp để trực tiếp số hoá do biên độ nhỏ (cỡ vài mV) trên toàn dải lớn (vài vôn).



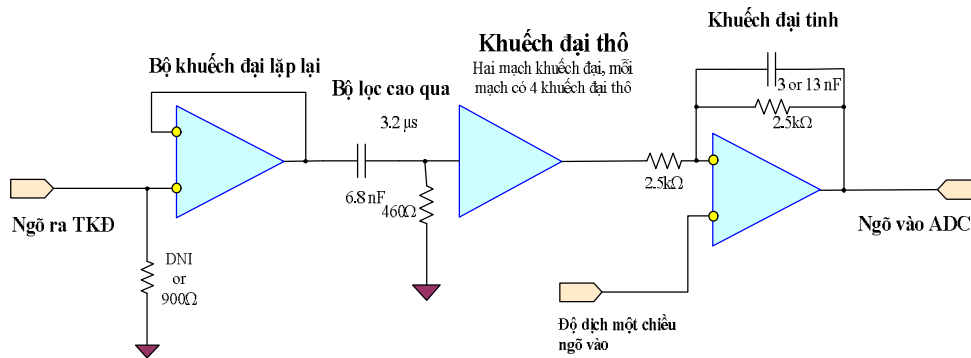
Hình 5.7: Các đường trên dao động kí minh họa tác vụ xử lý tín hiệu.

Trên của hình 5.7 đường số 1 chỉ ngõ ra của P.Amp với chuỗi các “bước” xung cỡ vài mV và phân bố ngẫu nhiên theo thời gian cùng với tạp âm Fano tần số cao. Đường này được đo với các tia X với năng lượng 60 keV và 5,9 keV. Tín hiệu trên tạp âm rõ ràng bị hạ bậc về phía phải của hình vẽ. Các đường số 2 biểu thị ngõ ra của tiền lọc tương tự với các xung có sự suy giảm theo quy luật hàm mũ logarit có thời hằng là $3,2 \mu\text{s}$. Các đường số 3 biểu thị ngõ ra được tạo dạng, đó là đỉnh của bức xạ phát hiện được và được lưu vào phổ, còn các đường số 4 biểu thị ngõ ra logic chỉ thị các đỉnh đã được phát hiện.

Bộ tiền lọc tương tự có ba chức năng:

- Áp dụng bộ lọc cao qua có thời hằng $3,2 \mu\text{s}$ sao cho các xung đó không bị chồng chập,
- Áp dụng hệ số khuếch đại thô sao cho biên độ xung lớn nhất xấp xỉ 1 V (để cực đại hoá độ phân giải ADC),
- Áp dụng độ trôi DC để tín hiệu luôn rơi vào dải ADC đơn cực. Ngõ ra bộ tiền lọc tương tự là đường số 2 trong hình 5.7, nó bao gồm một chuỗi xung có thời gian tăng nhanh, đường cơ bản vài trăm mV và các giá trị cực đại khoảng 1 V . Bộ tiền lọc có khả năng chứa các xung mang cực tính ngược với các tín hiệu được số hoá. Đối với các tín hiệu có cực tính ngược lại, ngõ ra bộ tiền lọc sẽ có đường cơ bản xấp xỉ $1,8 \text{ V}$. Sơ đồ khối của bộ tiền lọc tương tự được biểu diễn trong hình 5.8.

Bộ tiền lọc tương tự của DP5 được định cấu hình để dùng với các đầu dò tia X, hoặc các đầu dò bán dẫn có P.Amp kiểu xoá (reset). DP5 cũng có thể dùng được cho các đầu dò khác, tuy nhiên điều này thường đòi hỏi sự thay đổi các quá trình xác lập bộ tiền lọc tương tự hoặc thay đổi mạch điện. Định cấu hình P.Amp là các xung vào ADC phải thoả mãn các đặc trưng nêu trong hình 5.8, mà các xung này có thể được nhận dạng bằng cách sử dụng phần mềm chuyên dụng MCA, nhờ sử dụng chế độ quét và hiển thị ngõ vào đã chia theo bậc mũ 2, hoặc chế độ dò tín hiệu. Các xung này phải có thời gian tăng nhanh và suy giảm theo hàm mũ logarit với thời hằng $3,2 \mu\text{s}$.



Hình 5.8: Sơ đồ khối bộ tiền lọc tương tự trong hệ phổ kế DP5.

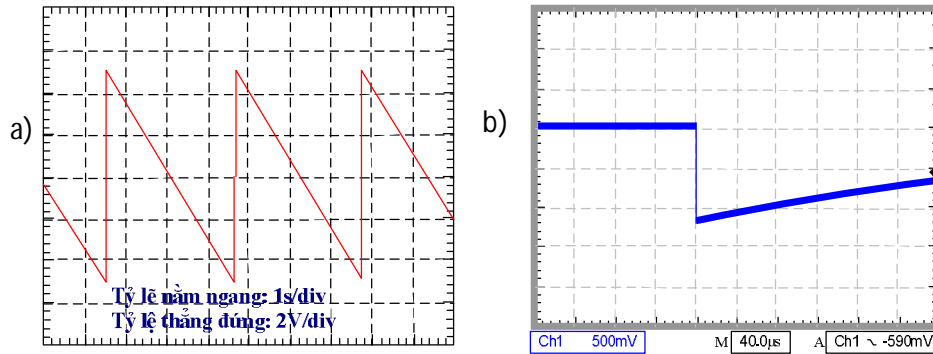
2.4. Hệ số khuếch đại của hệ thống

Hệ số khuếch đại (HSKĐ) của hệ thống được tính theo đơn vị kênh/keV, hệ số này cho biết số kênh MCA trong đó đỉnh năng lượng xuất hiện, nó là kết quả gồm ba thành phần:

- Hệ số biến đổi của P.Amp nhạy điện tích (theo đơn vị mV/keV),
- HSKĐ toàn phần của bộ khuếch đại thể (sản phẩm của HSKĐ thô và tinh),
- Hệ số biến đổi của MCA (kênh/mV).

Do dung sai của các tụ và trở phản hồi,... HSKĐ thực có thể thay đổi khoảng vài phần trăm, và sự thay đổi đó sẽ *gây nên độ dịch đáng kể trong phổ*. Các yếu tố này có thể được sử dụng để *thiết kế hệ thống và lập cấu hình ban đầu*. Đối với cấu hình bất kỳ đã cho HSKĐ cần được tinh chỉnh và phổ phải được hiệu chỉnh.

2.5. Các Tiên khuếch đại phản hồi liên tục và có xoá



Hình 5.9: Các đường trên dao động kí biểu thị các ngõ ra P.Amp điển hình:
(a) Đối với P.Amp xoá và (b) đối với các P.Amp phản hồi liên tục.

Đa phần các đầu dò phổ kế sử dụng P.Amp nhạy điện tích và P.Amp nhạy điện tích biến đổi dòng điện thành điện thế một cách tỉ lệ lam cho bộ tích phân sẽ bão hòa vì dòng chảy qua diode liên tục tăng. Khắc phục hiện tượng này, người ta sử dụng hai phương pháp để giữ ngõ ra P.Amp nằm trong dải: đó là phản hồi liên tục và phản hồi có xoá. Hình 5.9a biểu diễn ngõ ra của P.Amp phản hồi có xoá với thời gian dài, phương pháp sử dụng nhiều bước nhỏ điện thế mà mỗi bước khoảng vài mV buộc ngõ ra tuyến tính tới giới hạn âm (-5V) trong khoảng vài giây. Xung xoá xuất hiện để ngõ ra đạt giá trị ban đầu (+5V) trong vài µs. Các P.Amp phản

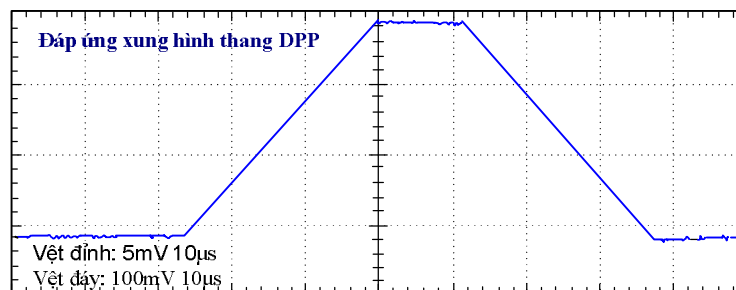
hồi có xoá sẽ làm cho tạp âm đạt giá trị cực tiểu, vì vậy P.Amp loại này được sử dụng trong các hệ thống tạp âm thấp nhất. Vì quá trình chuyển tiếp chậm được tạo ra trong thời gian xoá có thể tác động đến việc xử lý tín hiệu, nên DPP gồm có các logic để “khóa” các ảnh hưởng của quá trình xoá này.

Giải pháp truyền thống khác là phải bổ sung thành phần phản hồi chậm có khả năng hồi phục ngõ vào về giá trị xấp xỉ zero. Trong trường hợp đơn giản nhất, điện trở phản hồi R_F được mắc song song với tụ phản hồi C_F . Sau khi các bước thế ΔV do mỗi tương tác tín hiệu, ngõ ra dịch chuyển chậm về giá trị dừng của nó, với thời hằng của mạch phản hồi được chỉ ra trong hình 5.9b (trong biểu đồ thời hằng là $500 \mu s$). Khoảng thời gian đó cho phép tích hợp chính xác điện tích toàn phần, nhưng lại gây ra hiện tượng *chồng chập* các xung, cho nên điện trở phản hồi R_F bổ sung tạp âm không được sử dụng trong các hệ thống tạp âm thấp.

2.6. Hình thành xung

a. Kênh chậm

Kênh chậm của DPP được tối ưu hoá cho các phép đo biên độ xung chuẩn xác có dạng hình thang cân như chỉ ra trên hình 5.10. Dạng xung này cho tỉ số tín hiệu trên tạp âm gần tối ưu đối với nhiều đầu dò khác nhau. Dạng xung hình thang cân sẽ cho tạp âm thấp hơn và đồng thời làm giảm khả năng chồng chập xung. Người dùng có thể điều chỉnh thời gian tăng/giảm (thời gian giảm và tăng phải bằng nhau) và thời gian phân giải của khe đỉnh trên nhiều bước. Bộ khuếch đại bán Gauss có thời gian hình thành xung τ , thời gian đạt tới đỉnh khoảng $2,2\tau$ tương ứng với xung hình thang cân có cùng thời gian đạt đỉnh. Một DPP có thời gian đạt đỉnh khoảng $2,4 \mu s$, nó sẽ gần tương đương với việc hình thành xung bán Gauss có thời hằng $1 \mu s$.

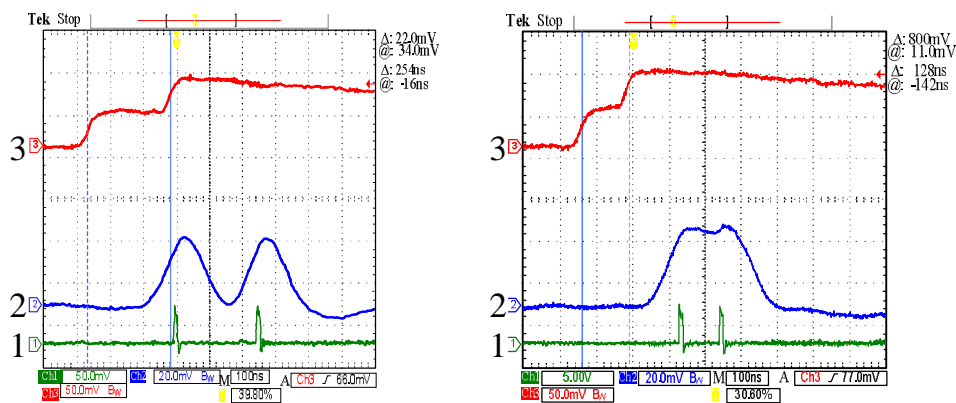


Hình 5.10: Dạng xung được tạo ra bởi hệ thiết bị dạng số.

Sự thay đổi thời gian đạt đỉnh là một yếu tố rất quan trọng nhằm tối ưu hoá cấu hình hệ thống và thực tế, các thời gian đạt đỉnh ngắn nhất sẽ cực tiểu hoá thời gian chết, đồng thời tốc độ dữ liệu vào/ra sẽ cao và tương ứng với các tốc độ đếm sẽ cao hơn, nhưng tạp âm thường tăng ở các thời gian lấy đỉnh ngắn. Việc xác lập tối ưu sẽ phụ thuộc mạnh vào đầu dò và P.Amp. Thường tạp âm của đầu dò sẽ có giá trị cực tiểu ở một vài thời gian lấy đỉnh, gọi là “góc tạp âm”. Tại các thời gian lấy đỉnh ngắn hay dài hơn thời gian của “góc tạp âm” sẽ làm tăng tạp âm và vì vậy làm giảm độ phân giải. Nếu thời gian đạt đỉnh này là tương đối dài so với tốc độ đếm xung vào, xung chồng chập sẽ xảy ra, do đó đầu dò phải hoạt động tại thời điểm đạt đỉnh ở “góc tạp âm” để đạt được các tốc độ đếm cao hơn.

Nếu thời gian tăng từ P.Amp là dài so với thời gian đạt đỉnh thì các xung ngõ ra sẽ bị méo do hụt biên độ. Trong trường hợp như vậy, đỉnh hình thang cân có thể được mở rộng để cải thiện phổ. Đặc trưng thời gian riêng tối ưu sẽ thay đổi theo các kiểu khác nhau của đầu dò và thay đổi theo các đặc trưng chi tiết của mạch cụ thể, chẳng hạn, tốc độ đếm ngõ vào.

b. Kênh nhanh



Hình 5.11: Các đường trên dao động kí chỉ ra hoạt động của kênh nhanh.

Đường số 3 phía trên của hình 5.11, biểu diễn ngõ vào ADC, đường số 2 biểu thị ngõ ra hình thành dạng của kênh nhanh, và đường số 1 biểu thị ngõ ra logic để đếm các sự kiện kênh nhanh. Kênh nhanh của DPP được tối ưu hoá để phát hiện các xung chồng chập trong “kênh chậm”, đồng thời kênh nhanh được dùng cho

logic chống chồng chập (chống các xung có khoảng cách quá gần sát đến mức không thể phân biệt được trong kênh chậm), đồng thời kênh này cũng được dùng để xác định tốc độ đếm thực các xung vào (đóng vai trò hiệu chỉnh các sự kiện mất mát ở thời gian chết của kênh chậm). Kênh nhanh cũng tạo dạng hình thang cân với thời gian đạt đỉnh vào khoảng từ 100 ns đến 400 ns.

Các đường trên dao động kí trong hình 5.11 chỉ ra các dạng xung đo được với thời gian đạt đỉnh 100 ns, và hình 5.11 bên phải là các xung tách biệt 120 ns được đếm riêng biệt trong kênh nhanh.

2.7. Hồi phục đường cơ bản

Biên độ xung cần đo được xác định so với đường cơ bản. Mọi thăng giáng ngẫu nhiên hoặc thay đổi có tính hệ thống trong đường cơ bản, bất kể là tạp âm tần số cao hoặc sự thay đổi chậm sẽ làm giảm độ chính xác phép đo biên độ xung. Thông thường, đường cơ bản được giả định là “zero”, nhưng đây là một khái niệm không tường minh, vì “đất” đơn thuần chỉ biểu trưng cho mốc tham chiếu trong các phép đo thế. Nếu đường cơ bản này thay đổi theo thời gian, tốc độ đếm, hoặc bất cứ tham số nào khác, sự méo dạng sẽ tồn tại trong các phép đo. Khi phân tích biên độ xung thì phổ sẽ trôi, kéo theo ngưỡng sẽ thay đổi ở các hệ thống đếm. Trong thực tế, độ dịch đường cơ bản theo tốc độ đếm là phổ biến nhất.

Mức của đường cơ bản trong bộ xử lí số có một số điểm *khác biệt đáng kể* so với các bộ khuếch đại hình thành xung tương tự truyền thống, do hàm truyền của DPP có đáp ứng xung hữu hạn, nên sau khi xung truyền qua đường ống xử lí, hàm truyền không tác động đến ngõ ra. Đây là sự khác nhau cơ bản so với bộ vi phân tương tự và kết quả là độ ổn định đường cơ bản được *nâng lên* rõ rệt ở các tốc độ đếm cao. Tuy nhiên, không giống như các bộ hình thành xung tương tự, DPP không thiết lập đường cơ bản một chiều ở tất cả mọi tốc độ đếm, và trong thực tế một vài sự dịch chuyển theo tốc độ đếm là có thể chấp nhận.

DPP có mạch hồi phục đường cơ bản bất đối xứng với một vài sự xác lập khác nhau do DPP dùng các đỉnh âm từ tạp âm ngẫu nhiên để xác định đường cơ bản. Các đỉnh nhiễu hướng xuống âm chỉ xảy ra khi vắng mặt tín hiệu, vì vậy nếu các đỉnh tạp âm này ổn định thì đường cơ bản sẽ ổn định mà không phụ thuộc vào các số đếm, thường thì mạch BLR tạo ra một độ dịch so sánh được với giá trị tạp âm hiệu dụng (rms).

2.8. Chọn lựa xung

a. Ngưỡng

DPP sử dụng ngưỡng để nhận dạng xung trong cả hai kênh nhanh và chậm với các ngưỡng độc lập, mặt khác do tạp âm trong kênh nhanh thường cao hơn và chỉ xác lập ngưỡng trên mức tạp âm là tốt nhất, vì vậy ngưỡng sẽ khác nhau trong hai kênh. DPP dùng ngưỡng kênh chậm để nhận dạng các sự kiện được cộng vào phổ lưu, các sự kiện nào có biên độ thấp hơn ngưỡng dưới bị bỏ qua, nghĩa là chúng không đóng góp vào phổ lưu, như vậy ngưỡng kênh chậm tương đương với bộ phân biệt ngưỡng dưới (LLD).

Ngưỡng kênh nhanh cũng hoạt động như LLD và được dùng cho một vài chức năng sau:

- Tốc độ sự kiện vượt ngưỡng nhanh là phép đo tốc độ đếm xung vào (ICR) của DPP,
- Logic loại bỏ chồng chập (PUR) nhận dạng các sự kiện chồng chập trong kênh chậm nhưng được tách trong kênh nhanh,
- Việc phân biệt thời gian tăng (RTD) sử dụng biên độ tín hiệu kênh nhanh để đo dòng tại thời điểm ban đầu của xung.

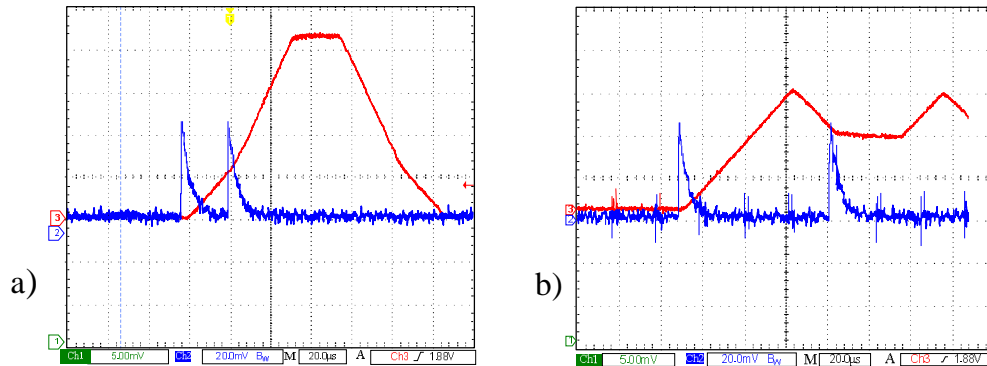
Việc xác lập ngưỡng thích hợp là rất quan trọng nhằm nhận được việc thực thi hiệu quả nhất từ DPP, mà trong nhiều trường hợp các ngưỡng *chỉ nên được xác lập trên mức tạp âm*, và phần mềm chuyên dụng MCA bao gồm chức năng ‘*chỉnh tự động*’ để xác lập các ngưỡng này.

b. Chống chồng chập

Mục đích của logic chống chồng chập (PUR) là phải xác định được hai xung liên tiếp kề nhau có bị chồng lên nhau hay không, nghĩa là xung kế tiếp có xuất hiện trên nền đuôi xung trước đó hay không. PUR của DPP sử dụng hệ thống “nhanh-chậm”, trong đó các xung được xử lý bởi kênh hình thành nhanh đồng thời với kênh chậm hơn (kênh chính) và cả hai kênh này đều thuần số.

Về nguyên tắc kỹ thuật tương tự như mạch hình thành xung truyền thống, nhưng mạch chống chồng chập và thời gian chết của DPP trong quá trình hoạt động có nhiều điểm là khác nhau, do đó việc thực hiện các chức năng sẽ hiệu quả

hơn ở các tốc độ đếm cao, mà trước hết sự đối xứng của xung hình thành cho phép thời gian chết và khoảng chồng chập là *ngắn hơn*, đồng thời không có thời gian chết kết hợp với việc số hoá và thu nhận đỉnh chỉ phụ thuộc sự hình thành xung.



Hình 5.12: Các đường dao động kí minh hoạ thời gian chết và chức năng thực hiện chống chồng chập.

Hình 5.12 biểu thị hoạt động của thiết bị đối với các xung xuất hiện gần nhau, trong đó hình 5.12a biểu diễn hai sự kiện tách biệt nhau nhỏ hơn thời gian tăng của tín hiệu hình thành xung, trong khi hình 5.12b biểu diễn hai xung tách biệt nhau hơi dài hơn thời gian tăng. Trên hình 5.12a biểu diễn xung ngõ ra bao gồm tổng của hai xung và các sự kiện được đánh giá là bị chồng chập.

Tuy nhiên, các ngõ ra bộ tiền lọc tương tự trong 5.12a là tách biệt, đối với xung gần tam giác, hiệu ứng chồng chập chỉ xảy ra khi hai sự kiện được tách biệt nhỏ hơn thời gian đạt đỉnh, trong trường hợp đó đỉnh đơn lẻ được quan sát cho hai sự kiện đó. Thời gian giữa hai sự kiện được sử dụng trong DPP cho cả thời gian chết và chống chồng chập là tổng của thời gian tăng và thời gian phân giải của khe nằm cạnh đỉnh. Nếu hai sự kiện xảy ra trong khoảng thời gian này và việc chống chồng chập bị cấm thì giá trị chồng chập đơn lẻ thuộc phổ. Nếu sự chống chồng chập được phép khi hai sự kiện được tách biệt lớn hơn độ phân giải cặp xung kênh nhanh (120 ns) và nhỏ hơn thời gian giữa hai sự kiện này thì cả hai sự kiện đều bị loại bỏ khỏi phổ, các sự kiện vượt quá ngưỡng trong kênh nhanh luôn lật trạng thái logic chống chồng chập.

2.9. Quá trình xoá và phân biệt thời gian tăng

Như đã trên P.Amp nhạy điện tích sử dụng việc xoá điện tích tích lũy trên tụ phản hồi bằng xung để ngăn chặn sự bão hòa ngõ ra cho P.Amp, quá trình xoá phát ra tín hiệu rất lớn trong DPP làm cho các bộ khuếch đại (của DPP) bị bão hòa, làm tràn các thanh ghi,... Vì vậy, DPP bao gồm mạch phát hiện việc xoá (phát hiện xung rất lớn, hướng âm) và chức năng logic để khoá ngõ ra tín hiệu đang xử lý đối với tác vụ xoá tiếp theo, chức năng logic để đặt thời gian cho tín hiệu hữu ích, các bộ xử lý, cửa sổ, lưu phổ, đọc/viết dữ liệu,... luôn có các giá trị ổn định. DPP cho phép người sử dụng mở hay cấm quá trình xoá (cấm đối với P.Amp phản hồi liên tục). Nếu khoảng thời giữa hai sự kiện được chọn quá ngắn sẽ làm méo dạng xung và kết quả phổ sẽ trở nên tồi hơn, ngược lại, ở các tốc độ đếm cao các xung xoá sẽ liên tục xuất hiện, và nếu khoảng thời giữa hai sự kiện được chọn quá dài, thì thời gian chết sẽ tăng đáng kể.

Trên thực tế, việc tách các xung dựa trên chu kỳ của dòng tức thời truyền qua đầu dò tới P.Amp là quan trọng, chẳng hạn, trong một số diode Si tồn tại một vùng “không nghèo” có trường tĩnh điện yếu. Tương tác bức xạ trong vùng này sẽ phát ra tín hiệu dòng nhưng sự dịch chuyển điện tích qua vùng “không nghèo” là chậm, dẫn tới khả năng sự méo phổ khác nhau: số đếm phổ, đỉnh khuất, các đỉnh bất đối xứng, v.v... Phân biệt thời gian tăng sẽ loại các sự kiện dòng rò dài của đầu dò ra khỏi phổ, điều này dẫn đến các sườn tăng chậm trong các xung hình thành chậm và nhanh. DPP thực hiện RTD bằng việc so sánh biên độ đỉnh trong kênh nhanh (kênh lấy mẫu điện tích được tích hợp trong 100ns đầu tiên) với biên độ đỉnh trong kênh chậm (lấy mẫu điện tích được tích hợp cuối cùng), nếu tỉ số này là đủ cao, thời gian tăng là nhanh và do đó xung được chấp nhận, ngược lại nếu tỉ số này là thấp, xung bị loại. Rõ ràng, do tạp âm của kênh nhanh lớn hơn tạp âm trong kênh chậm nên ngưỡng RTD cũng được thực hiện ngay trên kênh đã hình thành dạng xung. Các sự kiện rơi vào dưới mức ngưỡng chậm RTD sẽ không được xử lý bởi RTD và vì vậy, các sự kiện này được chấp nhận, trừ khi bị loại bỏ bởi việc chống chồng chấp hoặc bởi các tiêu chí khác. Do RTD thường rất cần thiết ở các tương tác sâu trong đầu dò, sinh ra từ các sự kiện năng lượng cao, nên các sự kiện biên độ thấp rất ít bị tác động bởi RTD.

Về nguyên lí, bộ phân tích đa kênh (MCA) hoạt động giống như MCA truyền thống ngoại trừ việc ngõ vào đã được số hoá, MCA sẽ phát hiện biên độ đỉnh dạng

xung đã hình thành nhờ dùng mạch dò đỉnh số. Nếu logic chọn lựa này chỉ định rằng xung có hiệu lực, MCA tăng giá trị được lưu vào vị trí bộ nhớ tương ứng với biên độ đỉnh. MCA sẽ hỗ trợ 256, 512, 1024, 2048, 4096 hoặc 8192 kênh. DPP sử dụng 3 byte trên một kênh cho phép 16,7M số đếm trên kênh để đo phổ và đếm (xung, thời gian) trong suốt “thời gian thu nhận”, thời gian thu nhận này cũng được đo và hiển thị. Thời gian thu nhận là thời gian thực trôi qua và suốt khoảng thời gian đó dữ liệu được truyền. Xung nhịp thời gian nhận bị ngắt theo khoảng sự kiện nhất định, bao gồm việc truyền dữ liệu trên tuyến dẫn nối tiếp và các chu kỳ xoá. Nếu P.Amp có tín hiệu xoá, và DPP được định cấu hình theo chu kỳ thời gian xoá nhất định thì sự thu nhận sẽ bị dừng suốt chu kỳ xoá và xung nhịp thu nhận bị ngắt. Tốc độ đếm thực phải được tính thông qua thời gian thu nhận thực tế hơn là thời gian truyền dữ liệu. Các quá trình truyền dữ liệu xảy ra dựa trên đồng hồ thời gian thực trong máy tính chủ, khi quá trình truyền dữ liệu xảy ra, thời gian thu nhận được chỉ thị và chắc chắn là khác với 1s, do xung nhịp xấp xỉ và cũng do các mất mát bởi quá trình xoá nên thời gian thu nhận nằm vào khoảng 1,05s. Ở các tốc độ đếm cao, P.Amp kiểu thực thực hiện xoá nhiều lần, vì vậy thời gian thu nhận sẽ ít hơn trong mỗi lần truyền dữ liệu. Trong trường hợp này, thời gian thu nhận có khả năng đạt 0,85 s. Trên màn hình, thời gian này được hiển thị cùng với các số đếm nhanh và chậm trong cùng khoảng thời gian.

Tất cả hệ thống phổ kế hạt nhân đều biểu diễn thời gian chết liên quan đến mỗi tương tác của bức xạ, nghĩa là sau mỗi tương tác tồn tại một khoảng thời gian mà nếu xung xuất hiện trong thời gian đó sẽ không thể đo được và nó sẽ không đóng góp vào các số đếm ngõ ra. Do thời gian xuất hiện của xung là ngẫu nhiên nên luôn xuất hiện xác suất. Cho nên trong khoảng thời gian chết, các xung vẫn xuất hiện, và vì vậy tốc độ đếm ngõ ra (R_{out}) đo bởi hệ thống luôn thấp hơn tốc độ đếm ngõ vào (R_{in}). Với lí do đó, trong phổ kế DSP cần có chức năng xác định phổ ngõ vào và tốc độ đếm, nhằm hiệu chỉnh các mất mát nêu trên.

Đặc trưng thời gian chết của bộ vi xử lí số **khác** với đặc trưng thời gian chết của các hệ thống tương tự truyền thống một cách đáng kể, bao gồm những điểm chủ yếu sau đây:

- Thời gian chết trên xung của bộ xử lí số thì thấp hơn thời gian chết trên xung của hệ tương tự so sánh được. Không có thời gian chết liên quan đến

việc thu nhận đỉnh (được gọi đơn giản là thời gian chết trong MCA tương tự và thường biểu thị thời gian chết của hệ thống) và thời gian chết mỗi xung giảm rất nhiều do đáp ứng xung hữu hạn (FIR) của phép hình thành tín hiệu,

- Phương thức tốt nhất để xác định tốc độ đếm xung vào là phải đo trực tiếp, bằng cách sử dụng kênh nhanh. Trong đa số các trường hợp, *độ chuẩn xác và sự chính xác của phương pháp này* tốt hơn nhiều so với khi dùng các đồng hồ thời gian thực - là truyền thống của các hệ tương tự,
- Phần mềm chuyên dụng MCA đánh giá thời gian chết của DP5 bằng cách so sánh tốc độ đếm trong các kênh nhanh và chậm.

DPP có nhiều bộ đếm được khởi phát và dừng ở cùng thời điểm, chúng bao gồm: “Bộ đếm kênh nhanh”, ghi tất cả các sự kiện kênh nhanh vượt ngưỡng nhanh, thông thường không có giới hạn trên và không hề có logic nào chọn xung (logic này đóng cổng khi xoá và truyền dữ liệu); “Bộ đếm kênh chậm” ghi mọi sự kiện và lưu vào phổ, trường hợp này có giới hạn là các sự kiện vượt quá biên độ xung cực đại sẽ không tồn tại trong phổ và vì vậy không có số đếm chậm, lúc này logic chọn xung toàn phần được áp dụng (PUR, RTD, ...).

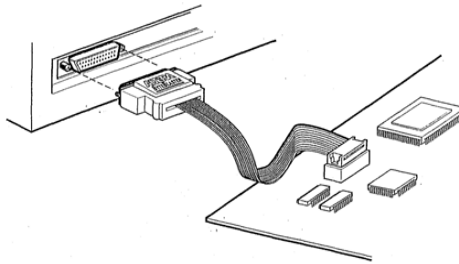
DPP có các bộ phân tích đơn kênh (SCAs). Mỗi SCA đều có ngưỡng dưới và ngưỡng trên, khi sự kiện xuất hiện mà ngõ ra hình thành dạng thoải mãn dải được xác lập bởi các ngưỡng này, và được chấp nhận bởi PUR lẫn logic chọn lựa xung thì xung logic được phát để liên kết với thiết bị ngoài. Thông thường, các SCA được sử dụng khi người dùng cần ghi các tốc độ đếm ở độ phân giải với thời gian cao hơn 100 ms để thu nhận phổ và chỉ cần các tốc độ thuộc một vài dải năng lượng, các giới hạn trên và dưới của các SCA có thể được xác định độc lập bằng phần mềm.

Khối SCA phục vụ hai mục đích: không những hoạt động như phân tích đơn kênh, mà còn có thể được dùng để xác lập vùng quan tâm (ROI) trong chế độ số đếm đặt trước của hoạt động MCA, nghĩa là khi số đếm đặt trước được chọn MCA sẽ dừng sau khi số đếm được lập trình xảy ra trong vùng quan tâm của khối SCA.

3. Phương pháp áp dụng vi mạch FPGA để thực hiện thuật toán DSP

3.1. Phương pháp tiết kiệm

Vi mạch FPGA của các hãng Altera và Xilinx luôn cho phép người thiết kế sử dụng một chương trình phần mềm giới hạn gắn liền với một số loại vi mạch quy định sẵn để phát triển mạch ứng dụng thông qua việc tải thông tin từ mạng, và phương pháp này đáp ứng được các thiết kế đó và nó có tên gọi là phương pháp tiết kiệm. Phương pháp tiết kiệm gồm hai kiểu: kiểu tải dữ liệu xuống mạch ứng dụng cần phát triển thông qua cổng nối tiếp và kiểu tải dữ liệu xuống mạch ứng dụng cần phát triển thông qua cổng song song như được biểu diễn trong hình 5.13.



Hình 5.13: Minh hoạ kết nối mạch tải dữ liệu song song.

a. Kiểu tải dữ liệu song song

Ưu điểm nổi bật của phương pháp tiết kiệm nói chung là chi phí thấp, cấu hình của công cụ phần cứng phục vụ thiết kế mạch đơn giản hơn và hoàn toàn có thể tự lắp đặt, hiệu chỉnh phần mềm cho phép lập trình dễ sử dụng. Hạn chế của phương pháp (so với phương pháp chuyên nghiệp) là dung lượng nội tại của chip thấp hơn, và việc nạp thông tin đã biên dịch vào chip chậm hơn, số cổng vào/ra đáp ứng điều khiển ít hơn, kéo theo cấp độ thiết kế mạch không được tối ưu. Tuy vậy, nên có một sự hình dung tổng quát về phương pháp đó qua vài nét tiêu biểu sau:

Yêu cầu kỹ thuật:

- Giao tiếp với PC và tải dữ liệu qua cổng máy in song song, chế độ xác lập là EPP dưới Windows, hoặc truyền tải dữ liệu qua cổng USB,
- Dùng cáp liên kết giữa PC với thiết bị ngoại vi theo chuẩn đã chọn tương thích cổng.

Chức năng: Với kiểu kết nối được chọn trước, dữ liệu sẽ được tải, mô phỏng, biên dịch và nạp vào các loại chip thích hợp. Nội dung mạch thiết kế ứng dụng có thể thay đổi được và dễ hoàn thiện. Quy trình tải dữ liệu vào vi mạch theo trình tự: thiết kế dự án, biên dịch dự án, kết nối công cụ giao tiếp, chọn thực đơn điều khiển, và cuối cùng là nạp nội dung đã biên dịch để được sản phẩm thực hiện.

b. Kiểu tải dữ liệu nối tiếp

Tương tự kiểu tải song song, điểm khác biệt là tốc độ truyền dữ liệu đến ngoại vi chậm hơn khi dùng cổng RS-232, hoặc nhanh hơn nếu dùng cổng USB.

3.2. Phương pháp chuyên nghiệp

Để đáp ứng việc điều khiển thiết bị ngoại vi ghép PC bằng các thủ tục lập trình trên các loại vi mạch đa năng, hãng Xilinx và Altera đã cung cấp bộ công cụ phần cứng có phần mềm tương thích đi kèm chip FPGA theo phương pháp tải thông tin và thiết kế mạch ứng dụng với cấu hình hệ thống gồm:

- Bộ lập trình chuyên nghiệp Max+PlusII hoặc ISE,
- Bản mạch hỗ trợ giao tiếp các lập trình logic,
- Khối tải dữ liệu Master (khối chủ),
- Các dụng cụ phần cứng tương thích, hỗ trợ cho hệ lập trình.

3.3. Phương pháp lập trình cho FPGA sử dụng môi trường Max+Plus II

Để đáp ứng việc lập trình cho các loại vi mạch đa năng thuộc họ FPGA theo phương pháp chuyên nghiệp, hãng Altera cung cấp phần mềm chuyên dụng đa năng là Max+Plus II để lập trình tương ứng cho các dòng FPGA cụ thể. Vì họ FPGA có rất nhiều loại vi mạch khác nhau, nên việc đòi hỏi nhiều kiểu để cắm tương ứng phục vụ cho lập trình và tải thông tin vào vi mạch ứng dụng là điều tất yếu. Vì vậy trong mục này, FPGA loại đặc chủng EPM7160E (có 84 chân) của hãng Altera được lựa chọn để trình bày một cách cụ thể các trình tự xử lý thông tin qua các thủ tục lập trình cho một thiết kế ứng dụng. Các thủ tục chính để có sản phẩm FPGA ứng dụng gồm: hình thành dự án và các điều kiện ban đầu của thiết kế, nạp chương trình thiết kế đã biên dịch vào vi mạch và kiểm tra dự án, tạo tập tin thiết kế đồ họa.

1) *Hình thành dự án và các điều kiện ban đầu của thiết kế:* Một dự án cụ thể của thiết kế đang khảo sát phải được đặt tên và được lưu trong một thư mục nhất

định. Việc thực hiện dự án này đòi hỏi người thiết kế thông qua tất cả bốn bước chính của điều kiện thiết kế là: mở dự án, biên dịch, mô phỏng, nạp trình của dự án.

2) *Xử lý dự án và các điều kiện ban đầu của thiết kế*: Người lập trình phải tạo ra bốn tập tin thiết kế dưới dạng văn bản, chế độ đồ họa và điều kiện thiết kế dạng xung (giản đồ xung). Dự án này bao gồm tất cả các tập tin thiết kế riêng biệt cùng tên, chỉ khác nhau về đuôi mở rộng. Tên của các tập tin được lần lượt gọi và nhận biết theo đuôi mở rộng gồm tập tin thiết kế đồ họa (.gdf), tập tin thiết kế văn bản (.tdf) và tập tin thiết kế dạng sóng (.wdf). Sau khi mô phỏng dự án với tập hợp các điều kiện ngõ vào và đã phân tích giản đồ xung, người thiết kế có thể *nạp trình* đã liên kết vào vi mạch FPGA. Tiếp đến, *tạo tập tin thiết kế đồ họa*, thủ tục này được thực hiện theo trình tự dưới đây:

- Tạo một tập tin mới,
- Xác lập tên dự án,
- Chọn công cụ thực hiện,
- Nhập các biểu tượng chức năng logic,
- Cài đặt các hướng dẫn trực quan,
- Chuyển dịch biểu tượng,
- Xác lập hướng và nhận dạng các ngõ vào/ra của vi mạch,
- Kết nối biểu tượng, các trạm dẫn và tuyến nội bộ,
- Kiểm tra, hoàn chỉnh lỗi và lưu tập tin,
- Tạo biểu tượng ngậm định, đóng tập tin.

Bước kế cận là *biên dịch dự án*: Trên cơ sở của dự án đã được thiết kế kết hợp với các mô phỏng cần thiết cho dự án đó, bước biên dịch sẽ tạo ra tập tin dữ liệu dạng đối tượng. Tập tin này chứa các thông tin chi tiết về các ngõ vào/ra, số cổng cửa logic sử dụng, các loại vi mạch logic, dung lượng phục vụ thiết kế, bit trạng thái, bit bảo toàn,...

Cuối cùng là *nạp dữ liệu* vào vi mạch FPGA. Trước khi nạp dữ liệu, phần mềm Max+plusII cho phép kiểm tra các lỗi, tái xác lập bảng dự án, kiểm tra tính

trương thích với thiết kế của loại vi mạch đặc chủng. Nếu các điều kiện kiểm tra được thoả mãn, Max+plusII sẽ nạp dữ liệu vào vi mạch FPGA thông qua hệ thống chuyên dụng.

3.4. Phương pháp lập trình cho FPGA sử dụng môi trường ISE

Như đã trình bày ở trên, kĩ thuật xử lí tín hiệu số có thể thực hiện được thông qua các bộ vi xử lí DSP chuyên nghiệp hoặc thông qua các dòng vi mạch FPGA. Về thực chất, bộ DSP chuyên nghiệp là bộ vi xử lí tín hiệu số đã được thương mại hoá nên mọi thủ tục tính toán đều đã được đóng gói trước khi xuất xưởng, trong khi đó đối với vi mạch FPGA, nội dung bên trong là trống và do người sử dụng nạp trình ứng dụng sau khi đã biên dịch. Khi chọn FPGA, trình soạn thảo phải thông qua ngôn ngữ VHDL với mã nguồn phát triển theo VHDL sẽ được trình ISE của Xilinx biên dịch.

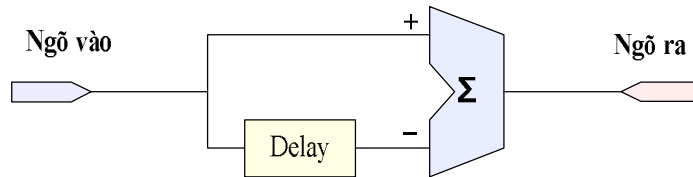
Trình biên dịch này sẽ cho người sử dụng nạp nội dung chương trình thiết kế viết bằng VHDL vào bên trong FPGA. Xuất phát từ quan điểm số, FPGA sau khi đã nạp trình nhờ môi trường biên dịch ISE thì vi mạch FPGA đó hoạt động như bộ vi điều khiển. ISE cho phép hình thành các bộ nhớ bên trong FPGA bằng phương pháp tích hợp thiết bị được lập trình bằng VHDL, thông thường bộ vi điều khiển xây dựng qua VHDL bao gồm các thành phần sau đây: bộ nhớ RAM nội, ROM nội, bộ xử lí trung tâm (CPU) và các thành phần điều khiển logic như: bộ đếm, bộ đặt thời gian, các bộ cộng - trừ, bộ nhân, bộ chia, bộ làm trễ,... tuỳ thuộc yêu cầu thiết kế.

§5.3. BỘ VI XỬ LÍ XUNG SỐ

1. Giới thiệu

Các thuật toán đệ quy đã được nghiên cứu và ứng dụng vào việc hình thành xung theo thời gian thực trong các phép đo chiều cao xung. Các xung này được lấy vi phân từ tiền khuếch đại (P.Amp) sẽ có dạng xung hàm mũ đã được khuếch đại và sau đó được số hoá. Dữ liệu số hoá được khử tích chập để loại bỏ được các

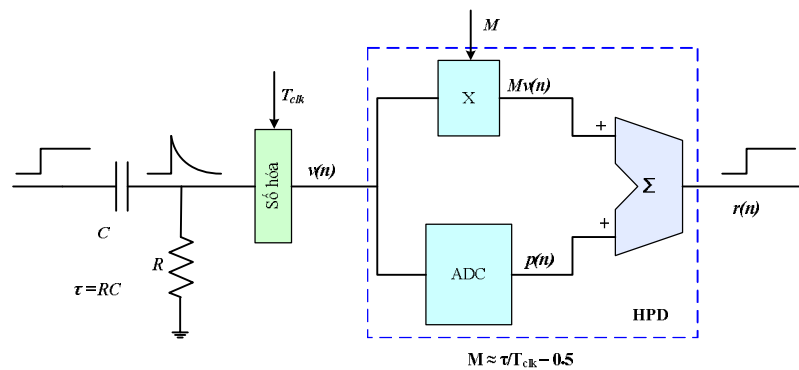
xung chồng chập, các xung này được xử lý bằng bộ lọc số bất biến theo thời gian (time-invariant) cho phép các dạng xung hình thang/tam giác hoặc đỉnh chỏm (cusp-like) để thuận lợi cho các xử lý sau đó. Các thuật toán **đệ quy** để xử lý xung theo thời gian thực trong phổ học phân giải cao đã được ứng dụng để xử lý DSP.



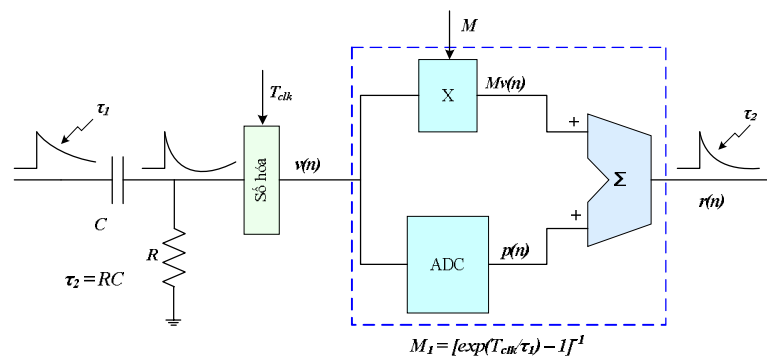
Hình 5.14: Sơ đồ khối của đơn vị kết hợp giữa tác vụ làm chậm - thuật toán trừ.

Các hàm mũ được số hoá có thể thu được từ việc lấy vi phân CR tín hiệu từ P.Amp nhạy điện tích kiểu *xoá* hoặc bởi phép lấy vi phân có mạch bù trừ cực không (Pole-zero) tín hiệu từ P.Amp có điện trở phản hồi. Các tín hiệu lỗi ra lúc này đã loại trừ được độ dịch mức một chiều và là các dạng xung hàm mũ có đuôi ngắn thuận lợi cho ADC lấy mẫu để độ phân giải đạt được mức tốt nhất có thể. Phương thức này còn bao gồm các thuật toán xử lý giả định tín hiệu *bậc* ngõ vào được số hoá. Khi ngõ ra của P.Amp kiểu xoá được số hoá trực tiếp, lúc đó độ phân giải số của bộ vi xử lý chỉ phụ thuộc vào đặc trưng tạp âm của tín hiệu và số mẫu được số hoá trong cửa sổ lấy trung bình.

Trong thực tế, các bộ vi xử lý số còn phụ thuộc vào độ phức tạp của các thuật toán mà chúng thực hiện.



Hình 5.15a: Sơ đồ khối của bộ khử tích chập mạch cao qua kỹ thuật số.

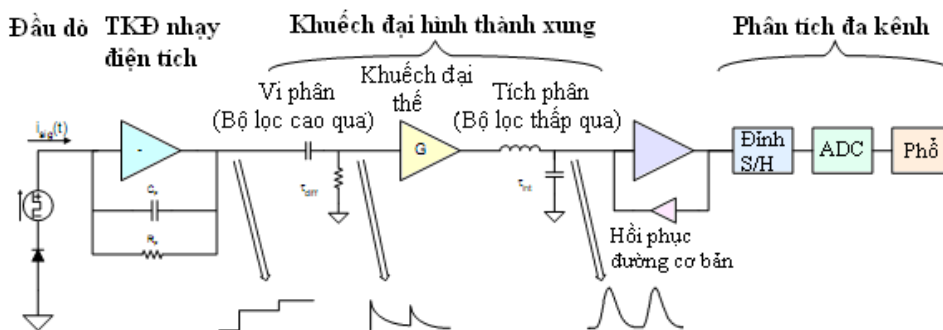


Hình 5.15b: Cấu hình bù trừ cực không kỹ thuật số.

Do khả năng đáp ứng phù hợp của thuật toán đệ quy cho ứng dụng theo thời gian thực nên việc sử dụng hai thuật toán hình thành kiểu số ban đầu sau đây được đưa vào để số hoá:

- Thuật toán thứ nhất cho phép các dạng xung tam giác/hình thang đối xứng được tổng hợp,
- Thuật toán thứ hai chuyển xung hàm mũ hoặc xung bậc thành dạng xung đối xứng có sườn dẫn tỉ lệ với $t^2 + t$, dạng này được gọi là kiểu đỉnh chỏm (cusp-like).

2. Mối tương quan giữa các cấu hình MCA theo phương pháp tương tự truyền thống và phương pháp số

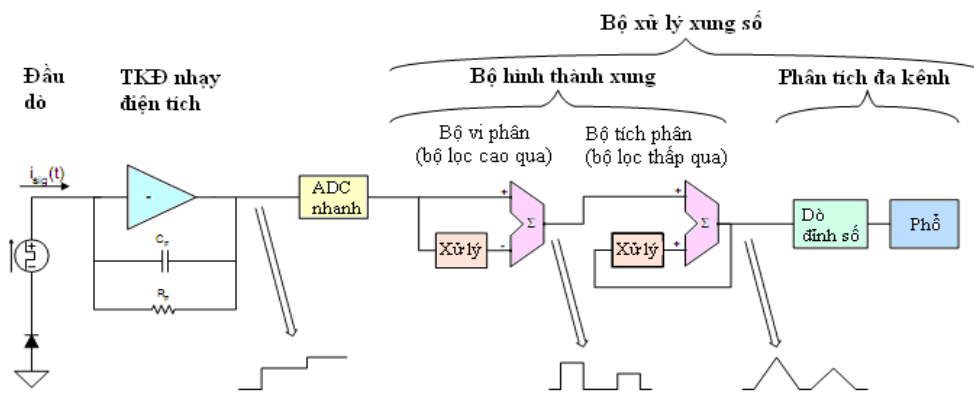


Hình 5.16: Sơ đồ bộ tạo dạng xung tương tự.

Các bộ xử lý xung kiểu số (DPP) ngày nay được sử dụng rộng rãi trong trang thiết bị hạt nhân chất lượng cao và là khối trung tâm của hầu hết các hệ thống điện tử được thương mại hoá của nhiều hãng sản xuất thiết bị hạt nhân trên thế giới,

như Amptek-Inc., Ortec, Canberra. DPP thực hiện các chức năng như bộ khuếch đại hình thành xung kiểu tương tự nhưng các ưu điểm về đặc tính bên trong của DPP đã dẫn đến tạp âm thấp nhất và các tốc độ đếm cao nhất, mặc dù chức năng của DPP giống như bộ tạo dạng tương tự, nhưng cách thực hiện lại khác nhau và một số khái niệm lẫn thuật ngữ cũng sẽ khác nhau. Mục đích của phần này là so sánh các bộ tạo dạng số và tương tự, để giúp người sử dụng hiểu biết các bộ vi xử lý số, và để giải thích các ưu điểm lẫn hạn chế của chúng phục vụ cho việc thiết kế hệ thống điện tử số.

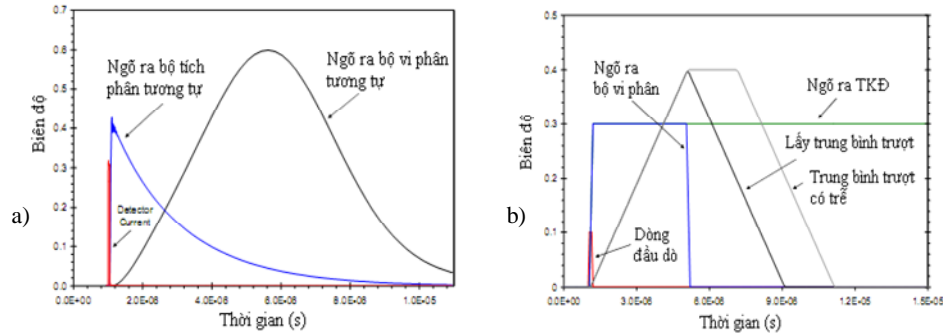
Hình 5.16 và hình 5.17 biểu diễn các sơ đồ đơn giản hoá của các bộ khuếch đại tạo dạng tương tự và số tương ứng. Cả hai đều có đầu dò và các mạch P.Amp nhạy điện tích giống nhau và trong cả hai trường hợp, P.Amp hình thành ngõ ra gồm các *bậc* nhỏ với biên độ cỡ milivôn. Tương tự, các xung P.Amp được lấy vi phân sao cho thế bậc có thể được đo, còn các bộ tích phân được gọi là bộ lọc thấp qua sẽ cải thiện tỉ số tín hiệu trên tạp âm (S/N), lúc này các xung ngõ ra được số hoá và biểu đồ chiều cao xung sẽ được lưu vào bộ nhớ (phổ). Như vậy, các khối chức năng chính của hệ thống phổ kế tương tự và phổ kế sử dụng kĩ thuật DSP là giống nhau.



Hình 5.17: Sơ đồ đơn giản hoá của bộ vi xử lý xung số “lí tưởng”

Trên hình 5.16, các khối chức năng của hệ phổ kế tương tự với xung hình thành có dạng như biểu diễn trên hình 5.18a, trong đó mạch vi phân RC là bộ lọc cao qua. Bộ lọc đó cho truyền qua sườn tăng các xung từ P.Amp và cho xung ra dạng hàm mũ với hằng số thời gian τ_{diff} . Mạch tích phân là bộ lọc thấp qua có

hằng số thời gian là τ_{int} . Khi sử dụng các bộ lọc thấp qua khác nhau sẽ cho ta các xung với dạng khác nhau: *bán-Gauss*, *giả-Gauss*, *tựa-tam giác*,....



Hình 5.18: Các dạng xung trong bộ tạo dạng xung tương tự.

Bộ lọc tinh vi hơn dùng các cặp cực phức với xu hướng trở về đường cơ bản sẽ cho các xung ra có dạng đối xứng hơn. Bộ lọc này là các bộ tạo dạng xung tựa-tam giác dùng các cực phức, xấp xỉ rất gần tam giác ở lối ra, và trong bộ vi xử lý xung số, các xung sẽ có dạng tam giác và hình thang như trên hình 5.18b.

Nói chung, dạng xung xấp xỉ với Gauss được đặc trưng bởi hằng số thời gian hình thành xung τ , và thông thường thời gian đạt đỉnh xấp xỉ $2,2\tau$ nhưng đuôi lại tiếp tục kéo thêm một thời gian dài hơn. Mạch BLR có nhiệm vụ duy trì đường cơ bản, vì vậy khi không có BLR, ngõ ra có liên kết AC của bộ vi phân làm cho đường cơ bản sẽ dịch xuống ở các tốc độ đếm cao, do đó liên kết DC phải bằng zero. Mạch phát hiện và giữ đỉnh tương tự có nhiệm vụ giữ chiều cao đỉnh xung trong suốt thời gian việc số hoá. Mẫu dạng số đơn lẻ này biểu trưng xung, vì vậy ADC phải rất tuyến tính nhưng không cần thiết quá nhanh vì ADC chỉ số hoá một mẫu trên một xung.

Một hệ thống số “lí tưởng” được biểu diễn ở hình 5.17, tín hiệu từ P.Amp được số hoá trực tiếp và đưa ADC nhanh, trong đó các xung được phân biệt bằng cách sử dụng mạch lấy vi phân rời rạc. Ngõ ra mạch vi phân này được gửi tới bộ lọc thấp qua để lấy tích phân ngõ ra, hai khối sẽ được gán nhãn “xử lí” biểu thị các thuật toán được áp đặt tới các ngõ vào và khác với một bộ vi xử lý số ở tầng kế tiếp. Tín hiệu sau bộ lọc thấp qua sẽ có dạng tam giác, và các xung hình thang, đỉnh chỏm cũng được tổng hợp dễ dàng. Các giá trị biên độ tín hiệu được số hoá xong rồi được đưa tới mạch dò đỉnh số, kết quả dò đỉnh là giá trị biên độ xung và

được gửi tới bộ nhớ biểu đồ. Ngõ ra bộ tích phân cũng có thể được gửi tới DAC, vì vậy người dùng có thể quan sát các xung trên dao động kí, nhưng hệ thống này không cần phát ra xung đã tạo dạng tương tự.

Mỗi bậc ngõ ra P.Amp thường có biên độ cỡ milivôn, có thể gởi trên đường cơ bản khoảng vài vôn về độ lớn và thay đổi theo thời gian. Bậc này cần được số hoá từ 10 đến 14 bit, và đơn giản là không có các ADC tồn tại kết nối chính xác với dải động ngõ ra của P.Amp, vì vậy ngõ ra P.Amp được truyền qua mạch tiền lọc tương tự cho phép bậc đó được số hoá chính xác. Nhiều phương thức khác nhau được sử dụng để loại trừ đường cơ bản và khuếch đại bậc theo phép số hoá. Tương tự sẽ có nhiều cách thực hiện khác nhau về bộ vi phân, bộ lọc thấp qua hay bộ tích phân, và logic phát hiện đỉnh.

3. Sơ đồ cấu trúc của DSP-MCA

Một trong những sơ đồ cấu trúc khối của hệ MCA bằng DSP đã được trình bày ở phần trên với sơ đồ khối như hình 5.6, vì vậy trong phần này chủ yếu chỉ trình bày bộ tạo dạng xung số hình thang và hình tam giác.

3.1. Bộ tạo dạng xung số hình thang

Thuật toán đệ quy biến đổi xung hàm mũ được số hoá $v(n)$ sang xung hình thang cân $s(n)$ được cho như sau:

$$d^{k,l}(n) = v(n) - v(n-k) - v(n-l) + v(n-k-l), \quad (5.10)$$

$$p(n) = p(n-1) + d^{k,l}(n), \quad n \geq 0, \quad (5.11)$$

$$r(n) = p(n) + Md^{k,l}(n), \quad (5.12)$$

$$s(n) = s(n-1) + r(n), \quad n \geq 0, \quad (5.13)$$

ở đó $v(n)$, $p(n)$, và $s(n)$ là bằng zero với $n < 0$. Tham số M chỉ phụ thuộc vào hằng số thời gian phân rã τ của xung hàm mũ và chu kì lấy mẫu T_{clk} của bộ số hoá và được cho bởi:

$$M = \frac{1}{\exp(T_{clk} / \tau) - 1} \quad (5.14)$$

Đối với các giá trị $\tau/T_{clk} > 5$, phương trình (5.14) có thể được xấp xỉ như sau:

$$M = \tau/T_{clk} - 0,5.$$

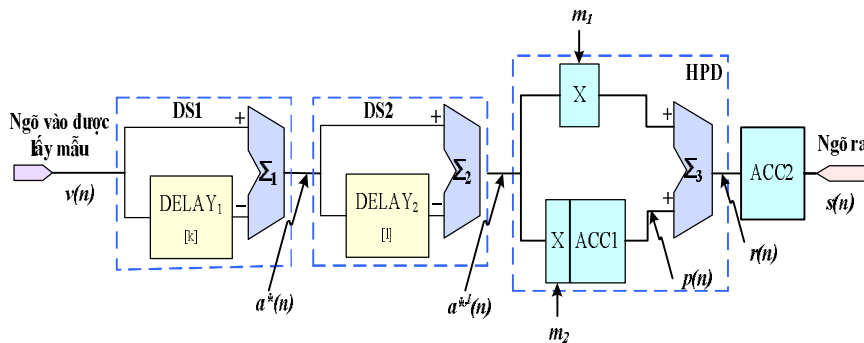
Phương trình (5.10) có thể được diễn đạt như một chuỗi hai thủ tục giống nhau được cho bởi tập phương trình:

$$d^k(n) = v(n) - v(n-k), \quad (5.15)$$

$$d^{k,l}(n) = d^k(n) - d^k(n-l). \quad (5.16)$$

Sơ đồ của khối đơn vị để thực hiện thuật toán của phương trình (5.15) hoặc phương trình (5.16) được phác hoạ trên hình 5.14. Đơn vị cấu trúc này gọi là đơn vị *trừ-làm chậm* (DS), và khối đó bao gồm hai thành phần chức năng: đường ống làm chậm lập trình và bộ trừ. Thuật toán được cho bởi phương trình (5.10) có thể được thực hiện bằng cách nối tiếp hai đơn vị DS. Đường ống làm chậm của một trong hai đơn vị này có độ sâu k trong khi độ sâu của đường ống còn lại là l . Vì mỗi đơn vị này đặc trưng cho một hệ tuyến tính bất biến theo thời gian, nên thứ tự kết nối là không đáng lưu ý. Trong trường hợp như vậy, khoảng thời gian của sườn tăng (hoặc giảm) của dạng hình thang được cho bởi giá trị k và l nhỏ hơn $\{\min(k, l)\}$ và khoảng rộng của khe đỉnh phẳng hình thang được cho bởi giá trị tuyệt đối của độ sai phân giữa k và l $\{abs(l - k)\}$. Một trong những thành phần quan trọng nhất của bộ tạo dạng số hình thang là đơn vị tiến hành các quá trình cho bởi các phương trình (5.11) và (5.12). Thuật toán được xác định bởi các phương trình này sẽ khử tích chập đáp ứng của bộ lọc cao qua CR, nói cách khác nếu xung hàm mũ được lấy mẫu có thời hằng phân rã τ được áp tới ngõ vào của đơn vị như vậy thì đáp ứng xung là tín hiệu bậc.

Đơn vị HPD (High Pass Deconvolution) cũng có thể được sử dụng như mạch số bù trừ Pole-zero, vì cả hai mạng mạch HPD và vi phân CR đều là các hệ thống tuyến tính bất biến theo thời gian nên đáp ứng liên kết hai đơn vị theo cấu trúc nối tiếp là độc lập với thứ tự kết nối. Từ đó, ảnh hưởng của xung phân rã hàm mũ ngõ vào có thể loại bỏ được bằng cách xác lập tham số M như là chức năng của thời hằng phân rã tín hiệu ngõ vào (phương trình 5.14), và dạng mạch số bù trừ cực không được chỉ ra trong hình 5.15b.



Hình 5.19: Sơ đồ khối bộ tạo dạng số hình thang/tam giác. Các phân tử gồm: $DELAY_n$ – đường dẫn làm chậm, Σ_n – bộ cộng/trừ, ACC_n – bộ cộng (tích lũy), X_n – bộ nhân.

Khối cấu trúc cuối của bộ tạo dạng tín hiệu hình thang/tam giác là bộ cộng thực hiện thuật toán được cho bởi phương trình (5.13), đơn vị này được đặt ở vị trí sau cuối trong dây chuyền xử lí. Độ phân giải số của bộ cộng này phải đủ lớn để tích lũy giá trị số của dữ liệu ngõ ra lớn nhất có thể.

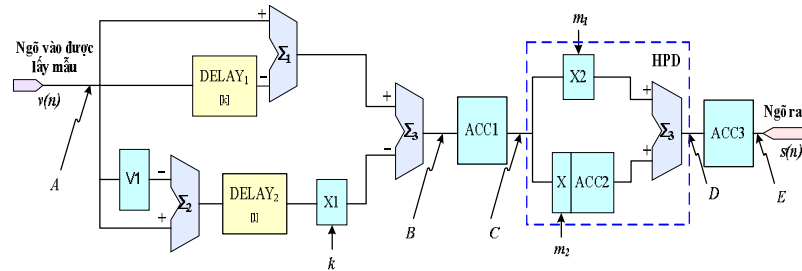
Khi dùng các khối cấu trúc đã mô tả như trên, mẫu thiết kế cho bộ tạo dạng hình thang/tam giác được xây dựng. Mẫu này có ADC lấy mẫu, bộ vi xử lí, tốc độ xung nhịp cực đại 50 MHz. Tất cả các tham số của tín hiệu được tạo dạng điều khiển thuần số. Sơ đồ khối bộ tạo dạng số hình thang được biểu diễn trong hình 5.19. Khi tín hiệu vào là hàm bậc, đơn vị HPD được bỏ qua. Trong trường hợp này, dữ liệu số sau hai toán hạng làm chậm-trừ được ứng dụng trực tiếp cho bộ cộng ngõ ra. Để cho phép bộ vi xử lí chấp nhận tín hiệu vào hàm mũ hoặc bậc, một phiên bản của đơn vị HPD có hiệu chỉnh đã được sử dụng. Dữ liệu ngõ vào bộ nhân và bộ cộng ghép kênh (gồm hai ngõ vào từ phía hai bộ cộng và nhân của tầng trước) được nhân bởi hai thừa số m_1 và m_2 tương ứng.

Khi tín hiệu ngõ vào là xung hàm mũ, mối quan hệ giữa các hệ số nhân m_1 và m_2 được cho bởi:

$$m_1 / m_2 = M \quad (5.17)$$

trong đó, m_2 là tham số xác định hệ số khuếch đại (HSKĐ) bằng số của bộ tạo dạng và M được cho bởi phương trình (5.14). Khi tín hiệu ngõ vào là hàm mũ, hệ số m_2 bằng zero và HSKĐ được xác định bởi thừa số nhân m_1 . HSKĐ số thay đổi

được bằng chương trình là một trong những tính năng quan trọng cho phép làm thích ứng dải dữ liệu ngõ ra bộ tạo dạng với dải bộ nhớ đa kênh.



Hình 5.20: Các dạng tam giác và hình thang ở ngõ ra DAC nối tới bộ tạo dạng.

Để hiển thị hoạt động theo thời gian thực của bộ tạo dạng số, bộ biến đổi số sang tương tự được nối tới ngõ ra bộ tạo dạng. Dữ liệu ngõ ra được rút gọn (truncated) sao cho chỉ có 12 bit cao của tín hiệu đã tạo dạng được dùng. Bộ vi xử lý được kiểm tra khi dùng ADC 12 bit hoạt động ở tần số 20 MHz. Tín hiệu hàm mũ ngõ vào và tín hiệu tương tự được tái dựng từ DAC được hiển thị trên màn hình dao động kí. Hình 5.20 biểu diễn cấu hình thuật toán về đáp ứng của bộ tạo dạng cho xung hàm mũ.

3.2. Nhận xét

Các thuật toán sử dụng để hình thành xung số theo thời gian thực nêu trên cho ta hai cấu hình của các bộ tạo dạng xung tuyến tính bất biến theo thời gian. Thuật toán cho bởi phương trình (5.13) và (5.14) cho phép các tạo dạng xung tam giác/hình thang. Bản mạch thử nghiệm hoạt động ở các tốc độ xung nhịp lên đến 50 MHz và cho phép điều khiển thuần số các tham số hình thành xung.

4. Ưu và nhược điểm của điện tử truyền thống và điện tử số

Bộ vi xử lý số có một số ưu điểm, đó là có phẩm chất tốt hơn (tạp âm thấp và khả năng tốc độ đếm cao hơn), độ linh hoạt cao hơn cho phép điều chỉnh ứng dụng riêng, khả năng ổn định và tái hợp lớn hơn.

Từ lâu, các nghiên cứu đã đưa ra các bộ lọc lí tưởng để sử dụng trong hệ thống điện tử hạt nhân, và chúng có khả năng nâng tỉ số tín hiệu trên tạp âm đạt

giá trị cao nhất có thể được ở tốc độ đếm cao cho trước. Thực tế, hàm truyền lí tưởng đó không thể dễ dàng được tạo ra trong các mạch khuếch đại tương tự, nhưng các bộ vi xử lí số cho phép đạt được hàm truyền rất gần với lí tưởng. Một cách chi tiết, các bộ vi xử lí số có một số ưu điểm sau đây:

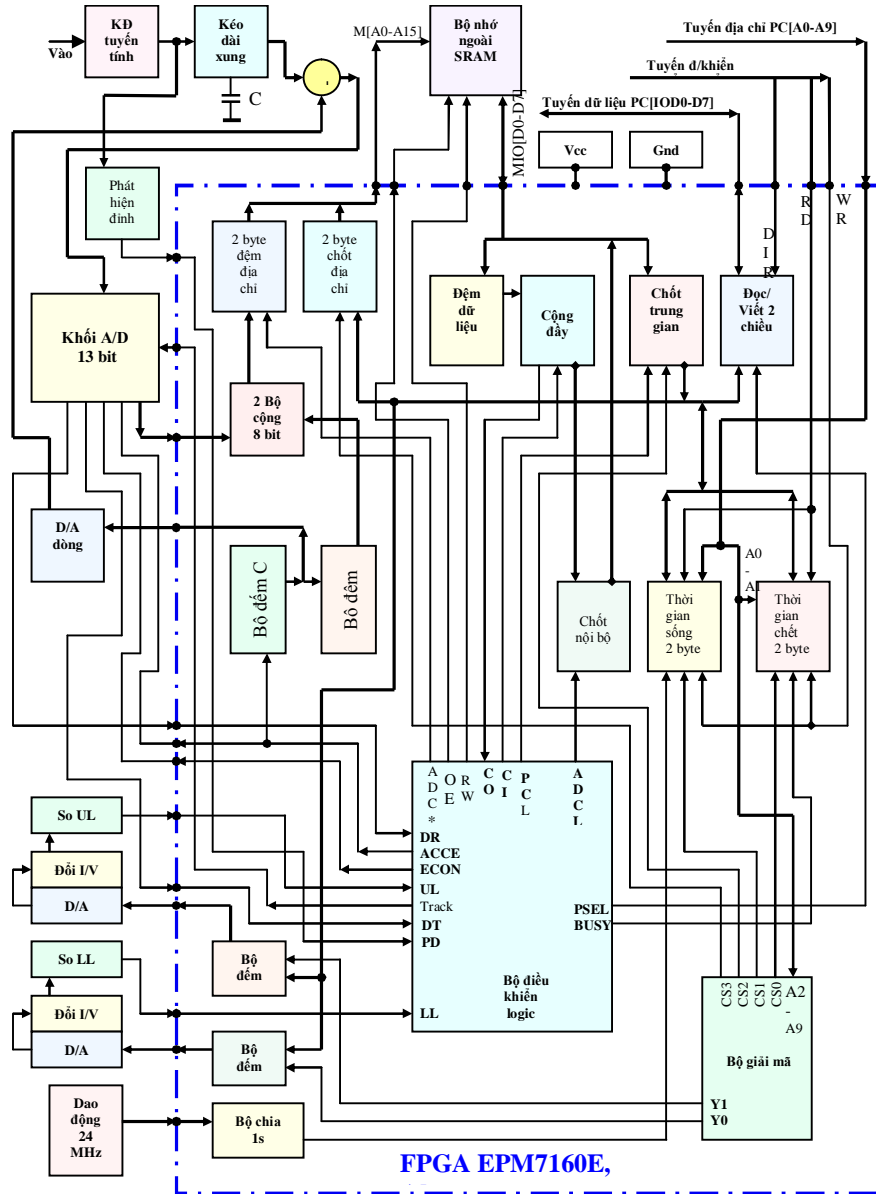
- Không có thời gian chết kết hợp với việc số hoá và dò đỉnh, do đó bộ vi xử lí số có năng lực nhập/xuất cao hơn đáng kể so với hệ tương tự. Hơn nữa, do bộ vi xử lí số có đáp ứng xung hữu hạn, nên các hiệu ứng chồng chập và gợn đuôi được suy giảm. Ưu điểm về chức năng của bộ vi xử lí số là đặc biệt tốt ở các tốc độ đếm cao,
- Trong bộ vi xử lí tương tự, hầu hết các tham số được xác định bởi các tụ và trở. Việc có nhiều tùy chọn cấu hình khác nhau trong hệ tương tự là phi thực tế. Trong hệ thống số, người ta có thể có nhiều hàng số thời gian tạo dạng hơn, các tùy chọn BLR, ..., nên người sử dụng có thể điều chỉnh hệ thống đáp ứng được các yêu cầu cần thiết của hệ thống và cho chất lượng tốt hơn,
- Do hệ thống tương tự xây dựng trên cơ sở trở và tụ, nên độ ổn định của hệ bị hạn chế bởi sự ổn định của các thành phần này và khả năng tái hợp của hệ đối với dung sai của các thành phần đó. Trong hệ thống số, độ ổn định và khả năng tái hợp tốt hơn nhiều do chúng dẫn xuất từ một số tham chiếu rất chuẩn xác, chẳng hạn dao động tinh thể để xác lập thời gian.

Tuy nhiên, các bộ vi xử lí số cũng có một số hạn chế sau đây:

- Thứ nhất, nó có xu hướng tiêu tốn công suất nhiều: ADC có tốc độ phù hợp và chính xác luôn tiêu tán công suất nhiều hơn so với các thiết kế tương tự,
- Thứ hai, thiết kế này phức tạp hơn nhiều so với thiết kế bộ khuếch đại tạo dạng tương tự.

§5.4. MẠCH ỨNG DỤNG DSP VÀ FPGA

1. Thiết kế khối MCA8k dùng FPGA



Hình 5.21: Sơ đồ cấu trúc khối FPGA-MCA8K ghép máy tính.

Trên hình 5.21 là sơ đồ cấu trúc khối FPGA-MCA8k. Bản mạch MCA8k sử dụng FPGA loại EPM7160E đã được thiết kế, chế tạo và ứng dụng trong các hệ ghi-đo bức xạ. Chức năng chính của FPGA là tích hợp toàn bộ các thành phần vi mạch số và logic điều khiển của cả hai phía vào trong tập tin thiết kế bằng phần mềm nhờ sử dụng chương trình biên dịch Max+plusII của hãng Altera. Nhờ có khả năng tích hợp cao, dung lượng đủ lớn và tốc độ chuyển tín hiệu giữa hai phần tử nội liên kết đủ nhanh là 5 ns nên FPGA là hiệu quả và linh hoạt để thiết kế chế tạo các khối điện tử chức năng dùng trong các hệ ghi-đo bức xạ hạt nhân.

Do tính đặc thù kỹ thuật số của dòng vi mạch EPM7160E là không cho phép tích hợp các loại vi mạch tương tự nên các thành phần sau đây không thể tích hợp được trong vi mạch FPGA, cụ thể: bộ dao động phát tần số 24 MHz có ngõ ra được liên kết với EPM7160E để tạo xung nhịp 1s điều khiển hoạt động cho toàn mạch. Các bộ biến đổi D/A tạo tín hiệu dòng điện I, và dòng điện I được chuyển sang điện thế V nhờ khuếch đại thuật toán I/V, thế ngõ ra khuếch đại là các ngưỡng thấp và cao để tạo cửa sổ phân biệt biên độ và phát hiện đỉnh xung trong chế độ lấy mẫu và giữ đỉnh của bộ biến đổi A/D. Tầng khuếch đại tuyến tính là một khuếch đại đệm để lặp lại thế ngõ ra. Khi thoả mãn điều kiện của ngưỡng và hỏi-đáp logic, đỉnh sẽ được phát hiện và gửi tới bộ điều khiển logic của FPGA để xử lý, và tiếp theo khi kết thúc quá trình nạp-xả điện tích trên tụ, bộ cộng tương tự sẽ phối thể (từ mạch kéo dài xung) với dòng (từ khối D/A) để tạo biên độ thực cho khối biến đổi A/D 13 bit thực hiện chu trình biến đổi tín hiệu tương tự thành chữ số dạng mã nhị phân, và khối sau cuối là bộ nhớ ngoài SRAM để chứa dữ liệu phổ.

2. Bộ xử lý trung tâm và hoạt động của bản mạch FPGA-MCA8k

Để định vị địa chỉ cho SRAM ngoài trong chu trình viết, tín hiệu ADC sẽ mở 2 byte đệm địa chỉ của 13 bit ngõ ra từ ADC8k. Nội dung biên độ đỉnh (phản ánh thông tin năng lượng) chứa trong DR sẽ được viết vào từng ô nhớ của SRAM khi các tín hiệu OE ở mức thấp và RW ở mức cao. Dữ liệu hiện hữu trên tuyến trao đổi nội bộ MIO[D0-D7] được viết từng byte nhờ tổ hợp bộ đệm dữ liệu, bộ cộng đầy, bộ chốt nội bộ và chúng hoạt động thông qua sự điều khiển của các xung logic ADCL, CI, CO và ADC*. Để đọc nội dung chứa trong SRAM, chu trình đọc bộ nhớ được tiến hành bằng cách phát 2 byte địa chỉ thấp và cao (qua 2 byte chốt dữ liệu) với tín hiệu giải mã CS3. Khi phát 2 byte địa chỉ cho chu trình thì SRAM sẽ

định vị được địa chỉ, các nội dung ô nhớ RAM được đọc ra qua bộ chốt trung gian nhờ tín hiệu chốt PCL và địa chỉ đọc byte dữ liệu CS2. Dữ liệu từ ngoại vi truyền-nhận tới PC qua bộ đệm hai chiều khi tín hiệu chọn cổng (đọc hoặc viết) PSEL và tín hiệu chọn hướng DIR được hiệu lực. Các bộ định thời gian cho lập trình (mỗi bộ 2 byte) sẽ tính thời gian chết từ xung Busy và thời gian trôi qua nhờ xung nhịp 1s, cộng hai thời gian chính là thời gian thực của hệ thống. Tất cả các thành phần vi mạch khác đều được tích hợp trong FPGA.

3. Đặc trưng chính MCA8k đã chế tạo

- Bản mạch FPGA-based MCA8k gồm có ADC8k kiểu xấp xỉ liên tiếp và MCD8k ghép máy tính,
- Độ phân giải: 8192 kênh,
- Thời gian biến đổi: 2,2 μ s,
- Độ phi tuyến tích phân (INL) $\leq 0,0264\%$ trên 98% của toàn dải đo (so với hệ số chuẩn của Canberra là 0,025%, ứng với ADC8k, kiểu 8075),
- Độ phi tuyến vi phân (DNL) $\leq 1,12\%$ trên 98% của toàn dải đo (so với hệ số chuẩn của Canberra là $\leq 1,02\%$, ứng với ADC8k, kiểu 8075),
- Dung lượng tối đa trên một kênh là 16 777 215 số đếm,
- Thời gian đo cực đại 65 535 s,
- Các xác lập ngưỡng thấp và cao cho ADC được điều khiển bằng phần mềm,
- Lỗi vào nhận xung đơn cực dương có biên độ đỉnh 0 ÷ 10 V,
- Chương trình thu nhận dữ liệu đóng gói MCANRI viết bằng VC++.

Chương VI
BIẾN ĐỔI THỜI GIAN THÀNH BIÊN ĐỘ VÀ
CÁC PHƯƠNG PHÁP XỬ LÝ THỜI GIAN

- *Bộ biến thời gian thành biên độ,*
- *Bộ phân biệt tích phân,*
- *Phân biệt cắt không (zero-crossing),*
- *Phân biệt cắt không theo phương pháp tỉ số không đổi,*
- *Phân biệt theo phương pháp ngưỡng suy biến.*

§6.1. BỘ BIẾN THỜI GIAN THÀNH BIÊN ĐỘ

Biến đổi thời gian thành biên độ là biến đổi tuyến tính khoảng thời gian giữa hai sự kiện hạt nhân thành một xung biên độ ở lối ra.

Bộ biến đổi khoảng thời gian thành biên độ (Time to Amplitude Converter - TAC) là mạch điện tử dùng để biến đổi khoảng thời gian giữa hai sự kiện thành một xung có biên độ tương ứng. Giá trị biên độ này được chuyển đổi thành dạng số nhờ vào bộ biến đổi tương tự thành số.

Bộ biến đổi thời gian thành biên độ là bước đầu tiên để hình thành việc số hoá thời gian. Khoảng thời gian được mã hoá thường rất nhỏ, do đó độ phân giải đòi hỏi rất cao; đòi hỏi này không thể đáp ứng được đối với các bộ biến đổi khoảng thời gian thành số theo phương pháp đếm số xung nhịp thông thường vì cần phải có một đồng hồ có tần số rất lớn. Hơn nữa, bộ biến đổi khoảng thời gian thành biên độ còn phải sử dụng được cả trong các trường hợp mà hệ số biến đổi thay đổi.

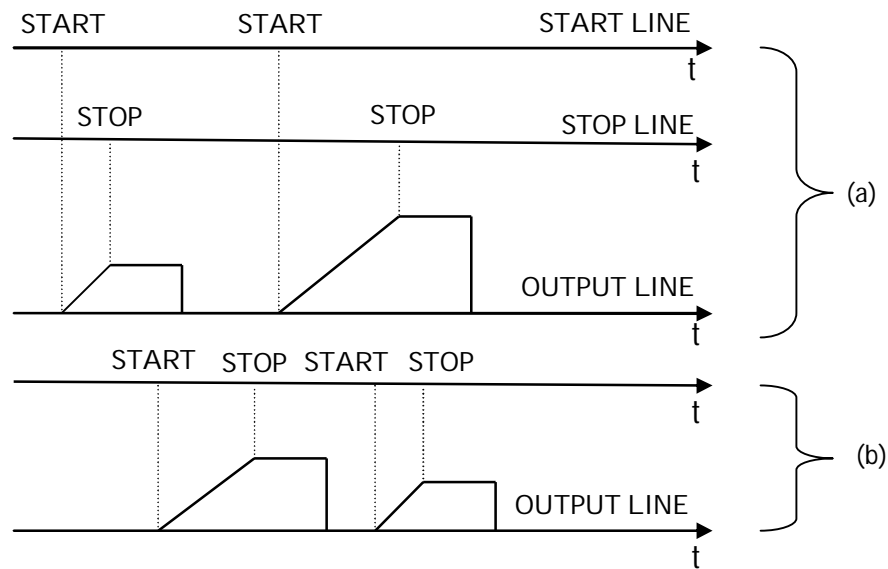
Trong thực tế, người ta quy ước khoảng thời gian giữa hai sự kiện hạt nhân là khoảng thời gian thực hiện tương tác giữa các bức xạ với detector. Thời điểm xuất

hiện sự kiện được xác định là thời điểm xung điện xuất hiện nhờ việc phối hợp giữa detector với các mạch trigger thời gian.

Giả sử tín hiệu lỗi ra ở các trigger thời gian là các sóng ngắn. Hiển nhiên là các xung này được phát trễ hơn các sự kiện bức xạ thực, nghĩa là thời gian nhận các xung điện không trùng với thời gian xuất hiện các sự kiện vật lí. Độ trễ giữa hai thời điểm nhận và xuất hiện các sự kiện vật lí là hiệu thời gian giữa các sự kiện.

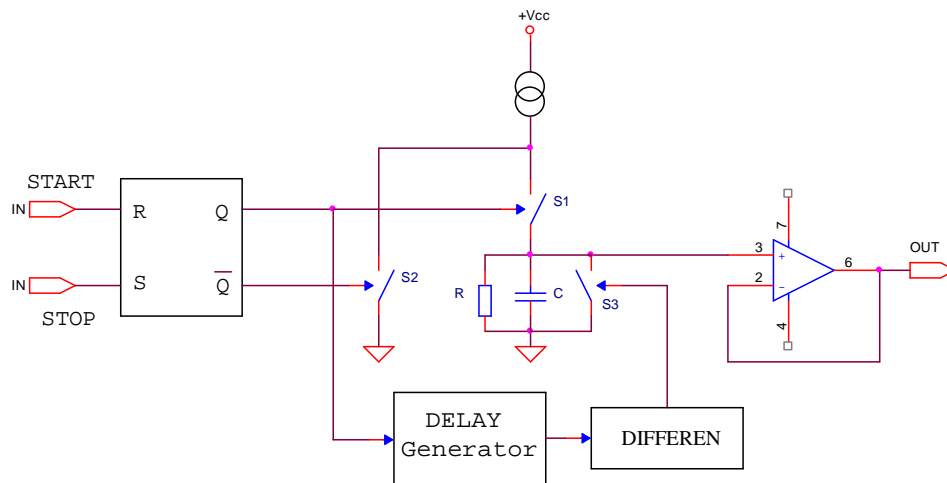
Trong phép đo khoảng thời gian tồn tại, xung đến sớm hơn được xác định là tín hiệu Start, còn xung đến trễ hơn là tín hiệu Stop. Bộ biến đổi khoảng thời gian thành biên độ tuân theo quy tắc này. Máy phát xung tuyến tính bắt đầu ngay từ khi nhận tín hiệu Start. Xung tuyến tính dừng lại ngay khi nhận tín hiệu Stop và các giá trị biên độ đỉnh được kéo dài đủ thời gian để biến đổi thành số.

Nguyên tắc hoạt động của bộ biến đổi khoảng thời gian thành biên độ được mô tả ở giản đồ thời gian hình 6.1.



Hình 6.1: Giản đồ thời gian.

Nguyên tắc hoạt động của bộ biến đổi khoảng thời gian thành biên độ được trình bày ở sơ đồ hình 6.2.



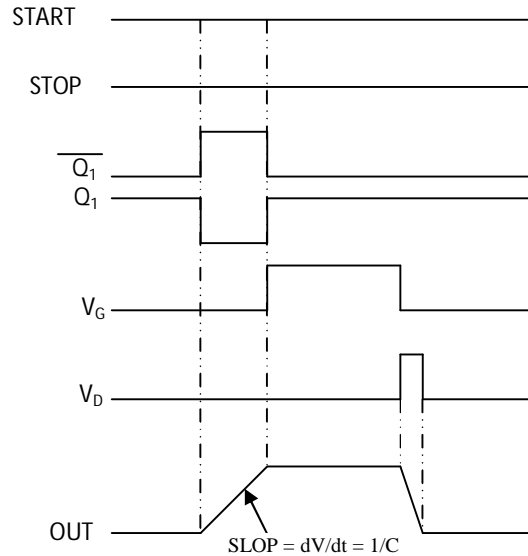
Hình 6.2: Sơ đồ khối của TAC.

Giả sử các khoá tương tự được đóng khi có xung điều khiển ở mức 1 và được mở khi xung điều khiển ở mức 0. Hình 6.3 biểu diễn giản đồ thời gian của mạch. Khi không có tín hiệu vào, từ sơ đồ hình 6.2 ta thấy flip-flop có $Q = 0$ và $\bar{Q} = 1$ tương ứng các khoá S_1 mở ra và S_2 đóng lại. Nguồn dòng cấp dòng điện I được nối đất nhờ S_2 . Lúc này, thế trên tụ C bằng 0, tương ứng điện áp ra $V_{out} = 0$. Giả sử khi có xung Start, ta có $Q = 1$ và $\bar{Q} = 0$, điều khiển các khoá S_1 đóng lại và S_2 mở ra, mạch đơn hài và tạo xung vi phân có lõi ra V_D ở mức logic “0” và khi đó S_3 mở. Nguồn dòng phát dòng điện I không đổi nạp điện cho tụ C , điện trở R cung cấp một nhánh DC để nuôi dòng rò của khoá S_1 , S_2 và dòng cho mạch đệm lõi ra. Mạch đệm có tác dụng ngăn cản hiệu điện thế tác động lên tụ C từ các tầng ngoài. Điện trở R phải có giá trị đủ lớn, cỡ 10 M hoặc lớn hơn nữa để tránh xung phản hồi không tuyến tính.

Nếu tổng của dòng rò qua S_1 , S_2 và dòng điện qua mạch đệm lõi ra không vượt quá 10^{-10} A thì lõi vào mạch đệm cần mắc thêm một transistor trường để sai số hiệu điện thế trên tụ C nhỏ hơn 1 mV. Chu trình hình thành xung của mạch được diễn ra khi xuất hiện xung Start (S_1 đóng, S_2 và S_3 mở), tụ C được nạp điện đến thời điểm có xung Stop thì kết thúc quá trình nạp (tạo điện áp tuyến tính). Lúc này S_1 mở ra, S_2 đóng lại nhưng S_3 vẫn mở để giữ biên độ xung cho quá trình biến đổi thành số, thời gian này được ấn định bởi độ rộng của xung V_G lấy ra từ mạch

phát xung trễ (là một đơn hài). Khi kết thúc xung V_G , mạch vi phân tạo xung Reset để thiết lập trạng thái ban đầu cho chu trình tiếp theo.

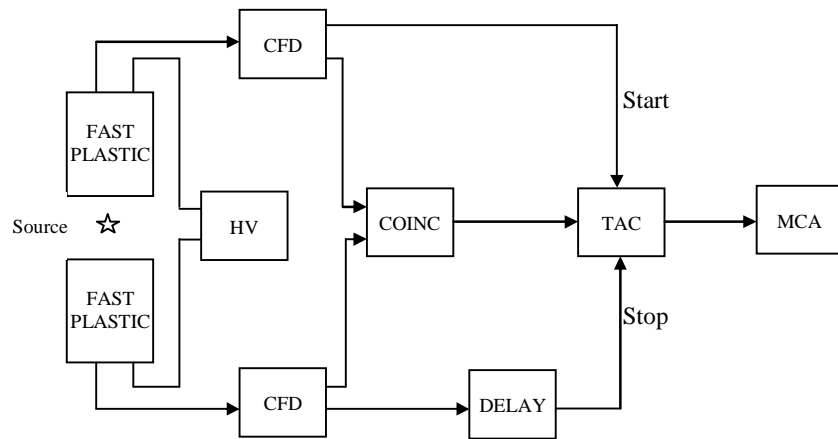
Qua việc mô tả nguyên lí nêu trên, mạch có thể được chuyển đổi dễ dàng hơn nhờ vào việc thay thế cấu hình flip-flop SET RESET với một flip-flop TOGGLE.



Hình 6.3: Giảm độ thời gian của một mạch chi tiết.

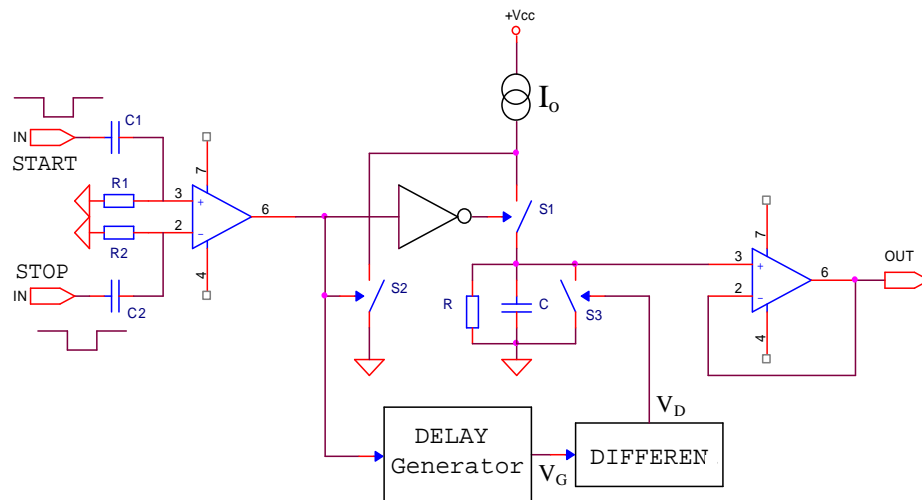
Trong thực tế, mạch TAC phức tạp hơn nhiều so với sơ đồ trên hình 6.2 do người ta gắn thêm hệ thống tạo một xung giả trước đó. Ví dụ, giả sử tín hiệu Start không được kết thúc bằng tín hiệu Stop trong khoảng thời gian đã quy định, khi đó nhờ vào hệ thống này, tụ C sẽ tự động nạp lại, tín hiệu Stop không được đến trước tín hiệu Start để kích hoạt TAC.

Hệ thống còn được chế tạo phức tạp hơn để hoàn thiện TAC, nhằm loại bỏ trạng thái không đơn trị. Trong hệ thống đếm trùng phùng, bộ biến đổi khoảng thời gian thành biên độ thường ghép nối như hình 6.4. Hệ thống trùng phùng này được sử dụng để đo thời gian sống của positron và xác định hai xung có xuất hiện đồng thời hay không. Sau đó, bộ biến đổi khoảng thời gian thành biên độ (TAC) có nhiệm vụ cho những tín hiệu được làm chậm (nhờ máy phát trễ) mang thông tin thời gian được biến đổi.



Hình 6.4: Sơ đồ khối của hệ thống đếm trùng phùng.

Lỗi vào của TAC khác nhau phân biệt dựa vào flip-flop ở hình 6.5. Cấu hình được chọn không chỉ cho phép bộ biến đổi chỉ thị biên độ của khoảng thời gian mà còn mở rộng xung. Mạch hoạt động với chế độ đa kênh, cho phép đo độ rộng tín hiệu xung vuông đạt độ chính xác cao.



Hình 6.5: Sơ đồ đơn giản của bộ biến đổi TAC.

Tiếp theo, cấu hình flip-flop cũng không còn được sử dụng ở đây. Quá trình khởi động lại sau mỗi phép đo chỉ được bổ sung khi cần thiết. Sơ đồ TAC đơn giản chỉ ra ở hình 6.5 đòi hỏi tín hiệu Start và Stop là các xung âm có độ rộng

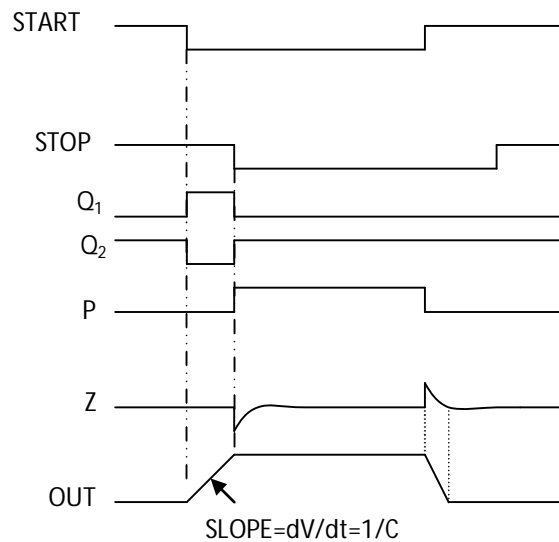
khoảng 10 ns với biên độ là 0,8 V (xung Fast Negative - NIM). Như vậy, nếu bộ biến đổi khoảng thời gian thành biên độ nêu trên được sử dụng thì thời gian đặc trưng cho mạch tạo xung (xung nhịp) cho tín hiệu Start - Stop là 10 ns.

Nguyên tắc hoạt động của sơ đồ hình 6.5 như sau:

Trong sơ đồ, bộ so sánh được xây dựng trên khuếch đại thuật toán (KĐTT) và thông thường có thể dịch (bias) lỗi vào không đổi là 400 mV. Vì thế, để đảm bảo ổn định chế độ làm việc cho KĐTT, lỗi vào cần được nối đất qua một điện trở sai số bé.

Các tín hiệu Start và Stop được đưa vào bộ so sánh trực tiếp hoặc thông qua tụ lỗi vào với giá trị đủ lớn. Đầu tiên, mạch so sánh có lỗi ra ở mức logic “1”, làm cho các khoá S_1 mở và S_2 đóng, khoá S_3 mở. Nguồn dòng I_0 được nối đất qua khoá S_2 và hiệu điện thế trên tụ C bằng không nhờ vào điện trở R mắc song song.

Khi bộ so sánh nhận được tín hiệu Start lớn hơn mức 400 mV, ví dụ khoảng 500 mV, thì lỗi ra của bộ so sánh sẽ chuyển từ mức logic “1” về mức logic “0”, do đó khoá S_1 đóng lại, S_2 mở ra và S_3 tiếp tục mở. Khoá S_1 đóng cho phép nguồn dòng I_0 nối với tụ C và tụ C nạp điện để hình thành xung tuyến tính. Trên hình 6.6 là giản đồ xung minh hoạ.



Hình 6.6. Dạng xung của bộ biến đổi.

Khi xuất hiện tín hiệu Stop, lối vào của bộ so sánh có mức logic “1”, do đó S_1 mở, S_2 đóng. Nguồn dòng I_0 được nối đất. Kết thúc quá trình hình thành xung tuyến tính, nhưng do khoá S_3 mở cho nên biên độ xung được lưu giữ cho đến khi xung lấy ra từ máy phát xung trễ (DELAY Generator) kết thúc, làm xuất hiện xung vi phân V_D điều khiển S_3 đóng, tụ C phóng điện nhanh qua S_3 , kết thúc một chu trình biến đổi khoảng thời gian thành biên độ.

Sơ đồ 6.5 có cấu trúc khác sơ đồ 6.2 ở chỗ, lối vào của sơ đồ có sử dụng một bộ so sánh nên cải thiện tốt hơn mặt tăng của xung ra so với một flip-flop, những điểm khác nhau còn lại là không quan trọng. Máy phát xung tuyến tính, mạch khởi động lại (Reset) tụ và đệm tín hiệu ra thì hoàn toàn giống nhau trong cả hai mạch.

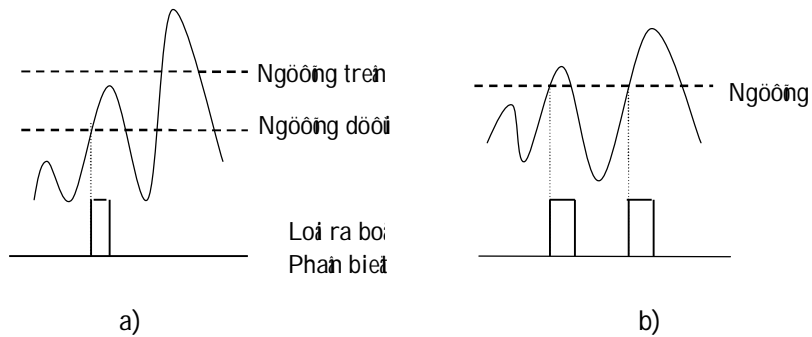
Sự chọn lọc dải biên độ tín hiệu ra của bộ khuếch đại phổ tương ứng với sự chọn lọc theo dải năng lượng bức xạ cần đo. Sự chọn lọc có thể thực hiện nhờ bộ phân tích đơn kênh (SCA) gọi là bộ phân biệt vi phân và bộ phân biệt tích phân. Bộ phân biệt tích phân cho ra xung logic khi xung vào vượt ngưỡng cố định.

Bộ phân biệt tích phân có nhiệm vụ chọn lọc chính xác thời điểm xuất hiện xung để hình thành xung logic lối ra và xung khởi phát thời gian đo. Do bức xạ mang tính ngẫu nhiên, do đó với một nguồn bức xạ thì biên độ của xung ra từ detector cũng sẽ mang tính ngẫu nhiên mặc dù thời gian tăng là như nhau. Vì vậy, các bộ khởi phát thời gian đo phải thoả mãn điều kiện thời điểm đánh dấu xung là không đổi cho dù biên độ xung vào có thay đổi. Trên nguyên tắc đó, người ta xây dựng các bộ khởi phát thời gian đo theo nhiều cách khác nhau:

- Phương pháp phân biệt biên độ dựa vào sườn trước của xung để thu nhận tín hiệu đánh dấu,
- Phương pháp cắt không: sử dụng điểm cắt xung của xung lưỡng cực để tạo tín hiệu đánh dấu,
- Phương pháp dựa theo tỉ số không đổi của độ cao xung (*constant fraction*),
- Phương pháp ngưỡng suy biến.

§6.2. BỘ PHÂN BIỆT TÍCH PHÂN

Bộ phân biệt tích phân tạo ra xung logic khi tín hiệu vượt một mức ngưỡng cố định. Hình 6.7b mô tả xung được cung cấp từ bộ khuếch đại đến bộ phân biệt tích phân và tín hiệu tại lối ra của bộ phân biệt.



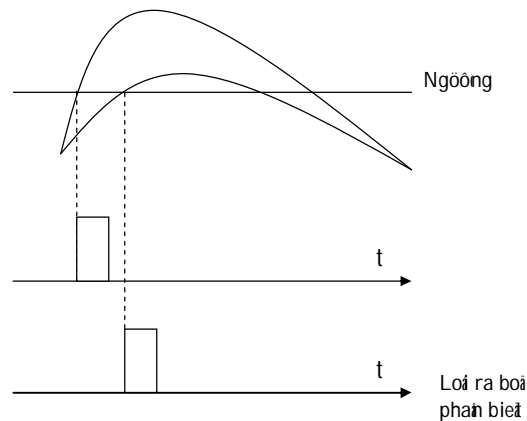
Hình 6.7: Nguyên tắc hoạt động của bộ phân biệt vi phân (a) và tích phân (b).

Với bộ phân biệt lí tưởng, ta sẽ thu được tín hiệu logic ra ngay khi sườn trước của tín hiệu vào vượt qua mức ngưỡng bất kể dạng xung vào. Như vậy, một bộ phân biệt thời gian tốt cần có những điều kiện sau:

- Phải có khả năng đáp ứng và phục hồi nhanh để có thể xử lí tiếp những xung kế cận cùng với độ chính xác cao,
- Thời gian chết là thời gian trong đó bộ phân biệt biên độ không có khả năng nhận những xung tiếp theo. Thời gian chết phải là một hằng số không phụ thuộc dạng, biên độ và tốc độ của xung vào,
- Thời gian trễ và độ rộng xung ra không phụ thuộc vào dạng và biên độ của xung vào.

Ở hình 6.7b, tín hiệu logic được sinh ra khi sườn trước của tín hiệu vào vượt ngưỡng. Như vậy, thời điểm xuất hiện của xung ra từ sườn trước của xung vào phụ thuộc vào biên độ và thời gian tăng của tín hiệu vào. Với các xung có cùng thời gian tăng nhưng biên độ khác nhau thì sự phụ thuộc này rất rõ ràng. Hình 6.8 chỉ rõ về sự phụ thuộc này.

Sự phụ thuộc bước thời gian (time walk) là bất lợi lớn của phương pháp này. Sự thăng giáng biên độ có tính thống kê của tín hiệu từ detector và tạp âm của tín hiệu vào đến bộ phân biệt theo mặt tăng, gây ra sự biến động của thời gian (time jitter) ở thời điểm mà tín hiệu vào vượt ngưỡng. Sự biến động thời gian nhiều hay ít phụ thuộc vào biên độ tạp âm và độ dốc của tín hiệu ngay thời điểm ở gần mức ngưỡng.



Hình 6.8: Giảm độ thời gian của xung ra theo xung vào.

Với những tín hiệu vào có dải biên độ hẹp và thời gian tăng nhỏ thì kỹ thuật đánh dấu theo phương pháp mặt tăng được áp dụng rất tốt. Sai số về mặt thời gian sẽ được giảm đến mức tối đa đối với những tín hiệu có độ dốc lớn ở thời điểm cắt ngưỡng. Độ phân giải tốt nhất sẽ nhận được một cách nhanh nhất bằng cách điều khiển mức ngưỡng.

Những đặc trưng về bộ phân biệt theo mặt tăng đã được đưa ra với bộ khởi phát sườn trước hoạt động như sau: Khi sườn trước của tín hiệu từ detector vượt qua một ngưỡng cố định, nó điều khiển khởi phát mạch. Thời gian tăng của tín hiệu ra được quyết định chủ yếu bởi các đặc trưng của mạch khởi phát, mức ngưỡng của mạch khởi phát được đặt đủ thấp để mạch không nhạy cảm với tạp âm. Độ rộng của xung ra cần được rút ngắn để điều khiển mạch trùng phùng, điều này thường được thực hiện bởi một mạch đơn hài và mạch cắt được đặt ngay lối ra. Ngoài ra, để giới hạn sự phụ thuộc vào dạng xung, một số mạch còn sử dụng thêm

mạch trigger ngay sau tăng đầu hoặc có thể sửa đổi dạng xung detector theo tiêu chuẩn bằng cách giới hạn và co ngắn xung này trước khi nó đến mạch khởi phát.

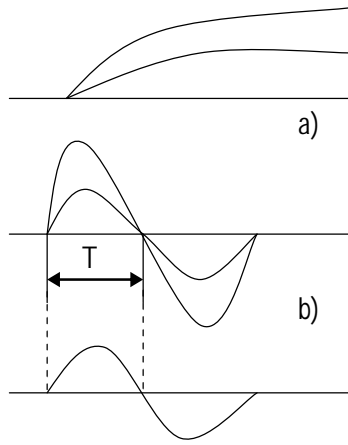
Với một mạch thực tế, bộ phân biệt theo mặt tăng không có xung đáp ứng tức thời khi tín hiệu vượt ngưỡng mà nó có một khoảng thời gian trễ nhất định. Khoảng thời gian trễ này phụ thuộc phần lớn vào vận tốc và những đại lượng của tín hiệu vào. Để giảm đến mức tối thiểu ảnh hưởng của thời gian trễ đến toàn bộ sai số trễ, người ta thường thiết kế mạch dựa trên diode tunel để giảm được thời gian trễ và đạt tốc độ lớn.

§6.3. PHÂN BIỆT CẮT KHÔNG (ZERO-CROSSING)

Bộ phân biệt cắt không là bộ phân biệt thời gian bằng cách chọn thời điểm xuất hiện xung khởi phát, tương ứng với điểm cắt không của xung lưỡng cực, để đánh dấu vị trí thời gian của xung. Do đó, bộ phân biệt cắt không có thời gian đánh dấu không phụ thuộc vào biên độ xung vào, vì thế đã khắc phục được các nhược điểm cơ bản của bộ phân biệt theo mặt tăng.

Bộ phân biệt cắt không được xây dựng dựa trên phương pháp cắt không. Nguyên tắc của phương pháp này là lấy xung từ detector và vi phân hai lần bằng mạch vi phân CR hoặc bằng kỹ thuật dây làm chậm để có xung lưỡng cực làm xuất hiện điểm cắt không.

Khoảng thời gian T (hình 6.9) giữa thời điểm bắt đầu của xung và thời điểm xuất hiện điểm cắt không về nguyên tắc không phụ thuộc vào biên độ xung, nhưng phụ thuộc vào dạng xung của detector. Thời điểm bắt đầu của xung vào được nhận biết bằng mạch đánh dấu thời gian theo mặt tăng, do đó có sự phụ thuộc của việc khởi phát thời gian với biên độ xung vào như đã khảo sát ở phần trên. Để bù lại sự phụ thuộc này ở thời điểm như trên, phép đo được thực hiện ở điểm nằm thấp hơn điểm cắt không một chút (hình 6.9b). Việc đặt mức ngưỡng cho mạch đánh dấu điểm cắt không thường được điều chỉnh bằng thực nghiệm.



Hình 6.9: Nguyên tắc của phương pháp cắt không: a) Dạng các xung vào, b) Sự bù sai số bằng cách chọn điểm đánh dấu gần điểm cắt không.

Với một mạch trigger lí tưởng, sự khởi phát trigger ở ngay điểm cắt không, thời điểm đánh dấu xung sẽ không phụ thuộc vào biên độ. Nhưng thực tế, do các mạch trigger có một độ trễ nhất định phụ thuộc vào độ dốc của dạng xung gần điểm cắt không nên thời gian đánh dấu xung không hoàn toàn là không phụ thuộc vào biên độ.

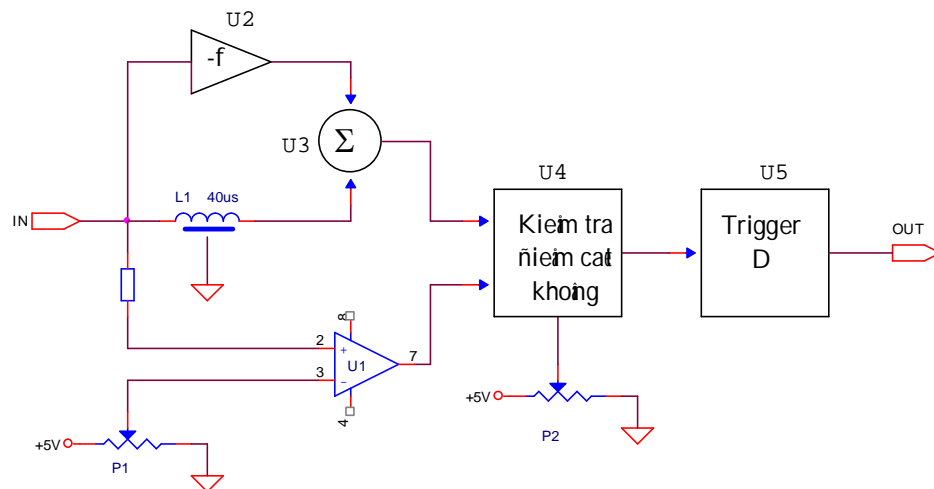
Những thuận lợi của các mạch cắt không là hoạt động một cách đơn giản, cho những xung có dải biên độ rộng (vì sự phụ thuộc của tín hiệu đánh dấu thời gian vào biên độ nhỏ). Mặc dù bộ phân biệt cắt không được sử dụng khá rộng rãi, song nó cũng có một số bất lợi sau:

- Nếu dạng xung detector thay đổi, như trong trường hợp dùng với detector bán dẫn thì thời điểm của sự cắt không sẽ thay đổi,
- Trong trường hợp dùng detector nhấp nháy với những xung có dải biên độ hẹp thì tính thống kê của dạng xung từ detector cũng như sự sai lệch điểm cắt không sẽ cho sự biến động thời gian trong mạch phân biệt theo thời gian tăng.

§6.4. PHÂN BIỆT CẮT KHÔNG THEO PHƯƠNG PHÁP TỈ SỐ KHÔNG ĐỔI

Khi dùng phương pháp cắt không cho detector nhấp nháy thì gặp phải khó khăn, vì với những xung có dải biên độ hẹp thì tính thống kê của dạng xung từ detector cũng như sự sai lệch điểm cắt không sẽ cho sự biến động thời gian trong mạch phân biệt theo thời gian tăng. Vấn đề đặt ra là đối với detector nhấp nháy thì thời điểm đánh dấu ở sườn trước theo yêu cầu nào là tối ưu nhất. Bộ phân biệt tỉ số không đổi (CF) được xây dựng dựa trên phương pháp đánh dấu thời điểm theo tỉ số không đổi của biên độ xung đã giải quyết được vấn đề trên.

Nguyên lí chung của phương pháp này như sau: Với những xung có cùng mặt tăng, nhưng biên độ khác nhau có thời điểm ứng cùng với một tỉ số f tính theo biên độ, thì thời điểm đánh dấu xung sẽ trùng nhau. Tỉ số f được chọn sao cho độ phân giải thời gian đạt được là tốt nhất.



Hình 6.10: Sơ đồ phân biệt CF.

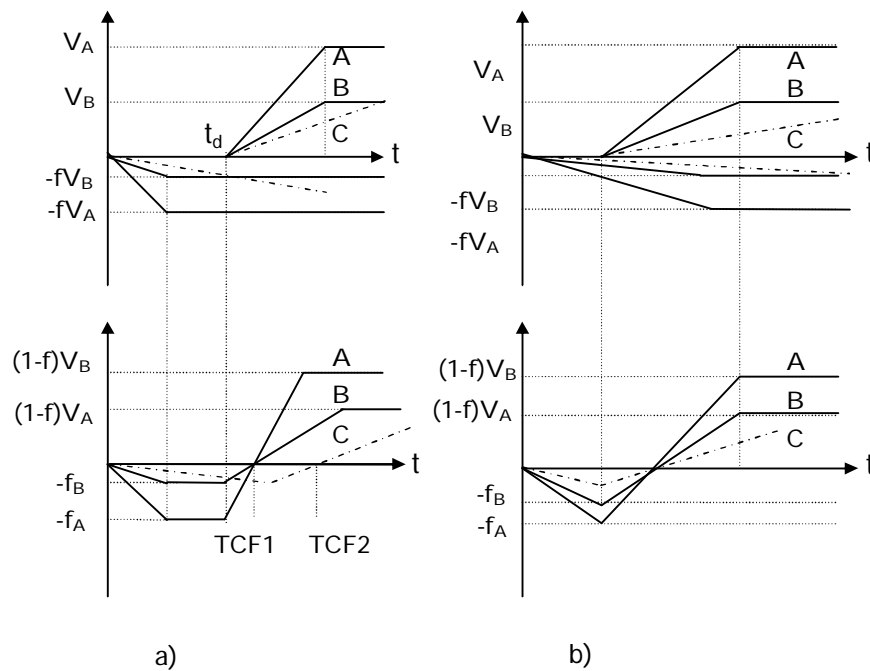
Nguyên lí hoạt động của sơ đồ ở hình 6.10 như sau: Tín hiệu vào đến mạch sẽ bị làm trễ, một phần tín hiệu không bị làm trễ sẽ bị trừ đi bởi tín hiệu trên. Xung lưỡng cực được tạo thành và điểm cắt không xuất hiện, sườn tăng của xung này được sử dụng để kích bộ trigger tạo ra xung logic. Việc sử dụng bộ phân biệt ở

sườn trước có ưu điểm hơn bộ cắt không từ bộ khởi phát trên mức cơ bản của bộ CF là cho phép giảm thiểu được tạp âm cho hệ thống.

Hệ số suy giảm f là tỉ số tính theo độ cao của xung, thời điểm tương ứng với tỉ số đó chính là thời điểm đánh dấu xung.

Với kĩ thuật đánh dấu thời gian theo phương pháp tỉ số không đổi, từ sự phụ thuộc của tín hiệu đánh dấu vào biên độ (time walk) cho đến thời gian tăng và sự biến đổi biên độ của tín hiệu vào được giảm đến mức tối thiểu bằng cách lựa chọn thích hợp thời gian trễ t_d . Sự biến động thời gian (time jitter) cũng được giảm bằng cách lựa chọn thích hợp thừa số suy giảm f cho mỗi detector.

Với bộ phân biệt CF người ta đưa ra 2 trường hợp: đó là trường hợp CF thực (TCF) và trường hợp bù biên độ và thời gian tăng (ARC). Trong trường hợp này thời điểm cắt không xuất hiện trong khi tín hiệu vào đã bị suy giảm đến mức thấp nhất. Điều kiện này cho phép tín hiệu đánh dấu thời gian được xuất hiện ở cùng một tỉ số f tính theo độ cao của xung vào (không phụ thuộc vào biên độ).



Hình 6.11: Giảm độ xung của bộ phân biệt CFD
a) Trường hợp CF thực (TCF); b) Trường hợp ARC.

Phương pháp đánh dấu thời gian trong trường hợp TCF có hiệu quả cao nhất nếu sử dụng với tín hiệu vào có dải biên độ rộng, nhưng thời gian tăng nhỏ và độ rộng xung hẹp. Như vậy TCF hoạt động tốt với các xung vào có thời gian tăng của xung là không thay đổi. Vì vậy nó thích hợp khi sử dụng TCF với detector nhấp nháy.

Với phương pháp đánh dấu thời gian trong trường hợp ARC, thời điểm cắt không xuất hiện trước khi tín hiệu vào bị suy giảm đến mức thấp nhất. Điều kiện này đã loại trừ được sự phụ thuộc của thời gian tăng vào thời điểm cắt không như hạn chế khi áp dụng kỹ thuật TCF. Hình 6.11b minh họa sự hình thành tín hiệu vào tuyến tính. Thời gian tăng không phụ thuộc vào thời điểm cắt không của ARC được mô tả bởi các tín hiệu vào B và C cùng biên độ V_b nhưng có thời gian tăng khác nhau.

Bộ phận CF ở trường hợp ARC có hiệu quả cao nhất khi sử dụng với các tín hiệu vào có dải biên độ rộng, thời gian tăng lớn, độ rộng xung bất kì. Đặc điểm này rất thuận lợi khi sử dụng với những detector Ge có thể tích lớn cho xung có thời gian tăng hay thay đổi gây nên sự phụ thuộc của tín hiệu đánh dấu vào biên độ. Bộ phận biệt này cung cấp một sự hiệu chỉnh theo thứ tự cho cả biên độ và thời gian tăng phụ thuộc vào bước thời gian (time walk).

Tóm lại, ở một mức độ nào đó, bộ phân biệt CFD có cả những ưu điểm của cả 2 bộ phân biệt theo mặt tăng và cắt không.

Bộ phân biệt này sử dụng bộ so sánh để so sánh, tín hiệu vào bị đảo, làm trễ một thời gian t_d và đã bị suy giảm đi một thừa số f . Tín hiệu đánh dấu thời gian không phụ thuộc vào biên độ sẽ nhận được khi bộ so sánh chuyển mạch ở thời điểm mà cả hai tín hiệu có biên độ như nhau.

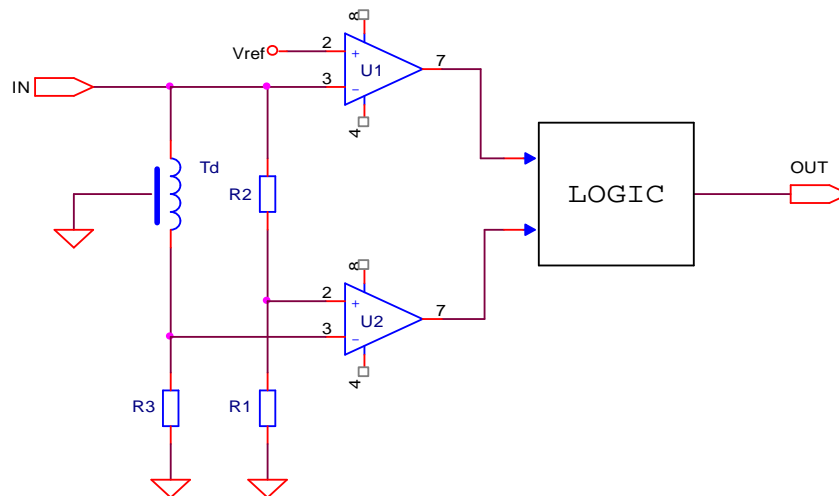
Sơ đồ khối của bộ phân biệt này được trình bày ở hình 6.12. Thừa số suy giảm f thường được chọn là 0,3 và thời gian trễ $t_d < t$ (mặt tăng của tín hiệu detector). Bằng thực tiễn, người ta đã đưa ra một số điều kiện sau để bộ CFD hoạt động tối ưu:

- Thời gian trễ $t_d \leq 0,5t$ để bù sự thẳng giáng sườn trước tín hiệu detector,
- Cần thiết sử dụng bộ phân biệt thời gian theo mặt tăng (hệ thống logic) để loại trừ những xung được tạo thành từ những tín hiệu có mặt tăng quá dài.

Bộ phân biệt thời gian theo mặt tăng có thể sử dụng bằng trigger D như là hệ thống khoá để đảm bảo sự truyền tín hiệu đánh dấu thời gian chính xác.

Ứng dụng phương pháp đánh dấu thời gian theo tỉ số không đổi cho những tín hiệu nhanh đã gặp phải một số khó khăn sau:

- Khi $t_d \sim 1 \text{ ns}$, khoảng thời gian giữa điểm khởi đầu xung và điểm cắt không ở đầu ra của bộ so sánh bằng thời gian chuyển mạch của bộ so sánh. Do đó về nguyên tắc, phương pháp này không thực hiện được,
- Trong trường hợp ứng dụng trigger D, đôi lúc sự trùng khớp về mặt thời gian của tín hiệu lưỡng cực ở đầu vào C với tín hiệu đầu vào D chưa đủ để đồng bộ trigger D (đặc biệt đối với những tín hiệu gần mức ngưỡng).

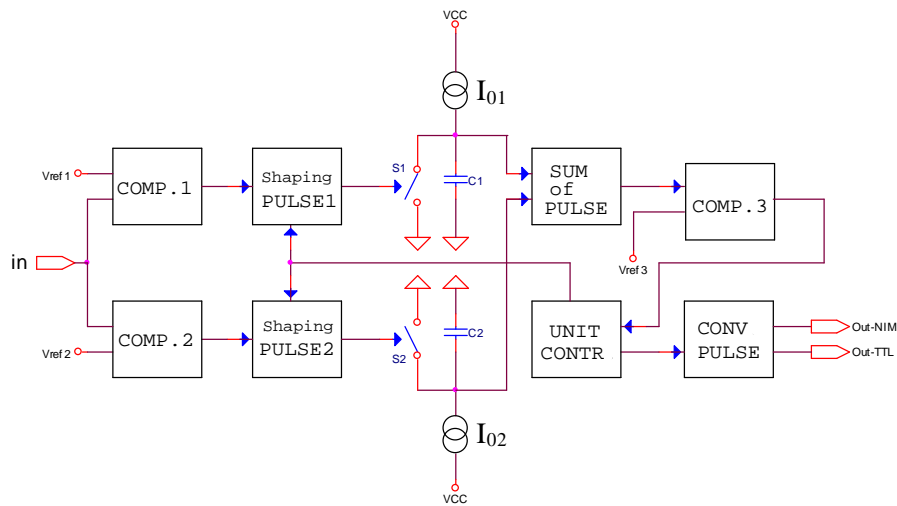


Hình 6.12: Sơ đồ nguyên lí bộ tạo dạng với phương pháp CF.

Với bộ phân biệt này, cần lưu ý đến hai hiệu ứng ảnh hưởng đến mạch. Do giá trị hệ số khuếch đại và ngưỡng cho qua của bộ so sánh là hữu hạn nên có sự phụ thuộc của tín hiệu đánh dấu thời gian vào biên độ của tín hiệu vào (time walk). Ngoài ra do tạp âm của bộ so sánh làm xuất hiện sự thăng giáng của thời gian ở tín hiệu ra (time jitter).

§6.5. PHÂN BIỆT THEO PHƯƠNG PHÁP NGUỒN SUY BIẾN

Ý tưởng chính của phương pháp này là dùng hai bộ phân biệt độc lập đặt ở hai mức phân biệt (ngưỡng) khác nhau, trên cơ sở đó ngoại suy ra thời điểm gốc của xung. Sơ đồ khối của mạch dùng phương pháp ngưỡng suy biến được trình bày trên hình 6.13.



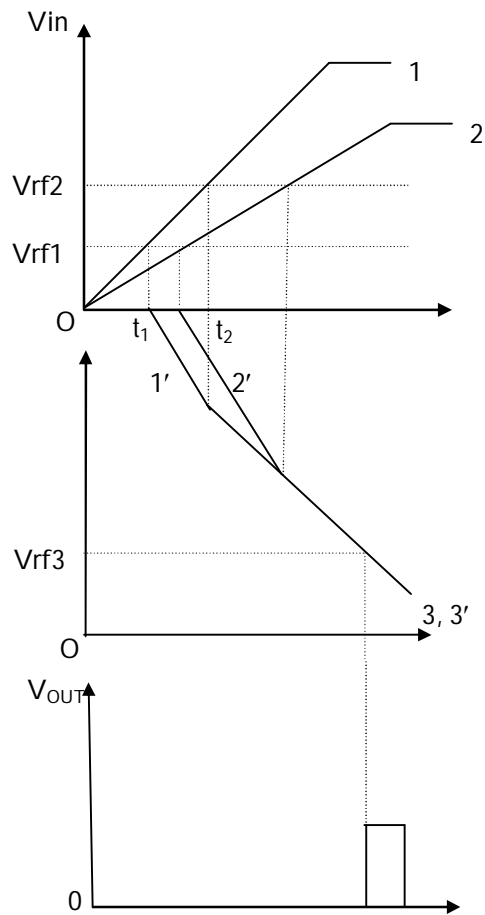
Hình 6.13: Sơ đồ khối phương pháp dùng ngưỡng suy biến.

Nguyên tắc hoạt động như sau:

Khi xung vào vượt qua ngưỡng V_{ref1} vào thời điểm t_1 , ngõ ra của bộ so sánh 1 (COMP. 1) xuất hiện xung logic, làm mở nguồn dòng I_{01} nạp cho tụ C_1 . Điện áp trên tụ C_1 là tuyến tính và được mô tả bằng đường (1) với hệ số góc $\alpha_1 = I_1/C_1$. Khi xung vào vượt tiếp ngưỡng V_{ref2} , với $V_{ref2} = 2 V_{ref1}$ thì bộ so sánh 2 (COMP. 2) phát xung, mạch logic điều khiển mở nguồn dòng $I_{02} = 1/2I_{01}$ nạp cho tụ C_2 , điện áp trên C_2 cũng là tuyến tính và được biểu diễn bởi đường (2) với hệ số góc $\alpha_2 = 1/2\alpha_1$ vì $I_{02} = 1/2I_{01}$. Hai xung (1) và (2) này được cộng lại với nhau cho ra đường (3) trên hình 6.14.

Khi kéo dài, đường (3) sẽ đi qua gốc tọa độ (mốc thời gian xung vào), có độ dốc α_2 không phụ thuộc độ dốc xung ngõ vào. Vì vậy, với các xung vào có độ dốc

khác nhau, ta sẽ có đường (1) và (2'), khi cộng lại với nhau cho ra đường (3') và đường (3') sẽ trùng với (3). Chỉ cần dùng tầng phân biệt thứ ba với V_{ref3} thích hợp, ta sẽ có xung đánh dấu chính xác thời điểm hiện xung ngõ vào mà không bị ảnh hưởng bởi sự thay đổi của biên độ.



Hình 6.14: Giảm độ thời gian quá trình hình thành xung.

Ta có thể chứng minh tổng quát phương pháp này bằng giải tích:

Ngưỡng $V_{ref2} = k.V_{ref1}$ ($k > 1$), nguồn dòng $I_{02} = k.I_{01}$.

Gọi α_1, α_2 lần lượt là hệ số góc của đường (1) và (2), ta có: $\alpha_2 = k.\alpha_1$, $t_1 = V_{ref1}/\alpha_1$, $t_2 = V_{ref2}/\alpha_2 = k.V_{ref1}/\alpha_1$, suy ra: $t_2 = k.t_1$

Phương trình đường (1): $u_1 = \alpha_1.t_1 - \alpha_2.t_1$

Phương trình đường (2): $u_2 = \alpha_2.t_2 + u_0$.

Ta có thể tính u_0 nếu để ý rằng (2) đi qua điểm t_2 ($\alpha_1.t_2 - \alpha_1.t_1$):

$$u_0 = \alpha_1.t_2 - \alpha_1.t_1 - \alpha_2.t_2$$

Thay các giá trị α_2, t_2 theo α_1, t_1 ta có:

$$u_0 = \alpha_1.k.t_1 - \alpha_1.t_1 k.k.\alpha_1.t_1$$

$$u_0 = \alpha_1.t_1(k - 1 - k.k) = \alpha_1.t_1[k' - (k - 1/k)]$$

Nếu chọn $k' = (k - 1)/k$ thì $u_0 = 0$ và đường (3) là một đường đi qua gốc tọa độ với hệ số góc không đổi α_2 .

Với $k = 2$, ta có $k' = 1/2$ chính là các trường hợp đã minh họa.

Như vậy, với các xung có thời gian tăng như nhau, nhưng biên độ khác nhau thì lối ra luôn xuất hiện một xung duy nhất ở vị trí cố định được quy định bởi mạch suy biến. Hay nói cách khác, với nhiều kênh đo khác nhau thì xung khởi phát thời gian đo sẽ là đồng thời - cùng thời điểm.

Chương VII
CÁC HỆ THỐNG ĐO BỨC XẠ VÀ CÁC PHƯƠNG PHÁP ĐO
TRONG VẬT LÝ HẠT NHÂN

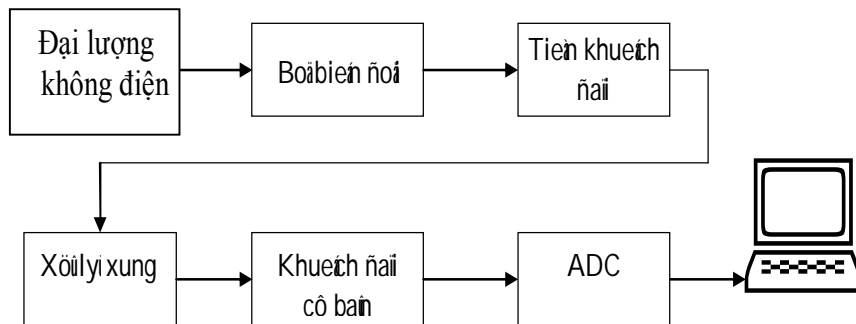
- *Hệ thống phổ kế hạt nhân,*
- *Phương pháp triệt Compton,*
- *Phương pháp trùng phùng thời gian,*
- *Phương pháp xác định sự liên quan kế tiếp của bức xạ,*
- *Phương pháp trùng phùng tổng ghi “sự kiện – sự kiện”,*
- *Ứng dụng phương pháp trùng phùng chậm,*
- *Phổ kế thời gian bay,*
- *Hệ thống đo tán xạ cộng hưởng proton.*

§7.1. HỆ THỐNG PHỔ KẾ HẠT NHÂN

Trong vật lý hạt nhân, việc nghiên cứu cấu trúc hạt nhân thông qua phản ứng hạt nhân được tiến hành nhờ khảo sát các bức xạ phát ra trong các quá trình biến đổi hạt nhân. Sự khảo sát bức xạ bao gồm sự ghi nhận bức xạ, phân biệt các loại bức xạ khác nhau và xác định đặc trưng của chúng như cường độ chùm, khối lượng, năng lượng và các đặc trưng lượng tử khác nhau như spin, tính chẵn lẻ,...

Dựa vào các quá trình tương tác đặc trưng với vật chất của mỗi loại bức xạ và do yêu cầu khảo sát đặt ra, trong kỹ thuật nghiên cứu hạt nhân, người ta sử dụng nhiều loại thiết bị ghi nhận bức xạ khác nhau. Nói chung các thiết bị này đều có hai bộ phận chính nối với nhau: Bộ phận phát hiện (detector) và bộ phận đo. Một sơ đồ khối về hệ thống đo bức xạ được giới thiệu trên hình 7.1.

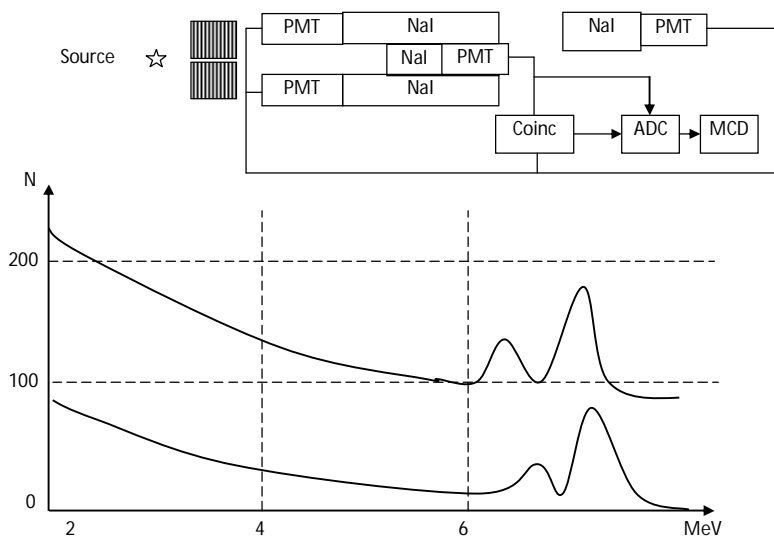
Dựa trên tính chất các bức xạ do hạt nhân phát ra như alpha, beta, gamma,... khi tương tác với môi trường vật chất sẽ gây ra sự ion hoá, người ta sử dụng chúng để làm bộ biến đổi các bức xạ thành tín hiệu điện và gọi là detector.



Hình 7.1: Sơ đồ khối một hệ thống đo bức xạ.

§7.2. PHƯƠNG PHÁP TRIỆT COMPTON

Tương tác của bức xạ gamma với vật liệu detector thể hiện chủ yếu qua ba hiệu ứng: hấp thụ quang điện, tán xạ Compton và tạo cặp. Vì vậy, trong phổ gamma sẽ xuất hiện một nền phong tán xạ Compton có năng lượng phân bố liên tục ở phía bên trái của đỉnh hấp thụ toàn phần. Phong tán xạ Compton làm phức tạp phổ đo được và làm giảm giới hạn phát hiện của thiết bị.



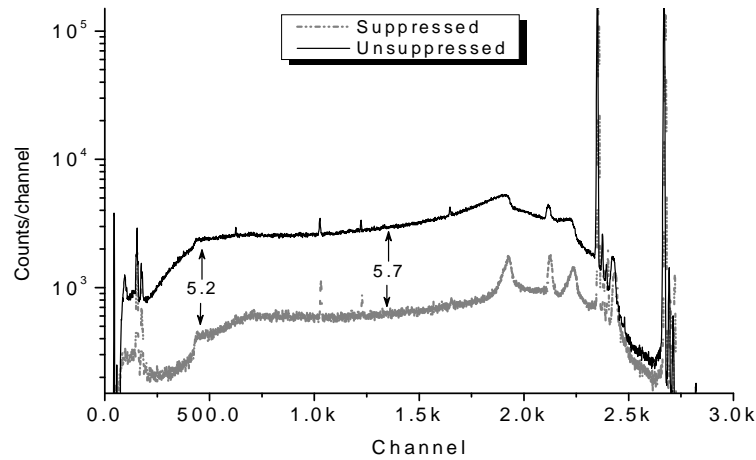
Hình 7.2: Sơ đồ khối phổ kế đối trùng giảm phong Compton.

Để giảm phong tán xạ Compton trong phổ, người ta sử dụng phương pháp đối trùng giảm phong. Sơ đồ nguyên lý hệ đo của phương pháp đối trùng được mô tả trên hình 7.2. Hệ gồm 1 detector chính, các detector phụ bao quanh và các khối điện tử để điều khiển quá trình ghi bức xạ gamma theo tín hiệu từ các detector. Do các thông tin thu được về đối tượng đo chủ yếu nằm ở các đỉnh hấp thụ quang điện nên các hệ phổ kế đối trùng giảm phong Compton được sử dụng khá nhiều.

Nguyên tắc hoạt động của hệ đo hình 7.2 như sau: Các lượng tử gamma tán xạ Compton đi ra khỏi detector chính (nhấp nháy hoặc bán dẫn) sẽ được các detector bảo vệ bao quanh ghi nhận. Xung điện từ các detector bao quanh sẽ khoá không cho phép ghi nhận xung từ detector chính trong một khoảng thời gian nào đó tùy thuộc vào độ phân giải thời gian của hệ. Nếu từ các detector xung quanh không có xung ra thì xung từ detector chính sẽ được ghi (được coi là tương ứng với sự hấp thụ hoàn toàn). Để nâng cao khả năng giảm phong trong phổ cần chú ý đến hai vấn đề quan trọng sau:

- Hệ detector bảo vệ có hiệu suất ghi càng cao càng tốt: Nếu hấp thụ được 30% số lượng tử gamma sau tán xạ Compton thì tức là phong đã giảm đi 30%. Với các hệ tốt nhất hiện nay, phong Compton giảm đi được khoảng từ 50 đến 70%,
- Hệ cần được che chắn kỹ vì phong gamma cao sẽ dẫn tới giảm khả năng ghi đo sự kiện có ích do trùng phùng ngẫu nhiên. Đồng thời cũng phải tăng độ phân giải thời gian của hệ để giảm trùng phùng ngẫu nhiên. Chúng ta biết rằng tốc độ trùng phùng ngẫu nhiên $N_{nn} = 2 N_1 \cdot N_2 \cdot \tau$ với N_1 là tốc độ đếm ở detector 1, N_2 là tốc độ đếm ở detector 2, τ là độ rộng cửa sổ thời gian trùng phùng (hoặc đối trùng). Như vậy để giảm ảnh hưởng của trùng phùng ngẫu nhiên chúng ta cần giảm cả 3 tham số trên bằng che chắn và tăng tốc độ làm việc của hệ điện tử. Tất nhiên, do bản chất quá trình tương tác nên với các detector bán dẫn, cửa sổ trùng phùng τ không thể nhỏ hơn một giá trị nào đó đặc trưng riêng cho hệ đo. Do tốc độ của hệ điện tử thường rất lớn nên ảnh hưởng đến độ phân giải thời gian của hệ điện tử không đáng kể so với thời gian di chuyển của các phần tử tải điện trong detector; giá trị τ tối thiểu thường được lấy bằng khoảng 3 lần thời gian của detector (khoảng cách giữa hai điện cực chia cho tốc độ trôi dạt của các phần tử tải điện chính tương ứng với giá trị cao áp làm việc được lựa chọn của detector).

Ngoài các vấn đề trên, vấn đề bố trí các detector bảo vệ bao quanh detector chính, góc nhìn mẫu và chuẩn trực cũng ảnh hưởng đến mức độ giảm nhiễu và dạng của phổ nhiễu.



Hình 7.3: Phổ ^{60}Co trong trường hợp triệt (Suppressed) và không triệt Compton (Unsuppressed).

Hình 7.3 minh họa cho sự thay đổi của nền nhiễu tán xạ Compton khi triệt và không triệt Compton. Hai phổ được đo trong cùng một điều kiện (cùng mẫu, hình học đo và thời gian đo, cùng các detector và các khối điện tử). Detector chính là detector bán dẫn có hiệu suất ghi tương đối 70% và các detector bảo vệ là detector nhấp nháy BGO có hiệu suất cao. Trong trường hợp có triệt Compton, nhiễu tán xạ giảm khoảng hơn 70% so với khi đo không triệt Compton.

§7.3. PHƯƠNG PHÁP TRỪNG PHÙNG THỜI GIAN

Sự tương quan giữa các thời điểm phát sinh của bức xạ trong quá trình biến đổi hạt nhân, là một đối tượng nghiên cứu quan trọng trong các ngành phổ học, phản ứng hạt nhân và các lĩnh vực ứng dụng của vật lý hạt nhân. Để xác định sự

tương quan nói trên, từ lâu người ta đã xây dựng các thiết bị đo sự trùng phùng thời gian giữa các bức xạ phát ra từ hạt nhân. Đây là cơ sở để xây dựng một số phương pháp thực nghiệm như: phương pháp xác định sự liên quan kế tiếp của các bức xạ, phương pháp đo thời gian sống của mức hạt nhân dựa trên kỹ thuật trùng phùng, phương pháp đo tương quan góc, ...

Bộ phận chủ yếu trong thiết bị nghiên cứu hiện tượng trùng phùng thời gian là bộ trùng phùng hoặc TAC. Đây là một sơ đồ điện tử với hai, ba hay một số lớn các lối vào tín hiệu điện. Các xung điện này lấy từ các detector ghi bức xạ hạt nhân. Nguyên tắc làm việc như sau: tại lối ra của sơ đồ sẽ xuất hiện một tín hiệu điện, nếu tất cả các lối vào có các xung điện tác dụng đồng thời, chính xác hơn và khoảng cách thời gian giữa các xung điện này không vượt quá giới hạn thời gian phân giải của cửa sổ trùng phùng. Lối ra sẽ không có xung điện nếu tín hiệu không có trên tất cả các lối vào. Để đơn giản, từ đây chúng ta sẽ nói đến sơ đồ trùng phùng hai lối vào.

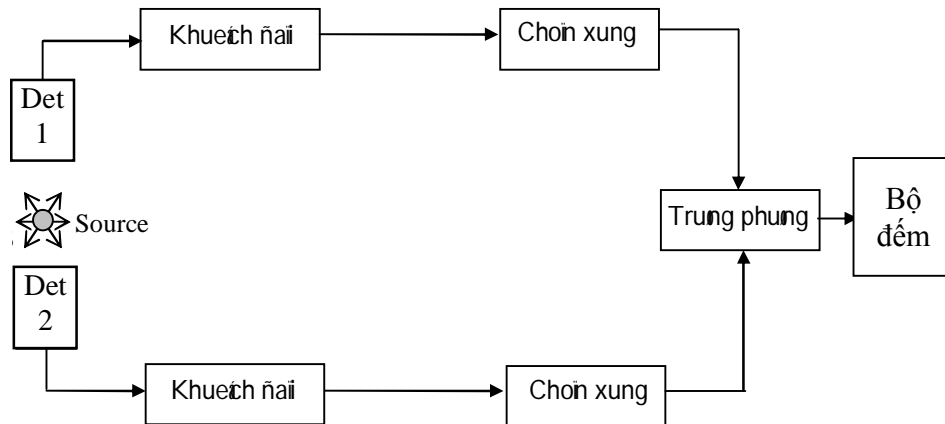
Nếu sơ đồ ghi sự chồng chập của hai xung mà mỗi xung có thời gian kéo dài τ thì thời gian phân giải có thể xem là 2τ vì sự trùng phùng có thể ghi được một xung xuất hiện trong khoảng 2τ đối với thời điểm xuất hiện của xung kia. Một sơ đồ trùng phùng có thời gian phân giải cỡ μs (micro giây) thì được gọi là sơ đồ trùng phùng chậm. Nếu 2τ vào khoảng từ $1 \div 110 \text{ ns}$ thì đó là sơ đồ trùng phùng nhanh.

Thời gian phân giải là một đặc trưng quan trọng của sơ đồ trùng phùng. Thời gian phân giải của hệ càng nhỏ thì xác suất trùng phùng ngẫu nhiên càng thấp. Ví dụ, nếu tốc độ đếm xung ở hai lối vào trùng phùng là N_1 và N_2 thì số sự kiện trùng phùng ngẫu nhiên sẽ là $2\tau.N_1.N_2$. Có hai cách xác định thời gian phân giải:

Cách thứ nhất, các detector ghi bức xạ từ các nguồn phóng xạ riêng biệt, như vậy số đếm trùng phùng N_{tp} giữa hai detector sẽ bao gồm số đếm trùng phùng ngẫu nhiên và số đếm trùng phùng phóng N_p ; $N_{tp} = 2\tau.N_1.N_2.N_p$, do đó nếu xây dựng đường cong của N_{tp} theo N_1 và N_2 thì độ dốc của đường cong sẽ là 2τ .

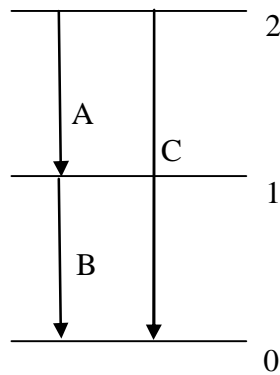
Cách thứ hai, các detector ghi bức xạ từ một nguồn phóng xạ duy nhất, nhưng thay đổi thời gian làm chậm trên một đường dây nối với lối vào của sơ đồ trùng phùng. Nếu xây dựng một đường cong của N_{tp} theo thời gian làm chậm thì độ rộng ở nửa chiều cao của đường cong có thể được định nghĩa như thời gian phân giải 2τ .

Phổ biến nhất hiện nay vẫn là các hệ trùng phùng γ - γ . Hệ đo chỉ thu nhận thông tin khi cả hai detector có hai xung ra đồng thời.



Hình 7.4: Sơ đồ trùng phùng hai lối vào.

Việc xây dựng sơ đồ mức thường sử dụng theo nguyên tắc Ritx. Nguyên tắc của phương pháp này như sau: Giả sử có tồn tại sơ đồ phân rã như hình 7.5, trong nguyên lí thực nghiệm rõ ràng là phải tồn tại trùng phùng giữa A và B, không có trùng phùng giữa A và C hoặc B và C.



Hình 7.5: Sơ đồ phân rã.

Dễ dàng thấy rằng việc sử dụng phương pháp trùng phùng trên gặp một số hạn chế sau:

- Hiệu suất ghi trùng phùng thấp,
- Quá trình tán xạ, huỷ cặp của những chuyển dời có năng lượng lớn,
- Không có khả năng xác định thứ bậc của chuyển dời (là sơ cấp hay thứ cấp).

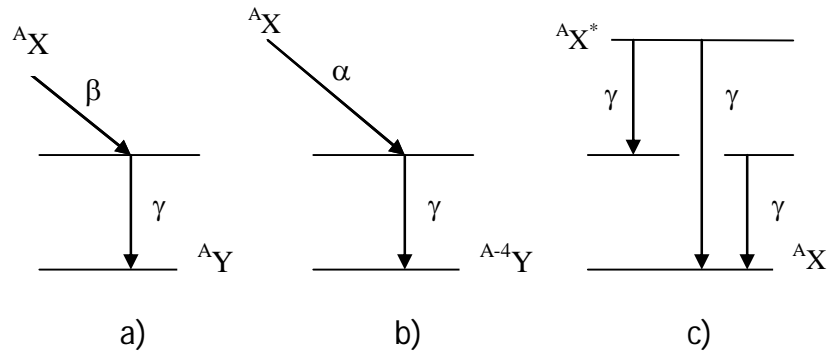
Việc đưa phương pháp trùng phùng γ - γ vào nghiên cứu phân rã gamma nổi tầng với detector nhấp nháy đã được thực hiện từ khá lâu. Ngày nay, để tăng độ phân giải năng lượng, các detector nhấp nháy đã được thay bằng các detector bán dẫn.

Với phương pháp cộng biên độ các xung trùng phùng sử dụng hai detector nhấp nháy, hạn chế về độ phân giải đã làm giảm khả năng nghiên cứu các sơ đồ phân rã phức tạp. Các nghiên cứu chỉ được thực hiện ở những hạt nhân có sơ đồ mức đơn giản và năng lượng kích thích thấp. Từ đó, số liệu về cường độ phân rã nổi tầng và việc nghiên cứu phân rã gamma nổi tầng với các trạng thái kích thích cao gần năng lượng liên kết của neutron cũng chưa hề đề cập đến.

Từ năm 1984 tại phòng thí nghiệm vật lí neutron, Viện liên hợp nghiên cứu hạt nhân Dubna (Nga), bắt đầu xuất hiện các công trình nghiên cứu phân rã gamma nổi tầng khi hạt nhân bắt neutron nhiệt. Theo thời gian thì phương pháp thực nghiệm cũng như việc lựa chọn lí thuyết tính toán đã gần như hoàn thiện. Thực tế phòng thí nghiệm Dubna đã trình bày tỉ mỉ về phương pháp cộng biên độ xung trùng phùng, để nghiên cứu các đặc trưng của chuyển dời gamma nổi tầng. Về mặt thực nghiệm đã sử dụng hệ khuếch đại có bảo chồng chấp xung để tăng diện tích đỉnh trên phổ. Nhóm nghiên cứu đã phát triển phương pháp trùng phùng cộng biên độ dưới dạng số, xây dựng các chương trình đánh giá sơ đồ mức độc lập với quy tắc Ritx. Ngày nay phương pháp còn được gọi với một tên khác là trùng phùng “sự kiện - sự kiện”.

§7.4. PHƯƠNG PHÁP XÁC ĐỊNH SỰ LIÊN QUAN KẾ TIẾP CỦA BỨC XẠ

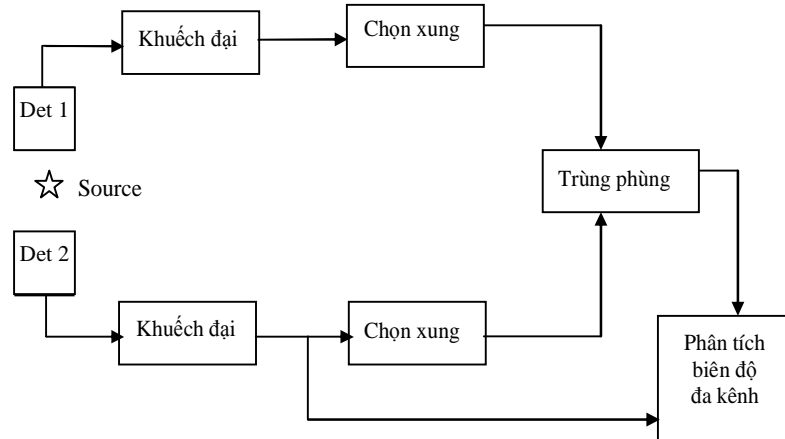
Trong phổ năng lượng hạt nhân, người ta thường đo trùng phùng thời gian giữa hai bức xạ (beta-beta, gamma-gamma, alpha-gamma) phát ra từ một hạt nhân để xác định sự liên quan kế tiếp giữa chúng.



Hình 7.6: Sự liên quan kế tiếp giữa các loại bức xạ

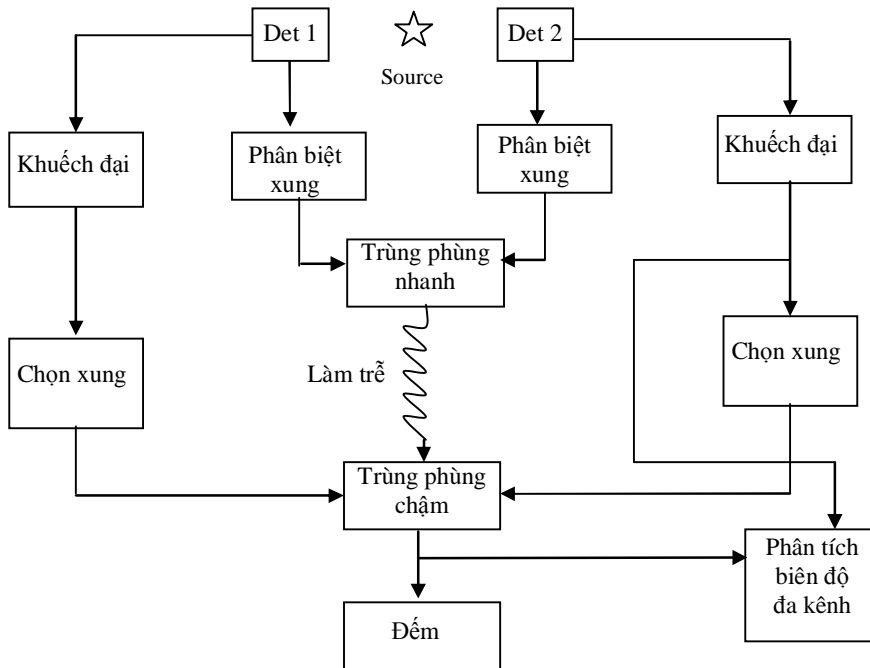
a) Beta-gamma, b) Alpha-gamma, c) Gamma-gamma.

Đối với mục đích này, mỗi loại bức xạ được ghi bởi một detector thích hợp và dẫn tới một lối vào của sơ đồ trùng phùng.



Hình 7.7: Sơ đồ trùng phùng dùng sự liên quan kế tiếp của bức xạ.

Sơ đồ đo trùng phùng có nhiệm vụ chọn lọc xung điện lấy từ mỗi detector (chọn bức xạ xác định) và chọn lọc cả thời gian. Sơ đồ đơn giản của một mạch đo trùng phùng được biểu diễn như hình 7.7. Các xung điện từ hai detector qua bộ khuếch đại, chọn xung theo biên độ và đi vào bộ trùng phùng. Xung ra của bộ trùng phùng sẽ mở cửa cho máy phân tích biên độ đa kênh để ghi phổ bức xạ từ một detector trong sự trùng phùng với bức xạ từ kênh kia.



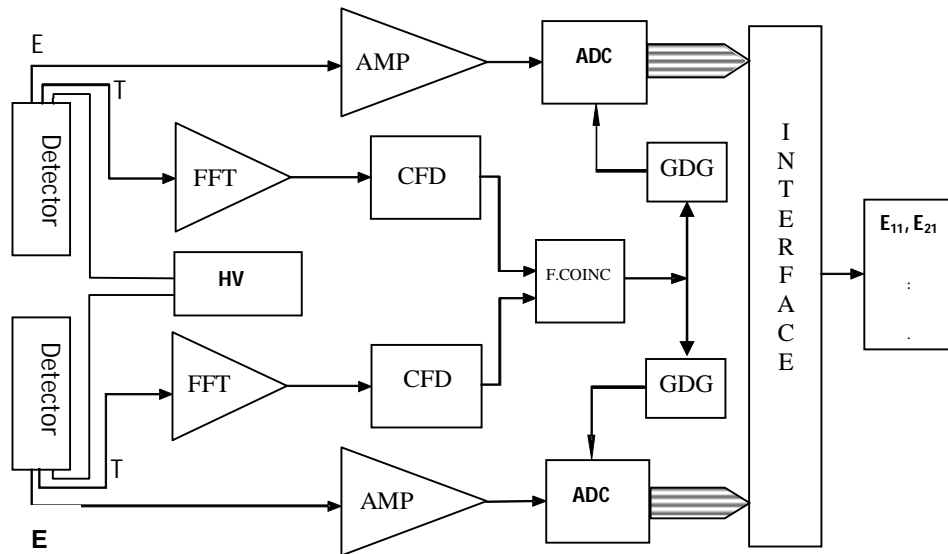
Hình 7.8: Sơ đồ trùng phùng nhanh – chậm.

Tuy nhiên sự thăng giáng về thời gian trễ trong các bộ khuếch đại tuyến tính và chọn lọc biên độ xung điện không cho phép sử dụng các bộ trùng phùng rất nhanh. Thời gian phân giải của hệ thống này chỉ đạt cỡ μs . Để khắc phục nhược điểm này, người ta thường sử dụng sơ đồ trùng phùng nhanh – chậm được mô tả như hình 7.8. Ở sơ đồ này, các thông tin về thời gian được thực hiện bởi mạch thứ nhất bằng cách đưa trực tiếp xung từ detector vào bộ trùng phùng nhanh mà không cần phân tích biên độ. Ở đây có thể dùng bộ phân biệt xung điện để loại bỏ các xung nhiễu và các khuếch đại nhanh. Các thông tin về năng lượng được thực hiện bởi mạch thứ hai bằng cách đưa xung từ detector vào bộ trùng phùng chậm

qua các bộ khuếch đại tuyến tính, bộ chọn lọc xung điện theo biên độ. Lỗi ra của các bộ chọn lọc xung cùng lỗi ra của bộ trùng phùng nhanh đều được đưa vào một bộ trùng phùng. Bộ này sẽ cho xung ra nếu sự trùng phùng thời gian và các tiêu chuẩn chọn lọc năng lượng đồng thời gặp nhau.

§7.5. PHƯƠNG PHÁP TRÙNG PHÙNG TỔNG GHI “SỰ KIỆN - SỰ KIỆN”

Cơ sở của phương pháp trùng phùng tổng ghi “sự kiện-sự kiện” vẫn dựa trên phương pháp trùng phùng gamma-gamma. Các thông tin ghi nhận được xử lý bằng số trên máy tính. Bản thân phương pháp cho phép làm tốt độ phân giải năng lượng của phổ kế lên căn hai lần. Việc xử lý số thông tin lưu trữ trên đĩa còn cho phép hiệu chỉnh các sai số khác của hệ đo, như sự sai khác của hệ số K biến đổi năng lượng E của lượng tử gamma sang số kênh ... sau khi phép đo đã kết thúc. Sơ đồ nguyên lí của hệ đo trùng phùng tổng ghi sự kiện-sự kiện được trình bày trên hình 7.9.



Hình 7.9: Sơ đồ khối của hệ đo trùng phùng tổng ghi “sự kiện-sự kiện”.

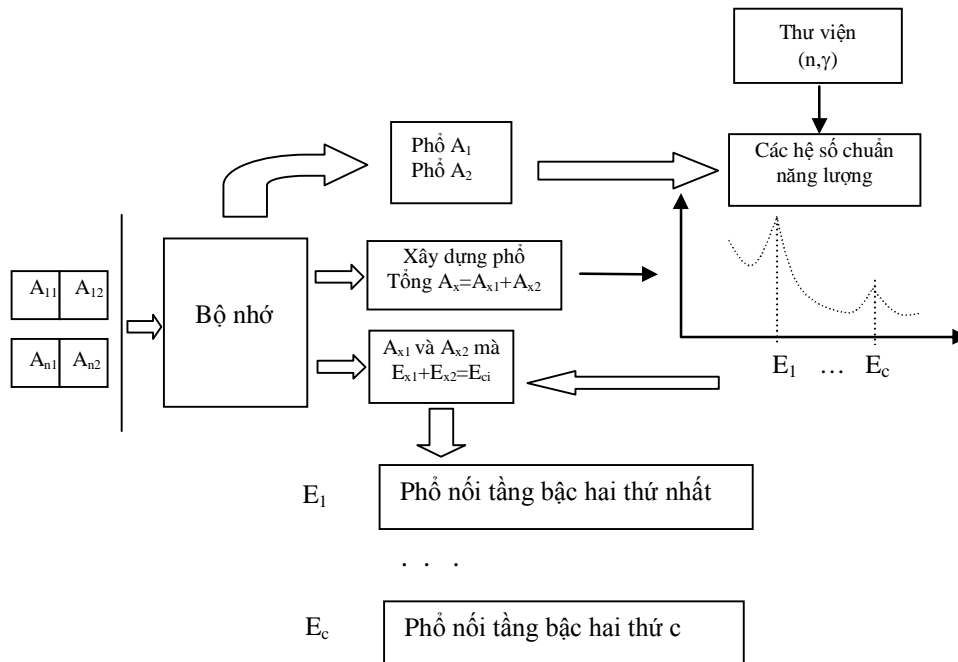
Nguyên tắc hoạt động của hệ: Các tín hiệu xuất hiện ở lối ra E (Energy) từ hai detector được đưa tới lối vào của hai khuếch đại phổ (AMP). Đồng thời tín hiệu từ hai lối ra T (Timing) cũng được đưa vào hai khối khuếch đại lọc lựa thời gian nhanh (FFT). Tín hiệu ở lối ra của hai khối FFT tiếp tục đưa vào hai khối phân biệt ngưỡng nhanh (CFD). Tín hiệu ở lối ra của hai khối phân biệt ngưỡng nhanh được đưa đến hai lối vào của khối trùng phùng (F.COINC). Trong trường hợp hai tín hiệu ở lối vào của khối trùng phùng có sai khác về mặt thời điểm xuất hiện nằm trong cửa sổ trùng phùng thì ở lối ra khối trùng phùng sẽ có một xung. Xung này sẽ được các khối tạo xung gate đánh trễ (GDG) và tạo dạng thích hợp để điều khiển các ADC phân tích. Sau khi các ADC phân tích xong, ở lối ra của các ADC sẽ có các giá trị số (E_{1x} và E_{2x}) tỉ lệ tương ứng với năng lượng của bức xạ mà các detector ghi nhận được. Giao diện ghép với máy tính sẽ đọc các giá trị này và lưu trữ lại trên đĩa cứng của máy tính.

Sau khi máy tính ghi xong số liệu, hai ADC trở về trạng thái chờ để biến đổi sự kiện trùng phùng tiếp theo. Hai ADC sẽ không làm việc khi chưa có xung trùng phùng tác động vào Gate cho dù có xung tác động ở lối vào của ADC. Với sơ đồ hình 7.9, số liệu đo được ghi thành hai cột $E_1(n)$ và $E_2(n)$ tương ứng với biên độ của các cặp xung trùng phùng mà các đầu dò ghi nhận được. Sau khi phép đo kết thúc, số liệu sẽ được xử lí bằng các phương pháp thống kê đa biến để thu được thông tin về đối tượng đo.

Thời gian chết của hệ đo được tính là khoảng thời gian ngắn nhất giữa hai cặp sự kiện liên tiếp mà phổ kế ghi nhận. Khoảng thời gian chết của hệ thống tùy thuộc vào tốc độ làm việc của ADC và giao diện. Nếu ADC và giao diện làm việc chậm thì thời gian chết dài và ngược lại. Để khỏi mất dữ liệu, thời gian chết càng ngắn càng tốt vì đây là một trong những nguyên nhân ảnh hưởng đến hiệu suất ghi. Thời gian chết của hệ tối thiểu bao gồm thời gian trễ của khuếch đại phổ, thời gian hình thành xung, thời gian biến đổi của ADC, thời gian đọc và lưu số liệu của giao diện.

Trong trường hợp cần thêm thông tin về độ chênh thời gian giữa các sự kiện trùng phùng, khối trùng phùng trong sơ đồ hình 7.9 được thay bằng TAC và sử dụng thêm một ADC thứ 3 để phân tích biên độ xung ra của TAC. Giao diện sẽ phải đọc số liệu từ ba ADC và ghi lại thành 3 cột trong file.

Chương trình xử lý thông tin trước tiên bắt đầu từ việc chính xác hoá sự trôi phổ và cân bằng hệ số biến đổi. Thông tin ghi nhận tùy theo thời gian đo được chia ra làm một số phần. Có thể lấy một phần bất kì trong chúng làm chuẩn để hiệu chỉnh các phần còn lại. Các đỉnh năng lượng được chọn để xây dựng thang năng lượng là các đỉnh đã biết rất rõ như những chuyển dời có cường độ mạnh và cả đỉnh 511 keV xuất hiện do sự huỷ cặp. Tiếp theo đó là xây dựng phổ tổng bằng cách cộng các biên độ của các xung trùng phùng và xếp vào phổ.



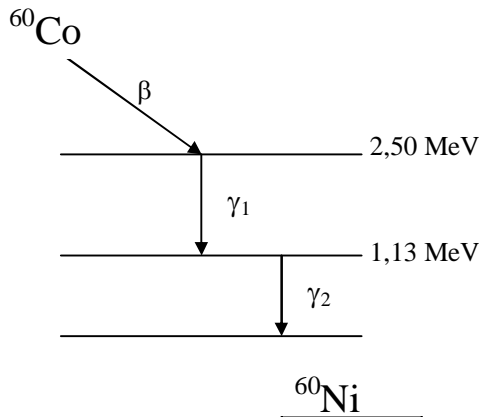
Hình 7.10: Sơ đồ khối mối quan hệ giữa các loại phổ của phương pháp trùng phùng “sự kiện - sự kiện”.

Các loại phổ có thể thu được từ các số liệu đo trùng phùng “sự kiện-sự kiện” gồm có:

- **Phổ từng kênh:** Thu được từ thống kê phân bố của các sự kiện ghi nhận được theo năng lượng trong từng kênh đo. Các phổ này được dùng để kiểm tra và hiệu chuẩn năng lượng trong từng kênh đo.
- **Phổ tổng:** Thu được từ thống kê các giá trị tổng biên độ của các cặp sự kiện trùng phùng, các đỉnh tổng là cơ sở để tìm các phổ nổi tầng bậc hai. Đỉnh tổng

tạo nên do các cặp lượng tử gamma phân rã nối tầng bị hấp thụ hoàn toàn năng lượng ở hai detector. Các trường hợp hấp thụ không hoàn toàn sẽ tạo thành phân bố liên tục phía bên trái đỉnh tổng.

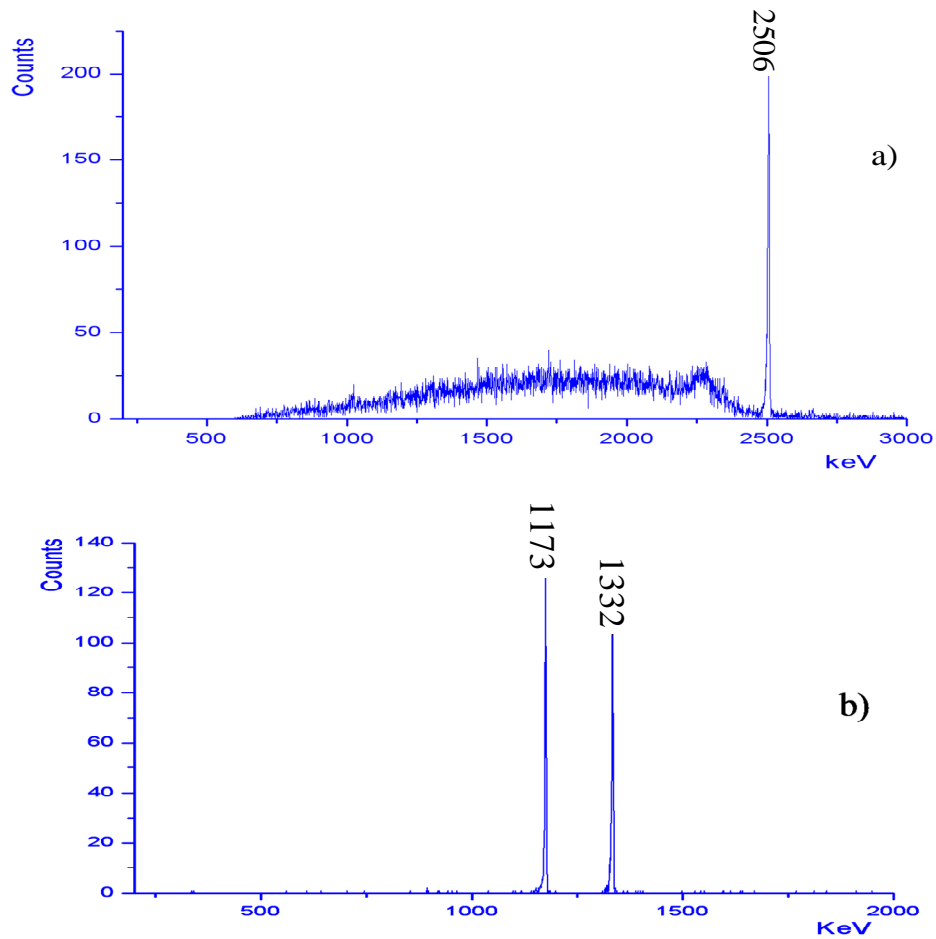
- **Phổ thời gian:** Thu được từ thống kê phân bố độ chênh thời gian giữa hai sự kiện phân rã gamma nối tầng liên tiếp, các đỉnh trong phổ thể hiện thời gian sống đặc trưng của các trạng thái kích thích. Thông tin này được kết hợp với các thông tin về đỉnh tổng để tìm ra các phổ nối tầng.
- **Phổ nối tầng bậc hai:** Thu được từ thống kê phân bố của các cặp sự kiện trùng phùng có giá trị tổng biên độ rơi vào đỉnh tổng và có độ chênh thời gian thuộc về một đỉnh trong phổ thời gian. Phổ nối tầng bậc hai gần như chỉ chứa các cặp lượng tử gamma phân rã nối tầng tương ứng với sự hấp thụ hoàn toàn năng lượng ở các detector.
- **Phổ thứ cấp:** Thu từ thống kê phân bố của các cặp sự kiện trùng phùng với một đỉnh tương ứng với một chuyển dời sơ cấp mạnh được chọn trước.



Hình 7.11: Sự phân rã kế tiếp beta-gamma và gamma-gamma của ^{60}Co .

Số liệu đo theo phương pháp trùng phùng “sự kiện-sự kiện” rất lớn, vì vậy số liệu được cắt và lưu thành nhiều tập tin, các tập tin được đánh số thứ tự bắt đầu từ không. Trước khi xử lí, các file đo của cùng một đồng vị hoặc một mẫu cần được nối lại thành một file lớn.

Hình 7.12a) là phổ tổng và hình 7.12b) là phổ nối tầng của ^{60}Co đo bằng phổ kế trùng phùng “sự kiện - sự kiện”.



Hình 7.12. a) Phổ tổng, b) Phổ nổi tầng bậc hai của ^{60}Co .

Do được số hoá gần như toàn bộ nên với phương pháp đo lưu “sự kiện - sự kiện”, thông tin gốc có khả năng cung cấp thông tin về đối tượng đo nhiều hơn hẳn so với các phương pháp đo lưu phổ truyền thống. Phương pháp này ngày càng được ứng dụng rộng rãi trong nghiên cứu cơ bản và ứng dụng về vật lí hạt nhân, đặc biệt là các nghiên cứu trên máy gia tốc và vật lí năng lượng cao.

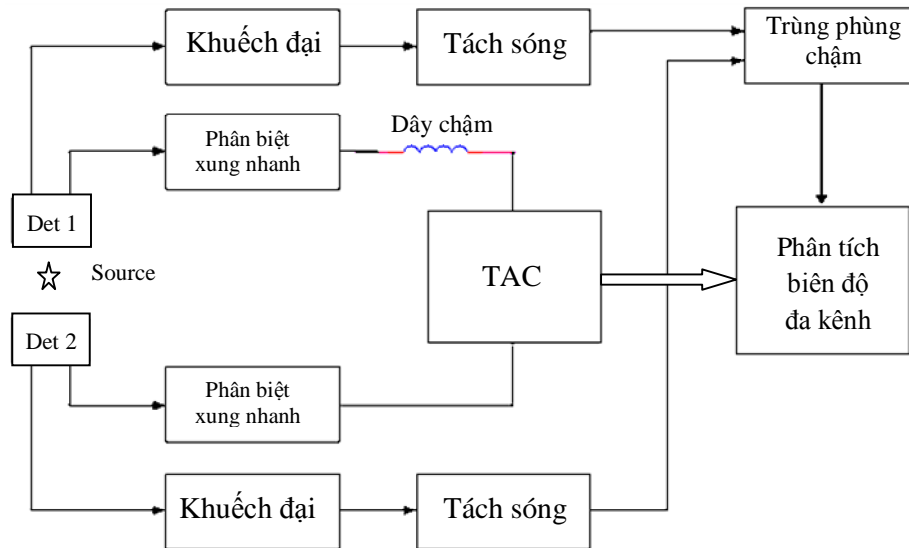
§7.6. ỨNG DỤNG PHƯƠNG PHÁP TRÙNG PHÙNG CHẬM

Những trạng thái kích thích của hạt nhân không phân rã một cách tức thời. Trong nhiều trường hợp, thời gian sống đó đủ dài để đo được hay thậm chí còn đủ dài để so sánh thời gian bán rã.

Để đo thời gian sống ngắn cỡ $10^{-4} \div 10^{-11}$ s của trạng thái kích thích hạt nhân, người ta thường sử dụng phương pháp trùng phùng làm chậm (trùng phùng trễ). Giả sử rằng các trạng thái kích thích cần khảo sát tạo bởi sự phân rã trước đó hay bởi phản ứng hạt nhân. Xung điện tạo nên trong detector bởi bức xạ đó gọi là xung trước. Xung tạo bởi dịch chuyển xuất phát từ trạng thái kích thích trễ hơn xung trước một thời gian được gọi là xung trễ. Sự phân bố thời gian giữa 2 loại xung có dạng hàm $\exp(-t/T)$ với T là thời gian sống của trạng thái kích thích. Hàm phân bố và cả đại lượng T có thể xác định bằng phương pháp trùng phùng trễ sau đây. Hai loại xung trước và xung trễ được ghi bằng hai detector khác nhau và sau khi làm chậm xung trước một thời gian t_x , chúng được đưa vào một sơ đồ trùng phùng. Ghi số trùng phùng theo sự thay đổi của thời gian làm chậm t_x ta thu được đường cong phân bố định luật $\exp(-t_x/T)$ nếu thời gian phân giải của thiết bị bé hơn thời sống T . Để làm chậm sự truyền của xung trước, ta có thể đưa vào các sơ đồ điện tử hay nhờ một cuộn dây làm chậm với chiều dài thay đổi. Sử dụng các detector nhấp nháy bằng tinh thể hữu cơ với thời gian loé sáng ngắn có thể cho phép xác định thời gian sống ngắn của trạng thái hạt nhân.

Phương pháp trên đây đã xuất hiện từ lâu và có nhược điểm lớn là tốc độ khá chậm do lần lượt ghi từng điểm một ứng với mỗi giá trị làm chậm t_x . Trong những năm gần đây, sự ra đời của máy phân tích biên độ đa kênh đã cho phép xây dựng phương pháp nhiều kênh của sự trùng phùng trễ, nhờ đó có thể đo đồng thời toàn bộ phổ thời gian. Nhờ một bộ phận phụ lắp ở lối vào, có thể biến mỗi địa chỉ ghi biên độ của máy phân tích biên độ thành địa chỉ thời gian trễ, tức là đã biến máy này thành máy phân tích thời gian. Cụ thể hơn, xung trước sẽ mở cửa cho một mạch truyền qua các xung của máy phát tần số cao (cỡ MHz) và xung trễ sẽ đóng cửa mạch này. Số xung truyền qua của máy phát sẽ tìm địa chỉ tương ứng trong bộ nhớ nhiều kênh. Ngày nay, để đo thời gian sống bé hơn $0,1 \mu\text{s}$ thường dùng phương pháp đổi thời gian thành biên độ. Trong dụng cụ này, khoảng thời gian

giữa các xung trước và các xung trễ được biến thành tín hiệu mà biên độ của nó tỉ lệ với khoảng thời gian đó. Sau đó để ghi sự phân bố khoảng thời gian, có thể dùng máy phân tích biên độ đa kênh loại thông thường. Một hệ thống điện tử dùng bộ biến đổi thời gian biên độ được mô tả như trên hình 7.13.



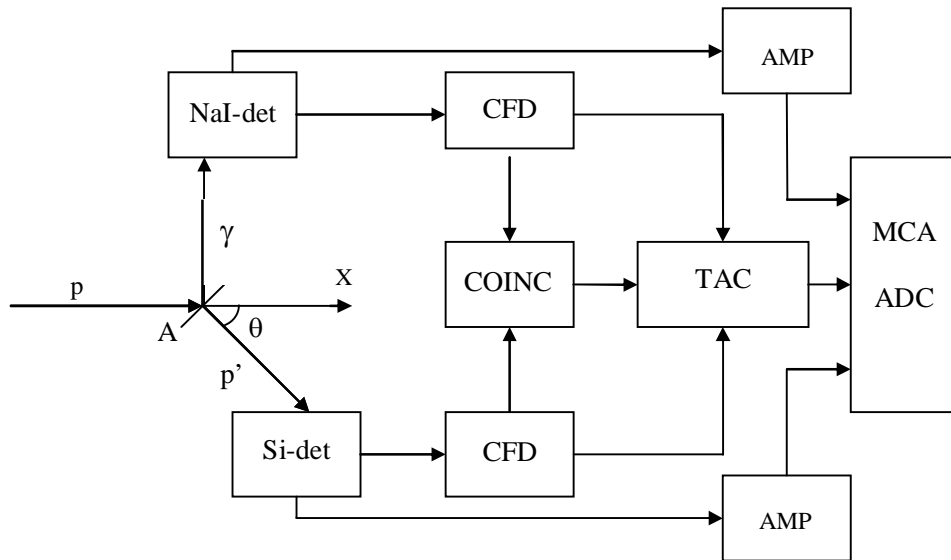
Hình 7.13. Sơ đồ trùng phùng trễ dùng TAC.

Các xung thời gian được lọc qua máy phân biệt xung nhanh và đưa vào bộ TAC. Các xung mang thông tin về năng lượng, sau khi qua máy khuếch đại và phân tích năng lượng sẽ được đưa vào bộ trùng phùng chậm, với thời gian phân giải 2τ cỡ $1 \mu\text{s}$ và xung ra của nó dùng để mở cửa cho máy phân tích biên độ nhiều kênh. Ngày nay, các detector bán dẫn Ge đã được dùng rất có hiệu quả trong các thiết bị ghi thời gian sống.

Các sơ đồ nêu trên cho chúng ta thấy rằng, với sơ đồ trùng phùng của hệ thống hạt nhân luôn tồn tại các mạch phân biệt xung, nhằm đánh dấu thời điểm bắt đầu khởi phát đo cho toàn bộ hệ thống. Vì thế, ta gọi nó là các mạch khởi phát thời gian.

Mạch CF càng trở nên cần thiết trong các hệ thống nghiên cứu tán xạ. Trên hình 7.14 trình bày một sơ đồ cơ bản của hệ thống đo tán xạ cộng hưởng proton–proton. Chùm proton p bay ra từ máy gia tốc sẽ tới đập lên bia hạt nhân A gây nên

phản ứng hạt nhân $A(p, p')A$. Sau tán xạ, proton p' bay ra dưới góc tán xạ θ đồng thời phát ra các tia γ tức thời.



Hình 7.14: Hệ thống đo tán xạ cộng hưởng proton-proton.

Trong các phép đo, tán xạ đàn hồi và không đàn hồi cần phải được tách biệt để thiết lập nên các hàm kích thích tương ứng. Do đó phải sử dụng cách đo trùng phùng. Mặt khác ta biết rằng, trong tán xạ đàn hồi thì phản ứng không kèm theo sự phát γ , ngược lại trong tán xạ không đàn hồi luôn kèm theo việc phát γ . Dựa vào tính chất này ta có sơ đồ khối của hệ thống đo như hình 7.14. Khi xảy ra phản ứng tán xạ không đàn hồi, tín hiệu trùng phùng p - γ sẽ cho phép hệ thống đo đếm các sự kiện ở trên các kênh γ và kênh p . Ngược lại khi xảy ra phản ứng tán xạ đàn hồi, thì không có tín hiệu ở kênh γ nên không có tín hiệu trùng phùng p - γ , hệ thống cho phép chỉ đo đếm ở kênh p . Như vậy số liệu đưa vào máy tính sẽ được phân loại cũng dựa trên nguyên tắc này.

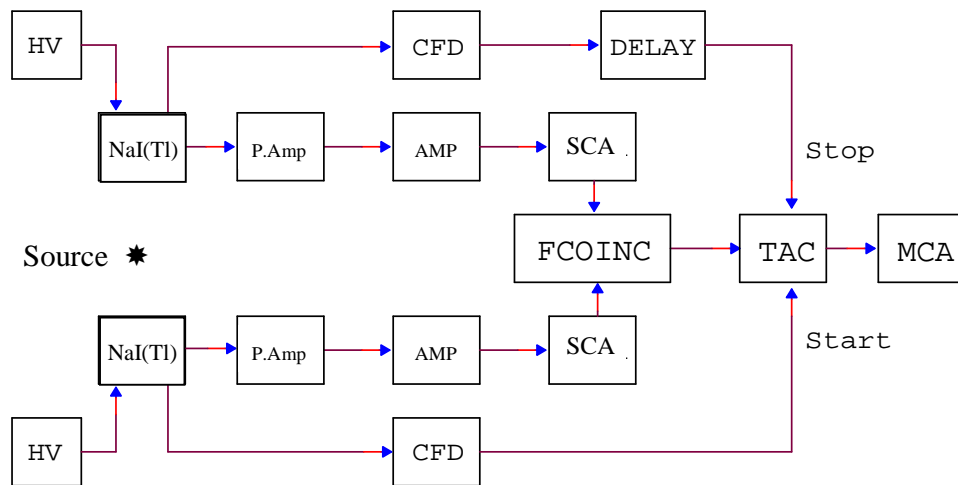
§7.7. PHỔ KẾ THỜI GIAN BAY

Trong ghi đo một số loại hạt có năng lượng cao nhưng không thiết kế được các detector có khả năng phân giải năng lượng tốt, phương pháp thời gian bay thường được sử dụng. Ví dụ, khi đo năng lượng của các neutron nhanh có thể xác định qua thời gian bay của neutron trên một khoảng cách nhất định. Nếu khoảng cách là s và thời gian bay là t , thì năng lượng của neutron có thể được xác định theo công thức:

$$E = \frac{ms^2}{2t^2} \quad (7.1)$$

Ở đây m là khối lượng của neutron. Từ công thức 7.1, nếu biết được năng lượng của hạt thì có thể suy ra được khối lượng của hạt. Vì vậy phương pháp này cũng có thể được sử dụng để nhận diện các sản phẩm trong phản ứng hạt nhân.

Hệ thống phổ kế thời gian bay bao gồm hệ thống thời gian nhanh-chậm và nhanh-nhanh. Trên hình 7.15 đưa ra các khối của hệ thống thời gian nhanh-chậm.



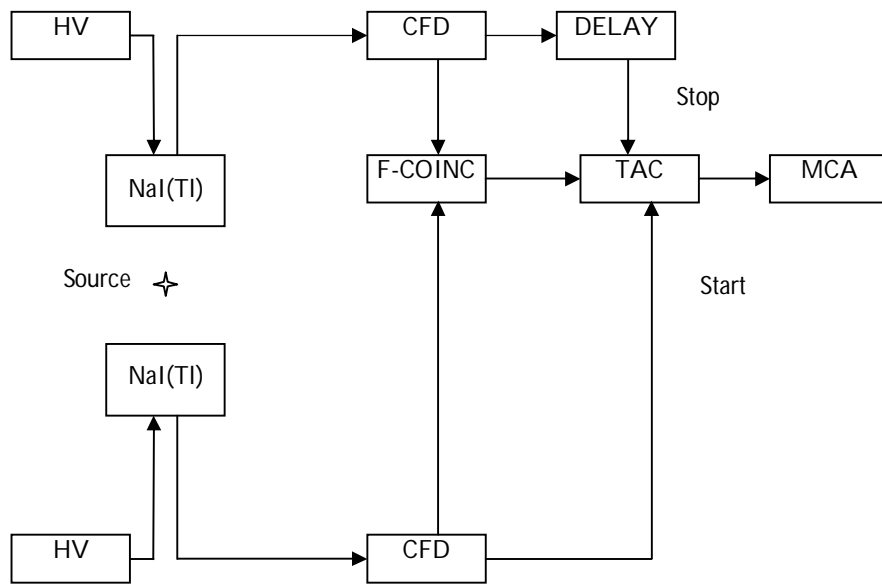
Hình 7.15: Hệ thống thời gian nhanh-chậm.

Trong hệ thống bao gồm phép đo trùng phùng gamma-gamma với detector nhấp nháy và bộ CFD tạo xung cho bộ TAC. Khái niệm “nhanh” là nói đến tín hiệu lấy ra từ catot của bộ nhân quang điện được nhanh chóng đưa tới kênh thời

gian của hệ thống, còn các tín hiệu được lấy ra từ các dinod sẽ được tích phân thông qua bộ tiền khuếch đại, nghĩa là được xử lý “chậm” trước khi đưa vào các máy phân tích đơn kênh để chọn dải năng lượng theo mong muốn trong từng detector. Việc mở TAC bằng lối ra trùng phùng nhanh đảm bảo chỉ có những xung lọt vào cửa sổ năng lượng mới được chọn để đưa vào phép đo phổ thời gian.

Trên hình 7.16 đưa ra hệ thống trùng phùng thời gian nhanh-nhanh, ở đây tín hiệu từ anod (nhanh) được tới hai nhánh để thực hiện chức năng: thu thông tin thời gian và chọn dải biên độ xung.

Các bộ phân biệt thấp và cao của các bộ CFD chọn dải biên độ xung, trong khi đó, bộ phân biệt cắt không phân đoạn không đổi bổ sung thông tin về thời gian. Ưu điểm của hệ thống thời gian nhanh-nhanh là cho khả năng làm việc ở dải tần số cao hơn so với hệ thống nhanh-chậm.



Hình 7.16: Hệ thống trùng phùng thời gian nhanh - nhanh.

§7.8. HỆ THỐNG ĐO TÁN XẠ CỘNG HƯỞNG PROTON

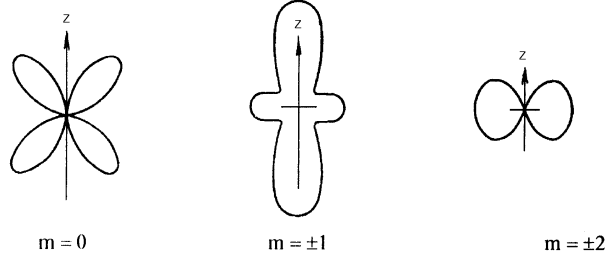
Một hệ thống đo tán xạ cộng hưởng proton nhằm giải quyết bài toán về cấu trúc hạt nhân, nghĩa là từ thực nghiệm phải rút ra được các đặc trưng lượng tử của các mức hạt nhân với giá trị đơn trị cao, như: mức năng lượng, spin, tính chẵn lẻ cũng như các đặc trưng khác mô tả cơ chế phản ứng. Trên phương diện thực nghiệm, hệ thống đo tán xạ cộng hưởng proton phải đạt được các yêu cầu sau:

- Đo được số đếm tán xạ đàn hồi,
- Đo được số đếm tán xạ không đàn hồi,
- Loại bỏ được sự trùng phùng ngẫu nhiên xuất hiện trong hệ thống đo,
- Lấy được các thông tin xác suất các trạng thái từ con của kênh ra phản ứng,
- Đo được phân bố góc.

Với yêu cầu đó, hệ thống tán xạ hạt nhân cộng hưởng được bố trí như hình 7.18. Trong hệ thống gồm các detector bán dẫn để ghi đo số proton tán xạ. Chúng được phân bố theo mặt phẳng tán xạ với góc 0° , 45° , 90° và có khả năng dịch chuyển trong mặt phẳng đó quanh trục lượng tử Z.

Để minh họa cho một hệ thống tán xạ cộng hưởng proton, sau đây ta xét với một tán xạ cộng hưởng proton cụ thể $^{28}\text{Si}(p,p')^{28}\text{Si}$. Để nâng cao tính đơn trị của các tham số đặc trưng lượng tử của các trạng thái cộng hưởng, cũng như các thông tin liên quan tới tán xạ cộng hưởng proton, trong nghiên cứu đã sử dụng phương pháp đo xác suất định xứ các trạng thái từ con của mức 2_1^+ với các số lượng tử $m = 0; \pm 1; \pm 2$, đó là phương pháp dựa trên cơ sở đo số trùng phùng (p', γ) với việc sử dụng hai detector gamma đối xứng có các góc khối đủ lớn. Trục của hai detector này trùng với trục Z, đó là trục vuông góc với mặt phẳng tán xạ. Hệ tọa độ với trục Z vuông góc với mặt phẳng tán xạ được chỉ ra trên hình 7.18. Trục X được chọn trùng với hướng của hạt tới và nó nằm trong mặt phẳng tán xạ cùng với trục Y. Góc θ_γ , φ_γ là góc bay ra của lượng tử γ đối với trục Z và trục X, θ_p là góc bay ra của proton. Khi tán xạ với spin bằng $1/2$ ta có 4 khả năng thay đổi hướng spin của hạt tới và tán xạ, tương ứng với các khả năng (mode tán

xạ) đó của tán xạ được kí hiệu bởi chỉ số ν . Xác suất của mode tán xạ kí hiệu là G_ν và thoả mãn điều kiện chuẩn hoá $\sum_\nu G_\nu = 1$.



Hình 7.17: Dạng phân bố góc của $|\vec{X}_{2m}^*|^2$.

Hàm sóng $|\psi^\nu(\theta_p)\rangle$ trạng thái kích thích 2_1^+ của hạt nhân cuối đối với mỗi một mode tán xạ có thể biểu diễn ở dạng chồng chất các hàm $\phi_m(\theta_p)$ của các trạng thái con với số lượng tử:

$$m = 0; \pm 1; \pm 2,$$

$$|\psi^\nu(\theta_p)\rangle = \sum_{m=-2}^2 a_m(\nu, \theta_p) |\phi_m(\theta_p)\rangle.$$

Đối với dịch chuyển thuần túy E2 phân bố góc của các lượng tử γ có thể biểu diễn ở dạng khai triển theo hàm cầu vector $\vec{X}_{2m}(\theta_\gamma, \phi_\gamma)$ và khi sử dụng tính chất trực giao của hàm $\vec{X}_{2m}(\theta_\gamma, \phi_\gamma)$ ta thu được:

$$N_{p'\gamma}^i = N_{p'} \int_0^{\theta_i \max} \sin \theta_\gamma \mathcal{E}^i(\theta_\gamma) \sum_\nu G_\nu |a_m(\nu)|^2 |\vec{X}_{2m}(\theta_\gamma, \phi_\gamma)|^2 d\theta_\gamma$$

Từ đây ta rút ra số (p', γ) - trùng phùng $N_{p'\gamma}^i$ đối với một trong hai detector

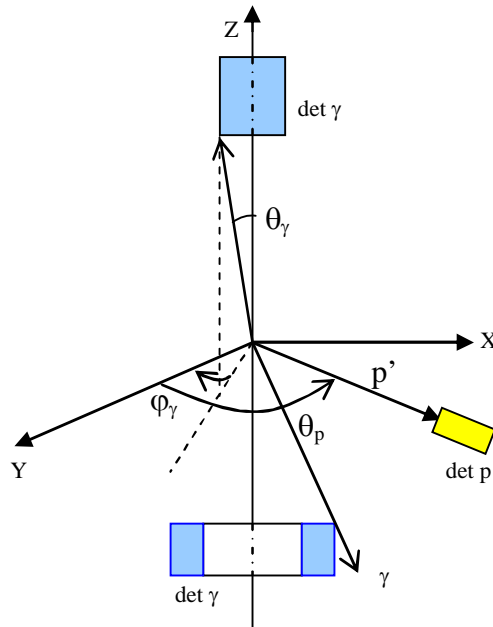
$$\text{là: } N_{p'\gamma}^i = N_{p'} \sum_{m=0}^{+2} p_m \mathcal{E}_m^i; \text{ I} = 1, 2$$

trong đó $\varepsilon_m^i = \int_0^{\theta_{i, \max}} \varepsilon^i(\theta_\gamma) |\bar{X}_{2m}^*|^2 \sin \theta_\gamma d\theta_\gamma$, ε_m^i có ý nghĩa của hiệu ứng ghi vi phân của detector đo gamma thứ i được ghi nhận khi phân rã từ trạng thái con thứ m .

Dạng phân bố góc của $|\bar{X}_{2m}^*|^2$ được biểu diễn trên hình 7.17 với $m = 0; \pm 1; \pm 2$, thoả mãn định lí Bohr đối với phản ứng hai hạt $A+p = B+p'$, và trong phản ứng momen góc, tính chẵn lẻ được bảo toàn thì tính chẵn lẻ của hệ có thể được biểu diễn ở dạng:

$$\pi_A \pi_p \pi_B \pi_{p'} \cdot e^{i\pi(M_i - M_f)} = 1$$

trong đó, M_i và M_f là tổng hình chiếu trên trục Z các spin của các hạt tác dụng trước và sau phản ứng. Bởi vậy để đo p_l (xác suất spin-flip) chỉ cần một detector ghi đo gamma (phía trên) bố trí dọc theo trục Z như hình 7.18, detector ghi đo gamma thứ hai (phía dưới) là loại giêng để đo p_o . Các kết quả về xác suất định xứ các trạng thái từ con được thực hiện chuẩn hoá theo điều kiện: $p_2 + p_l + p_o = 1$.

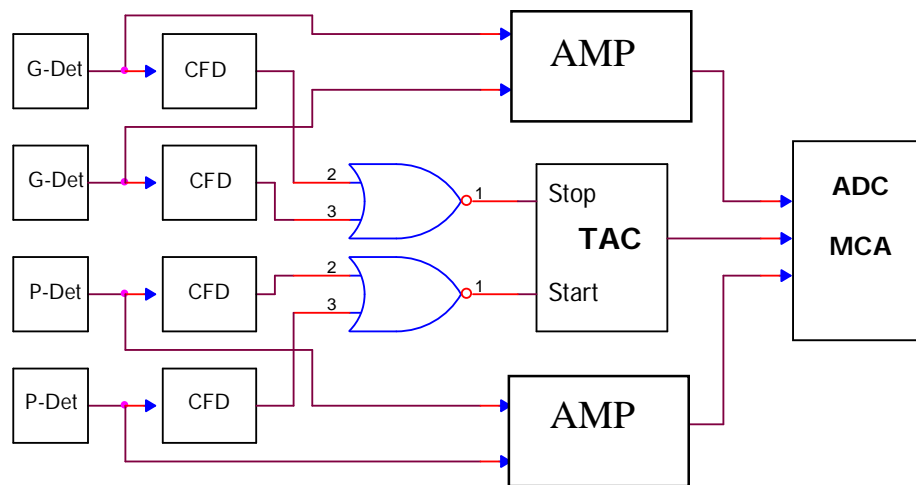


Hình 7.18: Bố trí thí nghiệm nghiên cứu tán xạ cộng hưởng proton.

Trên hình 7.19 đưa ra sơ đồ khối của hệ thống tán xạ cộng hưởng proton. Sơ đồ bao gồm các detector bán dẫn loại Si để ghi proton tán xạ, hai detector nhấp nháy để ghi bức xạ gamma. Bức xạ gamma bao gồm:

- Bức xạ gamma phát ra từ các trạng thái kích thích của hạt nhân ở kênh ra của phản ứng để trở về các trạng thái kích thích thấp hơn hoặc trạng thái cơ bản, tương ứng với nó là xác suất định xứ các trạng thái từ con (các trạng thái phụ thuộc vào số lượng tử từ m),
- Các bức xạ ngẫu nhiên từ ngoài phản ứng rơi vào detector, đây là tín hiệu nằm ngoài sự mong muốn của phép đo. Số đếm ngẫu nhiên sẽ được loại trừ bằng việc so sánh giữa số trùng phùng thực với số đếm tổng thu được.

Từ sơ đồ cho thấy, cấu hình đo đã dẫn tới khoảng cách hình học, tính không đồng nhất về hiệu suất của từng detector cũng như tính ngẫu nhiên về biên độ và thời gian của bức xạ đã cho xung ra của các detector là không như nhau. Trong lúc đó, hệ thống đo cần có sự đồng nhất giữa các nhánh của hệ thống. Vì thế hệ thống đo tán xạ cộng hưởng được xây dựng trên phép đo trùng phùng và lấy phổ thời gian dựa trên mạch TAC. Tín hiệu Start một mặt được đưa tới TAC, mặt khác được đưa tới khối điều khiển chung của hệ thống để điều khiển ADC, tạo lập địa chỉ cho các bộ nhớ ngoài trước khi chuyển các dữ liệu đo vào máy tính.



Hình 7.19: Hệ thống đo tán xạ cộng hưởng proton.

Từ các phân tích hệ thống đo thời gian, trên cơ sở của các phép đo trùng phùng cho chúng ta thấy vai trò không thể thiếu của bộ CFD trong các phép đo phức tạp nêu trên. Đồng thời qua trên cũng cho chúng ta thấy tính ổn định của thời điểm khởi phát ảnh hưởng rất lớn đến độ phân giải của phép đo và hệ thống. Vì vậy, một yêu cầu mang tính quyết định đối với các bộ CFD là thời gian trôi T_{tr} của xung khởi phát đối với các xung có cùng thời gian tăng t_s như nhau nhưng biên độ khác nhau phải đạt giá trị càng nhỏ càng tốt. Trong thực tế, các bộ khởi phát thời gian có thời gian trôi được chấp sử dụng trong hệ thống đo thường có giá trị $T_{tr} = 1 \div 4ns$.

TÀI LIỆU THAM KHẢO

- 1) A. Georgiev and W. Gast, Digital pulse processing in high resolution, high throughput, gamma-ray spectroscopy, IEEE Trans. Nucl. Sci. Vol. NS-40 (1993), 770-779.
- 2) A. Georgiev, W. Gast and R. M. Lieder, An analog-to-digital conversion based on a moving window deconvolution, IEEE Trans. Nucl. Sci. Vol. NS-41 (1994), 1116-1124.
- 3) Altera Corporation Web Page, <http://www.altera.com/FPGA EPM7160E>.
- 4) Đặng Lành (1999), Luận văn Thạc sĩ “Phát triển MCA Add on cho hệ phổ kế gamma”, Đại học Đà Lạt.
- 5) Đinh Sỹ Hiền (1999), Giáo trình Điện tử hạt nhân, Đại học Đà Lạt.
- 6) F. S. Goulding, Analysis of noise in energy-dispersive spectrometers using time-domain methods, Nucl. Instr. and Meth. in Physics Research A 485 (2002), 653-660.
- 7) <http://www.Altera.com/max+plusII/programmable logic development system>.
- 8) http://www.caen.it/documents/News/20/WP2081-Digitalpulse processing.Rev_2.1.pdf.
- 9) [Http://www.xia.com/Digital Gamma Finder \(DGF\), Model Polaris, Version 3.0E, June 2004](Http://www.xia.com/Digital Gamma Finder (DGF), Model Polaris, Version 3.0E, June 2004).
- 10) IAEA (1986), Selected Topics in Nuclear Electronics (TECDOC-363), Vienna.
- 11) IAEA (1989), Nuclear Electronics Laboratory Manual (TECDOC-530), Vienna.
- 12) Khuếch đại phổ kế model 2020-Canberra (1981), Canberra.
- 13) Khuếch đại phổ kế model A572-Ortec (1986), Ortec.
- 14) Khuếch đại phổ kế Selena (1984), Selena Company.

- 15) Lưu Thế Vinh (1995), Luận văn Thạc sĩ “Nghiên cứu chế tạo ADC Wilkinson 8192 kênh và ADC kép gần đúng liên tiếp 4096 kênh”, Đại học Đà Lạt.
- 16) Ngô Quang Huy (2002), Cơ sở Vật lý hạt nhân, Viện Năng lượng nguyên tử Việt Nam.
- 17) Nguyễn Đức Hòa (1995), Luận văn Thạc sĩ “Nghiên cứu chế tạo Khuếch đại phổ kế”, Đại học Đà Lạt.
- 18) Nguyễn Đức Hòa (2000), Luận án Tiến sĩ “Nghiên cứu tán xạ cộng hưởng proton trên hạt nhân ^{28}Si và ^{24}Mg trong miền năng lượng khoảng 5 MeV”, Đại học Tổng hợp Quốc gia Saint Peterburg, Liên bang Nga (Tiếng Nga).
- 19) Nguyễn Đức Hòa, Bộ khởi phát thời gian suy biến dùng cho hệ đo nghiên cứu tán xạ proton, Tạp chí khoa học Huế, số 17, 2003.
- 20) Nguyễn Đức Hòa, Đinh Sỹ Hiền, Lưu Thế Vinh, Phát triển các khối điện tử chức năng tại Viện NCHN Đà Lạt, Hội nghị Toàn quốc lần thứ I Vật lý và Kỹ thuật hạt nhân, 14-15/5/1996, Nhà xuất bản KH&KT, Hà Nội-1996.
- 21) Nguyễn Đức Hòa, Đinh Sỹ Hiền, Nghiên cứu chế tạo khuếch đại phổ kế SA-496, Thông báo khoa học Đại học Đà Lạt, 2001.
- 22) Nguyễn Đức Hòa, Nguyễn An Sơn, Nguyễn Xuân Hải, Phạm Đình Khang, Vương Hữu Tấn, Xác lập các tham số của hệ trùng phùng $\gamma\text{-}\gamma$ cho nghiên cứu cấu trúc hạt nhân và phân tích kích hoạt neutron, Hội nghị Vật lý toàn quốc lần thứ VII, năm 2010.
- 23) Nguyễn Đức Hòa, V. V. Lazerev, O. V. Chubinsky, Nghiên cứu cộng hưởng trong phản ứng $^{28}\text{Si}(p,p')$, $^{28}\text{Si}(2^+)$ khi năng lượng proton trong miền 5,3 ÷ 5,7 MeV, Hội nghị Quốc tế về phổ hạt nhân và cấu trúc hạt nhân nguyên tử lần thứ XLVIX, L.B. Nga, 1999, Kỷ yếu Hội nghị (Tiếng Nga).
- 24) Nguyễn Đức Hòa, V. V. Lazerev, O. V. Chubinsky, R. P. Kolalic, L. I. Vinogralov, L. M. Solin, Sự phụ thuộc năng lượng và góc của tenzer đối

với kích thích 2^+ trong tán xạ proton với năng lượng 5,04 - 5,11 MeV trên hạt nhân ^{24}Mg , Thông báo Khoa học của Viện Hàn lâm khoa học Nga, 1999, trang 143 (Tiếng Nga).

- 25) Nguyễn Xuân Hải (2010), Luận án Tiến sĩ “Ứng dụng phương pháp cộng biên độ các xung trùng phùng nghiên cứu phân rã gamma nổi tầng của Yb và Sm trên Lò phản ứng hạt nhân Đà Lạt”, Viện Năng lượng nguyên tử Việt Nam.
- 26) Phạm Đình Khang (1993), Luận án Tiến sĩ “Nghiên cứu phân rã gamma nổi tầng của ^{170}Yb và ^{158}Sm ”, Đại học Quốc gia Hà Nội.
- 27) Phạm Đình Khang, Đoàn Trọng Thứ, Nguyễn Đức Hoà, Nguyễn An Sơn, Nguyễn Xuân Hải, Hồ Hữu Thắng, Lê Đoàn Đình Đức, Cải thiện chất lượng phổ bằng kỹ thuật đo trùng phùng sự kiện – sự kiện, Hội nghị Vật lý hạt nhân toàn quốc lần thứ IX, tháng 8 năm 2011.
- 28) R. Redus (2009), Digital pulse processors: theory of operation, AN-DPP-001.
- 29) R. E. Chrien and R.J. Sutter, Noise and pileup suppression by digital signal processing, Nucl. Instr. and Meth. in Physics Research A249 (1986), 421-425.
- 30) T. H. Prettyman, Method for mapping charge pulses in semiconductor radiation detectors, Nucl. Instr. and Meth., A 422 (1999), 232-237.